

3.1 引 言

互连线严重影响着器件的延迟时间,类似地,互连延迟也依赖于器件的驱动能力。本章将先介绍器件的 I - V 特性。在深亚微米工艺下,器件的 I - V 特性由于短沟道效应变得十分复杂。这里将采用一种使用输入转换时间和输出负载两个参数的器件模型的一般形式。依据这种形式,将给出器件模型的显示表达式和查找表模型。由于连线电阻的屏蔽效应,线的集总电容和扇出并不能准确反映从器件角度看到的输出负载的大小。我们将给出计算有效电容的方法,从而使器件模型的一般形式成为可用。

3.2 器件的 I - V 特性

图 3-1 显示了一个典型 MOSFET^❶ 的顶视图,S、G 和 D 分别代表源级、栅级和漏级,W 和 L 分别是 MOSFET 的沟道宽度和栅长。

在三个节点 S、G 和 D 中,使用 S 作为参考节点。另两个节点处的电压和电流记为 v_{GS} 、 v_{DS} 、 i_{GS} 和 i_{DS} 。在 CMOS 工艺下,这四个变量中静态电流 i_{GS} 为零,因此我们只需要研究 v_{GS} 、 v_{DS} 和 i_{DS} 之间的关系[1, 2, 3, 4]。

以一个 n 沟道晶体管为例,MOSFET 的工作状态可划分为两个

❶ 译者注: MOSFET 为金属氧化物半导体场效应管。

区域[1]:

- ① 线性区 ($v_{DS} \leq v_{GS} - v_T$): 在这个工作区中漏源电流 i_{DS} 正比于漏源电压 v_{DS} , 并且:

$$i_{DS} = \frac{\mu\epsilon}{t} \frac{W}{L} \left[(v_{GS} - v_T)v_{DS} - \frac{v_{DS}^2}{2} \right] \quad (3.1)$$

其中 t 是栅氧化物厚度, μ 是电荷迁移率, ϵ 是氧化物介电常数, v_T 是阈值电压。

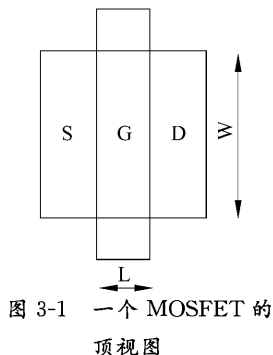


图 3-1 一个 MOSFET 的顶视图

- ② 饱和区 ($v_{DS} > v_{GS} - v_T$): 在这个工作区, i_{DS} 独立于 v_{DS} , 并且:

$$i_{DS} = \frac{\mu\epsilon}{t} \frac{W}{L} \frac{1}{2} (v_{GS} - v_T)^2 \quad (3.2)$$

一个 MOSFET 的 I - V 特征曲线如图 3-2 所示。

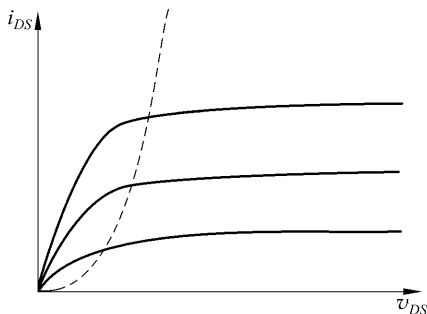


图 3-2 一个 MOSFET 的 I - V 特征曲线

评论

- ① 假设栅电压 v_{GS} 固定, 电流 i_{DS} 成为 v_{DS} 的函数。在线性区, 电流 i_{DS} 随 v_{DS} 的增大而增大, 因此可以将整个器件看成是节点 D 和 S 之间的一个正电阻。在饱和区, 电流 i_{DS} 与电压 v_{DS} 无关, 因此可把结点 D 和 S 之间的器件看成是一个常数电

流源。

- ② 当 v_{GS} 比阈值电压 v_T 大时, i_{DS} 的值从零开始增大。对于一个反相器电路, 当输入电压大于下拉晶体管的阈值电压、且小于供电电压和上提晶体管阈值电压之差时, 从电源线到地线之间就存在短路电流。
- ③ 由于深亚微米工艺的短沟道效应, 一个实际 MOSFET 的 $I-V$ 特征曲线将不同于理想晶体管的方程(方程(3.1)和方程(3.2)), 它依赖于更多的参数。
- ④ 深亚微米工艺下, 由于短沟道效应, 使用一个复杂的门电路比一些简单门的多级层叠结构更好。而器件的延迟模型依赖于输入/输出组合的不同情况, 变得更加复杂。

3.3 器件模型的一般形式

当负载是纯容性时, 可以将一个门的延迟和输出信号的行为表征为输入信号转换和负载电容的函数(如图 3-3 所示)。假设输出接一个纯容性负载, 其值为 $C_L = F_{out} + W_L$, 其中 F_{out} 是扇出负载的电容、 W_L 是互连线的电容。用信号转换时间 t_{in} 表示输入转换, 输出延迟和输出转换成为输入转换和输出负载的两个函数, 分别为延迟函数 $D(t_{in}, C_L)$ 、输出转换时间 $t_r(t_{in}, C_L)$ 。类似地, 也可以把输出电阻刻划为函数 $R_s(t_{in}, C_L)$ (如图 3-4 所示)。

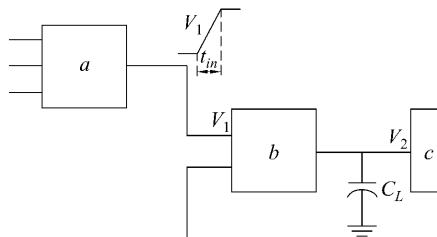


图 3-3 门电路 b 上有输入 v_1 和输出 v_2 , 输入 v_1 的信号转换时间为 t_{in} , 输出建模为一个容性负载 C_L

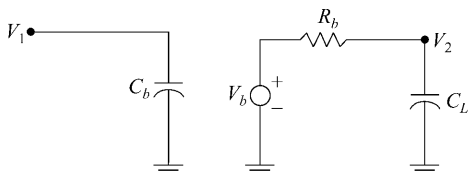


图 3-4 门 b 的输入用输入电容 C_b 代替, 输出用电压源 v_b 串联一个驱动电阻 R_b 表示

3.4 器件模型的显式表达式

MOSFET 的简化 RC 模型

为了推导使电路性能最佳的晶体管最优尺寸, 可使用一个简单的 RC 模型来刻画晶体管, 其中漏源电阻和栅电容为沟道宽度和长度的函数:

$$R_s = R_0 \frac{L}{W} \quad (3.3)$$

$$C_{in} = C_0 LW \quad (3.4)$$

总体上讲, 驱动电阻会正比于沟道宽度、反比于晶体管长度, 这个模型反映了这个趋势。栅电容正比于沟道面积(即, LW)。由于这个模型的简单性, 它可广泛用于互连线综合的各个阶段, 例如单级反相器插入、输入门调整大小和输出负载调整。

门延迟模型的显式公式

扩展的门延迟模型用两个量——固有延迟(intrinsic delay)和传输延迟(propagation delay)——来描述延迟。固有延迟独立于输出负载, 因此可根据输出开路的电路来推导它。传输延迟是由负载引起的, 它由考虑输出负载时的延迟和没有负载时的延迟(即固有延迟)的差别来表达。

对每个尺寸不同的门, 都有一组不同的常数来表征其时序特点。通常, 信号从“0”变为“1”和从“1”变为“0”会有不同的延迟时间, 用下

标 lh 和 hl 分别标记这两种不同的信号转换。假设输入信号和输出信号是相反的,下面用一个二阶非线性模型近似上升输出延迟 D_{lh} 和下降输出延迟 D_{hl} :

$$D_{lh}(t_{mhl}, C_L) = k_{1up} + k_{2up}C_L + k_{3up}t_{mhl} + k_{4up}t_{mhl}C_L \quad (3.5)$$

$$D_{hl}(t_{mhl}, C_L) = k_{1dn} + k_{2dn}C_L + k_{3dn}t_{mhl} + k_{4dn}t_{mhl}C_L \quad (3.6)$$

其中 k_{1up} 和 k_{1dn} 可分别解释为信号上升、下降转换的固有门延迟; k_{2up} 和 k_{2dn} 是两个转换过程的驱动电阻; k_{3up} 和 k_{3dn} 是代表输入转换时间 t_m 贡献的线性因子; k_{4up} 和 k_{4dn} 是由转换时间和输出负载 C_L 乘积贡献的非线性因子。所有这些常数都可以预先提取出来,然后放在这个器件的单元库数据中。

输出转换时间 t_r 的表达式类似于延迟函数,如果简单地把 t_r 看成是负载的函数,那么其公式为:

$$t_{rlh} = T_{up} + k_{up}C_L \quad (3.7)$$

$$t_{rhl} = T_{dn} + k_{dn}C_L \quad (3.8)$$

其中 T_{up} 、 T_{dn} 、 k_{up} 和 k_{dn} 为常数。

在有多个输入的情况下,最差延迟根据所有输入中最坏的情况推导出。对于由时钟同步的电路部件,比如寄存器和锁存器,可用类似的公式来表示信号建立(setup)时间和保持(hold)时间。

3.5 使用查找表描述的器件模型

由于短沟道效应,门延迟模型实际上是复杂的非线性函数,而且一般是通过实验得到在一些离散输入组合下的延迟数据。因此,可以用一种查找表的方法来建立器件的模型。

在设计一个电路组件的同时,就需要创建一个相应的表放在库中作为它的时序描述。对于某个输入转换时间和输出负载的组合,如果它们的值落在表的索引范围内,就可以通过插值求得其对应的延迟时间。由于对每个器件实例都要使用这个表,查表和求出结果的效率问题就成了查找表模型的关键。

一维表

若采用输出转换时间的简化模型,即把 t_r 看成是 C_L 的单变量函数,则可以用一维表描述这个模型。一个门单元的输出转换时间表以离散的负载值作为索引,并给出它们对应的输出转换时间。表中各项按负载值进行了排序。若实际负载值为 C_L ,可先在表中搜索两个相邻索引值 C_1 和 C_2 ,使其从两边逼近 C_L (即 $C_1 \leq C_L \leq C_2$)。设 t_{r1} 和 t_{r2} 为表中列出的两个索引值对应的输出转换时间,即:

$$\begin{aligned} t_r(C_1) &= t_{r1} \\ t_r(C_2) &= t_{r2} \end{aligned} \quad (3.9)$$

用一个线性插值公式来表示输出转换时间:

$$t_r(C) = a_1 C + a_2 \quad (3.10)$$

其中 a_1 和 a_2 为系数。在方程(3.9)中应用公式(3.10),可求解出系数 a_1 和 a_2 :

$$\begin{aligned} a_1 &= \frac{t_{r2} - t_{r1}}{C_2 - C_1} \\ a_2 &= \frac{t_{r1}C_2 - t_{r2}C_1}{C_2 - C_1} \end{aligned} \quad (3.11)$$

将方程(3.11)再代入方程(3.10),因此可推导出输出负载 C_L 对应的输出转换时间。

$$t_r(C_L) = \frac{t_{r2} - t_{r1}}{C_2 - C_1} C_L + \frac{t_{r1}C_2 - t_{r2}C_1}{C_2 - C_1} \quad (3.12)$$

二维表

通过使用二维表,可以将延迟近似为两个变量的函数。对一个门单元,它的延迟时间表以一些离散的电容值作为第一维索引、一些输入转换时间作为第二维索引。同样,这些电容值和输入转换时间值也进行了排序。对给定的负载 C_L 和输入转换时间 t_{in} ,可在表中找到相邻的电容索引值 C_1 、 C_2 和相邻的转换时间索引值 t_1 、 t_2 ,并且它们分别将 C_L 和 t_{in} 从两边包住,即 $C_1 \leq C_L \leq C_2$, $t_1 \leq t_{in} \leq t_2$ (如图 3-5 所示)。

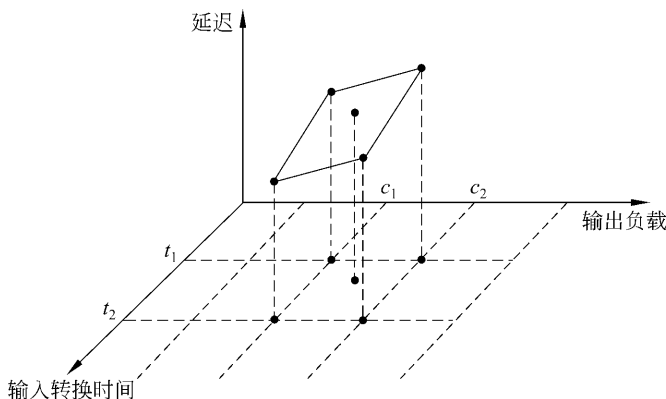


图 3-5 延迟作为输入转换时间和输出负载的函数的二维查找表模型

令 $D_i (1 \leq i \leq 4)$ 为下述四个点上的延迟时间：

$$\begin{aligned} D_1 &= D(C_1, t_1) \\ D_2 &= D(C_2, t_1) \\ D_3 &= D(C_1, t_2) \\ D_4 &= D(C_2, t_2) \end{aligned} \quad (3.13)$$

通过一个含四个系数的表达式来近似延迟 $D(C_L, t_{in})$ ：

$$D(C_L, t_{in}) = k_1 + k_2 C_L + k_3 t_{in} + k_4 C_L t_{in} \quad (3.14)$$

将公式(3.14)应用于方程(3.13), 得到关于系数 k_i 的一个线性方程组。

$$\begin{bmatrix} 1 & C_1 & t_1 & C_1 t_1 \\ 1 & C_2 & t_1 & C_2 t_1 \\ 1 & C_1 & t_2 & C_1 t_2 \\ 1 & C_2 & t_2 & C_2 t_2 \end{bmatrix} \begin{bmatrix} k_1 \\ k_2 \\ k_3 \\ k_4 \end{bmatrix} = \begin{bmatrix} D_1 \\ D_2 \\ D_3 \\ D_4 \end{bmatrix} \quad (3.15)$$

根据矩阵的特点, 求解这个线性方程组从而得到四个系数的表达式：

$$\begin{bmatrix} k_1 \\ k_2 \\ k_3 \\ k_4 \end{bmatrix} = \begin{bmatrix} (D_4 C_1 t_1 - D_3 C_2 t_1 - D_2 C_1 t_2 + D_1 C_2 t_2)/W \\ (D_3 t_1 - D_4 t_1 - D_1 t_2 + D_2 t_2)/W \\ (D_2 C_1 - D_4 C_1 - D_1 C_2 + D_3 C_2)/W \\ (D_1 - D_2 - D_3 + D_4)/W \end{bmatrix} \quad (3.16)$$

其中 $W = (C_1 - C_2)(t_1 - t_2)$ 。这样,就可以通过公式(3.14)求得想要的延迟时间。

3.6 等效电容模型

随着集成电路最小特征尺寸的减小,RC 互连线负载上的电阻分量在数量级上与门输出阻抗成为可比。由于线电阻的屏蔽效应,包含线电容和扇出电容的容性负载模型不再能准确反映器件可见的输出负载。另一方面,若采用比容性负载更为复杂的模型,比如二阶 π 型负载,又会在数据量上造成昂贵的代价。

根据等效电容(effective capacitance)模型[5],可推导出不同于线电容和扇出电容之和的输出负载。事实上,这个输出负载需要通过一个迭代的过程进行推导,并且取名为等效电容 C_{eff} 。可将门电路建模为一个驱动电阻 R_s 和一个电压源(如图 3-6 所示),电压源通过一个内部延迟 T 和一个上升时间 t_r 加以定义(如图 3-7 所示)。

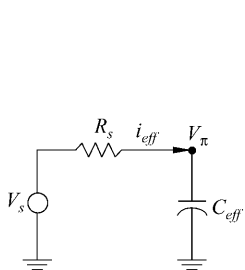


图 3-6 采用 C_{eff} 的输出模型

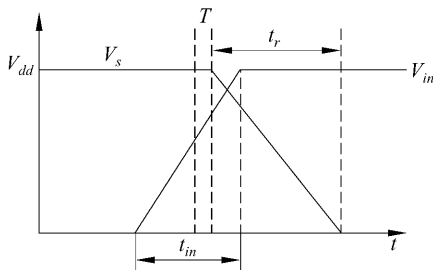


图 3-7 输入波形和电压源模型

根据器件模型的一般形式,上述三个参数都应看成是输入转换

时间和输出负载的函数。由于输出负载由等效电容 C_{eff} 代替,相应的这些函数可写成 $R_s(t_{in}, C_{eff})$ 、 $T(t_{in}, C_{eff})$ 和 $t_r(t_{in}, C_{eff})$ 。

对一个给定的 RC 树负载(如图 3-8 所示),可首先将这个树型结构约简为图 3-9 所示的 π 型结构,然后将它与门模型(如图 3-10 所示)结合推导出等效电容。为了简化表达,可假设输入转换时间 t_{in} 根据对输入线网时延的计算为已知量,而 π 模型的生成和互连树信号转换时间的计算将在下一章中讨论。

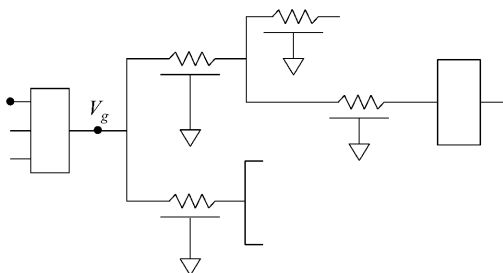


图 3-8 输出负载的 RC 树模型

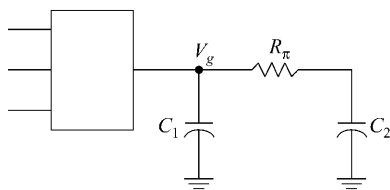


图 3-9 代替 RC 树的 π 模型

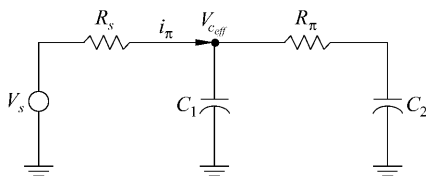


图 3-10 π 模型

对一个输入转换时间为 t_{in} 、输出线网为 π 模型(如图 3-10 所示)的门,等效电容 C_{eff} 需满足的条件是,在转换时间 t_r 之内输出电压-时间面积等于 π 模型对应的电压-时间面积:

$$\begin{aligned} & \int_0^{t_r(t_{in}, C_{eff})} v_{\pi}(T(t_{in}, C_{eff}), t_r(t_{in}, C_{eff}), R_s(t_{in}, C_{eff})) dt \\ &= \int_0^{t_r(t_{in}, C_{eff})} v_{C_{eff}}(T(t_{in}, C_{eff}), t_r(t_{in}, C_{eff}), R_s(t_{in}, C_{eff}), C_{eff}) dt \end{aligned} \quad (3.17)$$

其中 v_{π} 是采用 π 模型时的输出电压, $v_{C_{eff}}$ 是采用 C_{eff} 模型时的电压。 T 、 t_r 和 R_s 的值都是关于 t_{in} 和 C_{eff} 的函数。由于变量 t_{in} 的值已给定,上述方程实际上只有一个变量 C_{eff} 。

由于两个模型采用了相同的电压源 v_s 和驱动电阻 R_s ,上述关于电压的等式可推导出关于电流的等式。令 i_{π} 和 $i_{C_{eff}}$ 分别是 π 模型和 C_{eff} 模型的输出电流,有:

$$\begin{aligned} & \int_0^{t_r(t_{in}, C_{eff})} i_{\pi}(T(t_{in}, C_{eff}), t_r(t_{in}, C_{eff}), R_s(t_{in}, C_{eff})) dt \\ &= \int_0^{t_r(t_{in}, C_{eff})} i_{C_{eff}}(T(t_{in}, C_{eff}), t_r(t_{in}, C_{eff}), R_s(t_{in}, C_{eff}), C_{eff}) dt \end{aligned} \quad (3.18)$$

可算出 C_{eff} 模型中电流的积分:

$$\begin{aligned} & \int_0^{t_r} i_{C_{eff}}(T, t_r, R_s) dt \\ &= \int_0^{t_r} C_{eff} \frac{v_{dd}}{t_r} (1 - e^{-(t/C_{eff}R_s)}) dt \\ &= C_{eff} \frac{v_{dd}}{t_r} (t_r + C_{eff}R_s(e^{-(t_r/C_{eff}R_s)} - 1)) \end{aligned} \quad (3.19)$$

类似地,可推导出 π 模型中电流的积分:

$$\begin{aligned} & \int_0^{t_r} i_{\pi}(T, t_r, R_s) dt = i_{\pi}(t_r) \\ &= \left[At_r + \frac{B}{p_1}(1 - e^{-p_1 t_r}) + \frac{D}{p_2}(1 - e^{-p_2 t_r}) \right] \frac{v_{dd}}{R_s t_r} \end{aligned} \quad (3.20)$$