

匹配电路及微波网络基础

3.1 基本阻抗匹配理论

阻抗匹配是微波技术研究的一个重要课题。为了使信号源输出最大功率,要求信号源的内阻抗与传输线始端的输入阻抗互为共轭关系;为了使终端负载吸收全部入射功率,不产生反射,要求终端负载与传输线的特性阻抗相等;为了使信号源工作稳定,要求返回信号源的波没有或很少。所有这些都是阻抗匹配要解决的问题。

射频匹配电路包括集总参数匹配电路、分布参数匹配电路和混合匹配电路。集总参数匹配电路通常使用工作在 1GHz 以下的射频频段;分布参数匹配电路适合工作在 1GHz 以上的频段。本节主要讨论终端负载与传输线之间的阻抗匹配问题,介绍匹配电路的基本原理和设计方法,并讨论射频晶体管匹配电路的综合指标设计。

3.1.1 匹配电路的概念和意义

在源和负载之间加上一个无源无耗网络实现源和负载的匹配,这种无源网络就是匹配电路。如图 3.1 所示,匹配电路的功能是将一个阻抗 Z_L 变换到另一个想要的阻抗 Z_0 上去。

匹配电路的意义在于当源和负载阻抗不匹配的时候,通过设计一个合适的无源网络实现负载和源之间的阻抗变换,得到较小的功率传输损耗。要实现最大功率传输,必须使负载阻抗与源阻抗匹配。当然,匹配电路不仅能够实现源和负载之间的最大功率的传输,还能够抑制噪声干扰,提高功率容量和频率响应的线性度等。

通常在射频系统中,匹配电路的设计不是采用单一的匹配指标,匹配电路不仅要满足功率传输,还可能要满足噪声系数、最佳的工作频段、功率容量等。在不同的设计电路中最佳指标要求是不同的。例如,低噪声放大器、宽带放大器和功率放

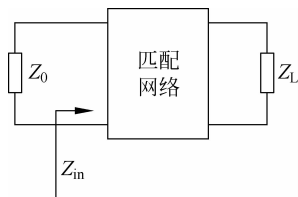


图 3.1 匹配网络的结构示意图

大器最主要的指标分别是噪声系数、工作频率带宽和输出最大功率等。在这些设计中,匹配电路的设计需要综合系统要求的各项指标而进行。因此,一般匹配电路的设计不是单一指标最佳的设计。

在设计射频电路匹配网络时,主要考虑以下三方面的要求。

- (1) 简单性。选择通过简单的电路实现匹配可以减少元件的使用,减少损耗,降低成本。
- (2) 电路种类。阻抗匹配电路需要选择在相应的传输线系统中易于实现的电路类型。例如,微带传输系统中,集总参数器件、 $1/4$ 波长微带线变换、并联分支等电路容易实现;终端短路结构和枝节匹配电路在波导和同轴线系统中实现更方便。
- (3) 可调节性。在设计匹配电路时,需要考虑负载是否会发生变化,匹配电路能不能够进行调节使匹配电路适应负载的变化。

一般要综合以上三点要求,来设计最佳匹配电路。

3.1.2 共轭匹配

下面分析负载 Z_L 获得最大传输功率的条件。如图 3.2(a) 所示的信号源和负载连接电路,信号源电压为 V_g ,信号源内阻 $Z_g = R_g + jX_g$,负载为 $Z_L = R_L + jX_L$ 。其中 R_g, X_g, R_L, X_L 均为实数,并且 $R_g > 0, R_L > 0$,负载上的电压 V_L 和电流 I 均为复数。

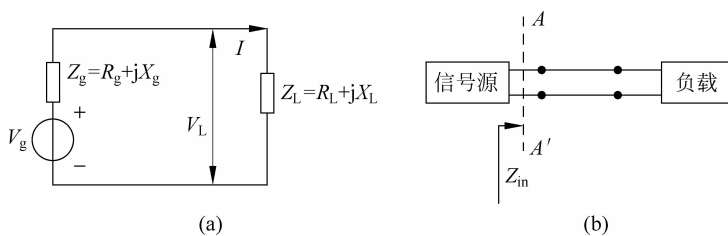


图 3.2 信号源和负载连接电路

根据基尔霍夫定律得到电路中的电流为

$$I = \frac{V_g}{Z_g + Z_L} = \frac{V_g}{(R_g + R_L) + j(X_g + X_L)} \quad (3-1)$$

负载 Z_L 上的电压为

$$V_L = Z_L I = \frac{V_g (R_L + jX_L)}{(R_g + R_L) + j(X_g + X_L)} \quad (3-2)$$

负载 Z_L 上的平均功率为

$$\begin{aligned} P_L &= \frac{1}{2} \operatorname{Re}\{V_L I_L^*\} = \frac{1}{2} \operatorname{Re}\left\{\frac{|V_g|^2 (R_L + jX_L)}{|(R_g + R_L) + j(X_g + X_L)|^2}\right\} \\ &= \frac{1}{2} \cdot \frac{|V_g|^2 R_L}{(R_g + R_L)^2 + (X_g + X_L)^2} \end{aligned} \quad (3-3)$$

可以看出, P_L 是独立变量 R_L 和 X_L 的函数,所以 P_L 取极值应满足的条件是 $\frac{\partial P_L}{\partial R_L} = 0$ 和

$\frac{\partial P_L}{\partial X_L} = 0$, 可以求得 P_L 取最大值时, $X_L = -X_g, R_L = R_g$ 。

因此,可以获得最大功率传输时,负载和信号源内阻应该满足共轭条件,即

$$Z_L = Z_g^* \quad (3-4)$$

此时,整个电路呈现纯阻抗状态, $Z = Z_g + Z_L = 2R_L$,负载得到的最大平均功率为

$$P_{L\max} = \frac{1}{2} \cdot \frac{|V_g|^2 R_L}{(R_L + R_g)^2} = \frac{|V_g|^2}{8R_L} \quad (3-5)$$

所以,当负载阻抗与信号源阻抗为共轭匹配时,负载获得最大的传输功率。

信号源、传输线和终端负载所组成的传输系统如图 3.2(b)所示。

当要求信号源输出最大功率时,信号源的内阻抗 Z_g 应与由参考面 AA' 朝负载方向看去的输入阻抗 Z_{in} 互为共轭。设 $Z_g = R_g + jX_g$, $Z_{in} = R_{in} + jX_{in}$, 则应有

$$\begin{cases} R_g = R_{in} \\ X_g = -X_{in} \end{cases} \quad (3-6)$$

即两者的电阻应相等;电抗值相等,符号相反。

3.1.3 行波匹配

为使负载吸收全部入射功率而无反射波,应使负载阻抗与传输线的特性阻抗相等,这叫做行波匹配。如果既要求信号源输出最大功率,又要求达到行波匹配,则必须保证两个条件:一是信号源的内阻抗 Z_g 必须为实数且等于传输线的特性阻抗 Z_c (即信号源为匹配源时);二是终端负载 Z_L 也必须等于 Z_c 。实际情况中很难同时满足这两个条件。一般情况下是在信号源处(传输线始端)和终端负载处分别加入始端和终端匹配装置,以期分别达到共轭匹配和行波匹配,如图 3.3 所示。

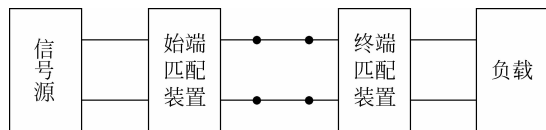


图 3.3 传输系统匹配示意图

以上是从信号源输出最大功率和负载吸收全部入射功率的角度说明阻抗匹配的重要性。另外,为了保证信号源稳定工作,也需要考虑阻抗匹配,这是因为信号源等效负载的任何变化都会引起输出功率和工作频率的变化,造成工作不稳定。另外,当传输功率较大,而负载与传输线之间又严重失配时,驻波比增大,从而导致传输线中填充介质被击穿而短路,情况严重时甚至可能破坏信号源。可见,在设计中必须尽量使传输系统处于或接近行波状态。对于测量设备中使用的小功率信号源,一般都在信号源处加隔离器或匹配性能较好的衰减器,以消除反射波对信号源的影响。

在实际应用的微波设备中,通常可以通过精心设计信号源或采取加隔离器、衰减器等匹配装置,使信号源的等效内阻抗(考虑了匹配装置的作用)等于或接近传输线的特性阻抗。一般而言,阻抗匹配的主要目的就是减少负载的反射,即解决终端负载与传输线之间的阻抗匹配问题,负载阻抗与传输线的特性阻抗如果不相等,则可视终端负载具有“不均匀性”。

为了消除反射波,达到行波匹配,通常可采用两种方法:一是尽量减少负载本身的不均匀性;二是在传输系统中加入隔离或衰减装置,以消除反射波。或者加入新的不均匀性,使它所产生的反射波与原有的不均匀性所产生的反射波相抵消,从而实现行波匹配。这种匹

配方法的原理性框图如图 3.4 所示,图中的四端网络(用方框表示)可以是隔离器或衰减器,也可以是(从理论上讲是)无耗的调配器。四端网络接入之后,应使其输入端的(对传输线 Z_c 的)归一化输入阻抗近似等于 1。

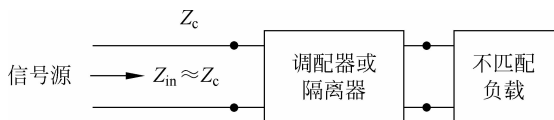


图 3.4 行波匹配示意图

3.2 集总参数匹配电路

集总参数匹配一般作为工作在 1GHz 以下频段的匹配设计,通常用电容和电感来实现。集总参数匹配电路的优点一般是体积较小、结构较简单。

3.2.1 L 型匹配电路

L 型匹配是最简单可行的匹配网络,这种网络通过两个电抗性的元件将负载阻抗 Z_L 变换为需要的输入阻抗 Z_{in} 。这种匹配有两种基本结构,如图 3.5 所示。在这两种结构中, jX 、 jB (B 为电纳) 都可以通过电抗性元件(电容或电感)实现。理想情况下,这种匹配电路是不消耗任何信号功率的,为无损耗匹配网络。

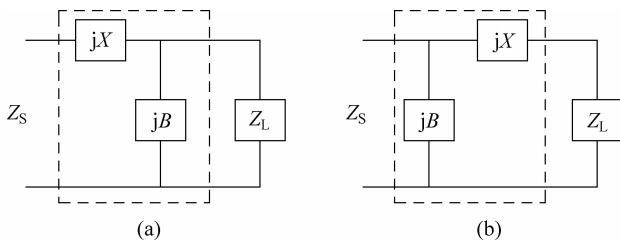


图 3.5 L 型匹配网络的两种结构

设计匹配电路时,可以采用解析计算,求出元件的值;也可以通过利用 Smith 圆图作为图解设计工具。解析计算法可以得到非常精确的结果,但是相对较为烦琐,随着计算机仿真的应用,完成解析法的计算也变得十分方便。

Smith 圆图解法更为直观,容易验证。借助于商用软件(如 ADS, Microwave Office)匹配网络的设计过程可以实时完成,元件类型(L 或 C)和值的大小都可以在计算机的 Smith 圆图上显示。

3.2.1.1 解析法

首先,对解析法进行推导计算。假设负载阻抗为 $Z_L = R_L + jX_L$ 。

如果 $z_1 = \frac{Z_L}{Z_0}$ (负载的归一化阻抗) 在 Smith 阻抗圆图阻值为 1 的圆之内(即负载阻抗的实部大于 Z_s),则匹配采用图 3.5(a) 的结构进行匹配;如果在 Smith 阻抗圆图阻值为 1 的圆之外(即负载阻抗的实部小于 Z_s),则采用图 3.5(b) 的电路结构进行匹配。这里仅以

图 3.5(a)所示的结构形式为例说明。

在图 3.5(a)中,要满足向接有负载阻抗的匹配网络看去,阻抗必须等于 Z_s ,即

$$Z_s = jX + \frac{1}{jB + 1/(R_L + jX_L)} \quad (3-7)$$

整理,并将实部和虚部分开得

$$XBR_L - Z_s BX_L + Z_s - R_L = 0 \quad (3-8a)$$

$$R_L BZ_s + XX_L B - X - X_L = 0 \quad (3-8b)$$

结合两方程式求得

$$B = \frac{X_L \pm \sqrt{\frac{R_L}{Z_s}(R_L^2 + X_L^2 - Z_s R_L)}}{R_L^2 + X_L^2} \quad (3-9a)$$

$$X = \frac{1}{B} + \frac{X_L Z_s}{R_L} - \frac{Z_s}{BR_L} \quad (3-9b)$$

由式(3-9)可以看出 B 有两个解,对应的 X 也有两个解,这两个解在物理上都是可以实现的,因为 B 和 X 的正值和负值都是可以实现的(正 X 为电感,负 X 为电容;正 B 为电容,负 B 为电感)。在设计中,一般选择电抗性较小的一组解。

根据 B 与 X 解的特性,可以构造出 8 种不同的电路结构,如图 3.6 所示。

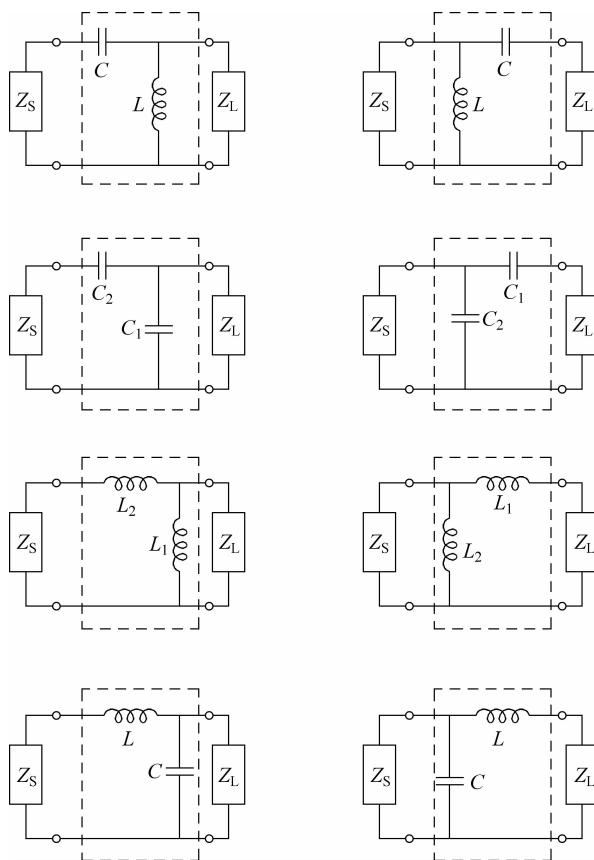


图 3.6 分立元件匹配网络

例 3.1 采用集总参数设计一个 L 型匹配网络,对于工作频率为 500MHz,传输线特性阻抗为 100Ω ,源阻抗为 100Ω ,实际测得的负载阻抗为 $200-j100\Omega$ 。

解 将负载阻抗归一化: $Z_L = R_L + jX_L = 2 - j$,该阻抗处于 Smith 阻抗圆图阻值为 1 的圆之内。

由式(3-9a)和式(3-9b)求得

$$B \approx -0.0069, \quad X \approx -122.46 \text{ 或 } B \approx 0.0029, \quad X \approx 122.41$$

对于并联电感、串联电容的 L 型匹配网络有

$$\frac{1}{L\omega} = |B| \rightarrow L \approx 46.113\text{nH}, \quad \frac{1}{C\omega} = |X| \rightarrow C \approx 2.598\text{pF}$$

对于并联电容、串联电感的 L 型匹配网络有

$$L = \frac{|X|}{\omega} \approx 38.965\text{nH}, \quad C = \frac{|B|}{\omega} \approx 0.9231\text{pF}$$

所以,匹配电路的结构如图 3.7(a)、(b)所示。

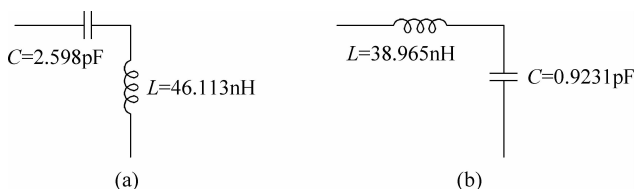


图 3.7 匹配电路的结构

由上面所述和例题可推知,如图 3.7 中的两种匹配电路,可以具体有 8 种不同的电路结构。

假设负载为纯阻特性,则可用以下几个步骤完成 L 型匹配电路(L-type matching network)的设计。

步骤一: 确定工作频率 f_c 、输入阻抗 R_S 及输出阻抗 R_L 。

步骤二: 如图 3.8 所示,当电路匹配时, $Q_S < Q_L$ 。依下列公式计算出 Q_S 、 Q_L ,即

$$Q_S = Q_L = \sqrt{\left| \frac{R_L}{R_S} - 1 \right|}$$

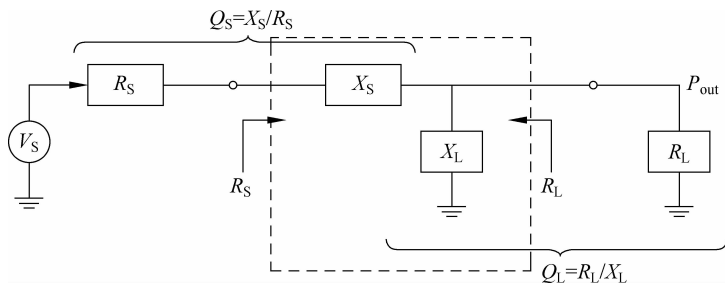


图 3.8 L 型匹配电路($R_S < R_L$)

步骤三: 判别 $R_S < R_L$ (如图 3.8 所示)或 $R_S > R_L$ (如图 3.9 所示)。

(1) $R_S < R_L$

$$X_S = Q_S R_S, \quad X_L = \frac{R_L}{Q_L}$$

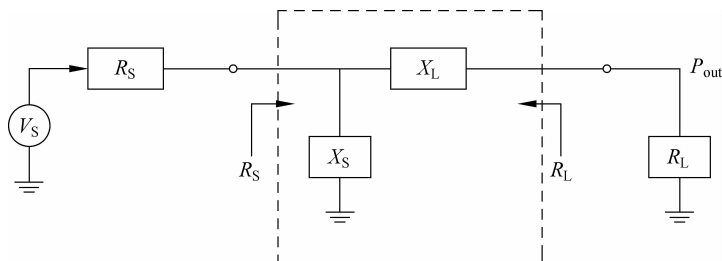
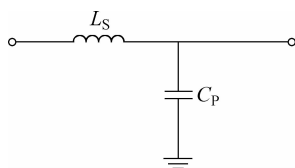
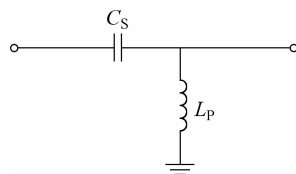


图 3.9 L 型匹配电路 (\$R_s > R_L\$)

(2) $R_s > R_L$

$$X_S = \frac{R_s}{Q_s}, \quad X_L = Q_L R_L$$

步骤四：若 $R_s < R_L$ ，如图 3.10、图 3.11 所示，选择 L_S - C_P 低通型或 C_S - L_P 高通型电路。根据下列公式计算出电路所需电感及电容值。

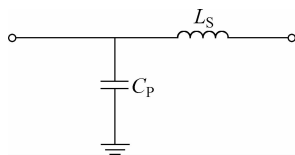
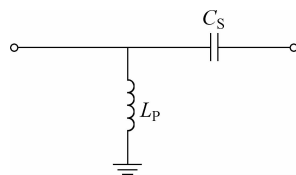
图 3.10 L_S - C_P 低通型——L 型图 3.11 C_S - L_P 高通型——L 型(1) L_S - C_P 低通型

$$L_S = \frac{X_S}{2\pi f_c}, \quad C_P = \frac{1}{2\pi f_c X_L}$$

(2) C_S - L_P 高通型

$$C_S = \frac{1}{2\pi f_c X_S}, \quad L_P = \frac{X_L}{2\pi f_c}$$

步骤五：若 $R_s > R_L$ ，如图 3.12、图 3.13 所示，选择 C_P - L_S 低通型或 L_P - C_S 高通型电路。按下列公式计算出电路所需电感及电容值。

图 3.12 C_P - L_S 低通型——L 型图 3.13 L_P - C_S 高通型——L 型(1) C_P - L_S 低通型

$$C_P = \frac{1}{2\pi f_c X_S}, \quad L_S = \frac{X_L}{2\pi f_c}$$

(2) L_P - C_S 高通型

$$L_P = \frac{X_S}{2\pi f_c}, \quad C_S = \frac{1}{2\pi f_c X_L}$$

3.2.1.2 圆图法

随着计算机仿真软件的应用,Smith 圆图解法更为便捷。这里以例 3.1 为例,通过设计过程阐述在安捷伦公司开发的软件 ADS 中 Smith 圆图解法的应用。

解 首先,负载的归一化阻抗 $Z_L=2-j$,并将其标在 Smith 圆图上。这个点在 $1+jx$ 圆的内部,所以用图 3.14(a)所示的匹配电路。在 Smith 圆图中,从负载看去第一个元件为并联元件,并联一电容时,从负载出发沿着等导纳圆图顺时针旋转交 $1+jx$ 圆上于点 $z_1=1-j1.24$; 然后,再串联一个电感,在 Smith 圆图上,从实部匹配点出发沿着等阻抗圆图顺时针旋转至源阻抗点(归一化 1 点),实现匹配。Smith 圆图匹配过程如图 3.14(a)所示。匹配电路结构图如图 3.15(a)所示,仿真结果如图 3.16(a)所示。第二个解,从负载看去第一个元件为并联电感,并联电感时,从负载出发沿着导纳圆图逆时针旋转交 $1+jx$ 圆上于点 $z_1=1+j1.24$; 然后,再串联一个电容,在 Smith 圆图上,从实部匹配点出发沿着阻抗圆图逆时针旋转至源阻抗点(归一化 1 点),实现匹配。Smith 圆图匹配过程如图 3.14(b)所示。匹配结构图和仿真结果分别如图 3.15(b)和图 3.16(b)所示。

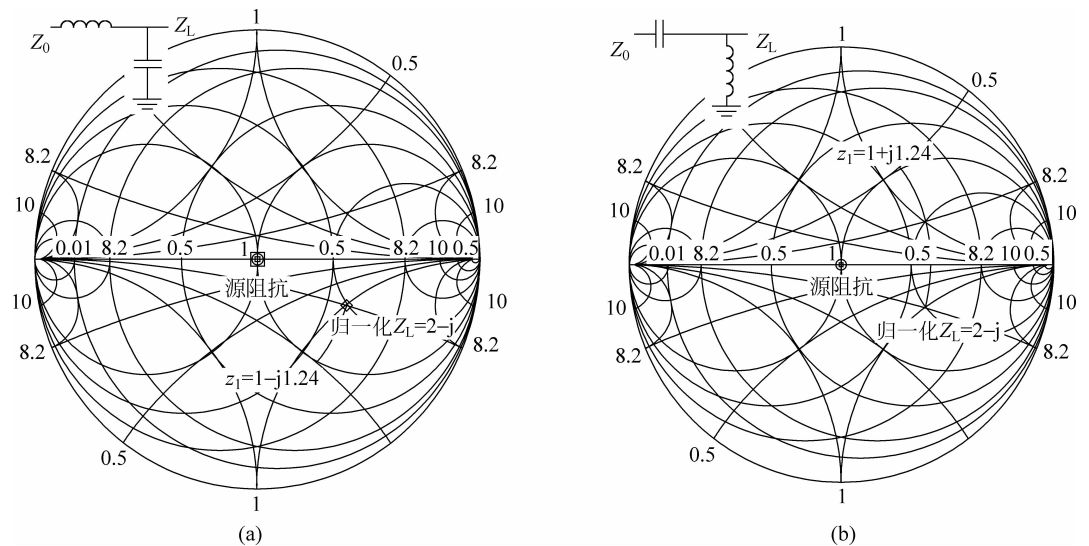


图 3.14 Smith 圆图解匹配过程示意图

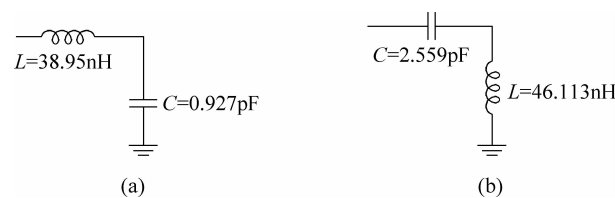


图 3.15 匹配电路结构示意图

3.2.1.3 匹配禁区

在上面的解析解法中,提到 L 型匹配电路有 8 种不同的电路结构。在这 8 种电路结构中,每一种匹配电路都存在难以实现匹配的负载,在 Smith 圆图上是一个区域,称为匹配禁

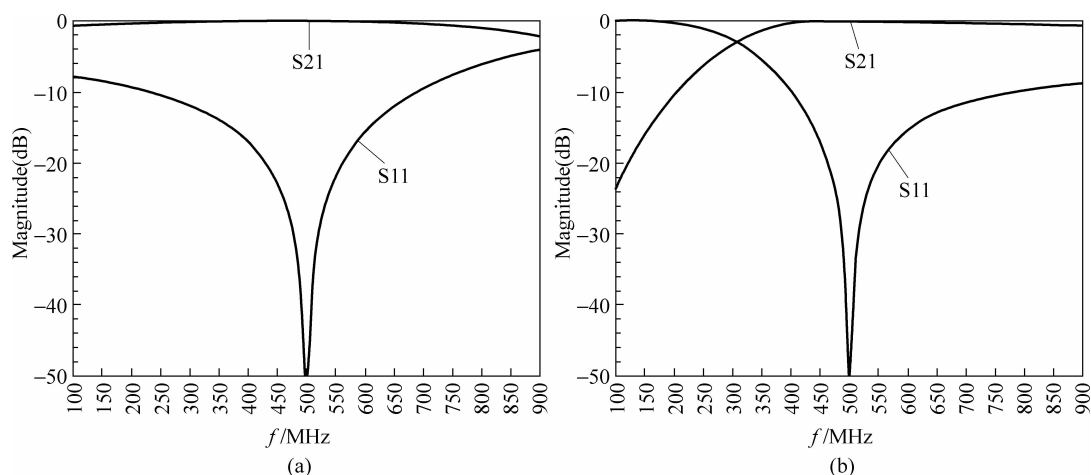


图 3.16 匹配电路的频率响应

区。问题在于该如何判断这个禁区呢？

下面以源阻抗为 50Ω ，图 3.17 所示 L 型匹配电路为例进行讨论。如图 3.18 所示，源端并联的电容将使 Smith 圆图上的对应点沿着等电导圆顺时针方向旋转，因此将远离经过原点的等电阻圆。这表明，采用这种匹配电路不能够实现阻抗值落在斜线区域的负载匹配。该斜线区域就是匹配禁区。

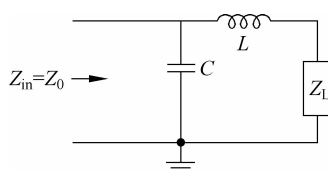


图 3.17 L 型匹配电路示意图

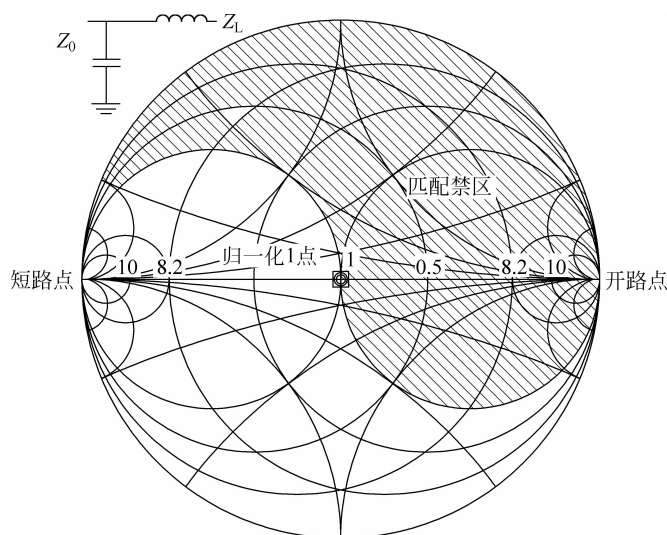


图 3.18 图 3.17 所示 L 型匹配电路的匹配禁区

下面不再一一阐释对 8 种不同匹配电路求解匹配禁区的电路的匹配过程，而直接给出 8 种 L 型匹配电路的匹配禁区示意图，如图 3.19 所示。当然，以上匹配禁区是针对 $Z_s = Z_0 = 50\Omega$ 的源阻抗而言的。对于其他量值的源阻抗，禁区的形状会相应发生变化。

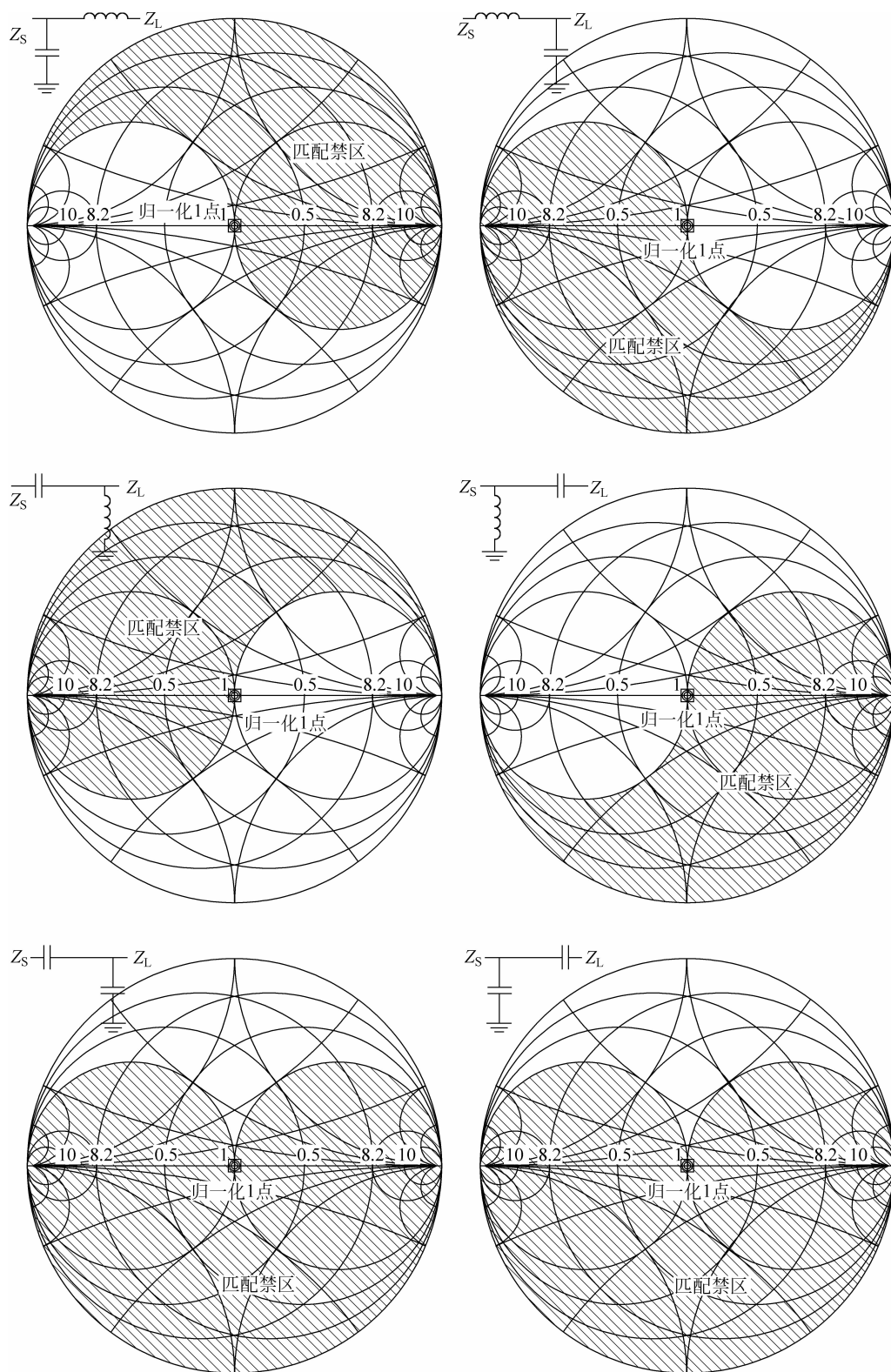


图 3.19 8 种 L 型匹配电路的匹配禁区