

第5章 电磁兼容抑制的基本概念

本章从镜像面的概念出发,论述了镜像面的工作原理以及电磁兼容的抑制作用,介绍了如何在 PCB 设计中对元件间环路面积进行控制,并对 3 种常用接地方法的特点和用途进行了阐述,最后讨论了分区法和隔离法的电磁兼容抑制效果和具体的实现方法。

5.1 镜 像 面

5.1.1 概述

在任何数字系统中,特别是对于高速器件(快速边沿速率),为了实现最佳性能,必须提供低阻抗(低电感)的 RF 返回线路,实现闭环网络。在许多设计中,设计者通常只考虑信号电流的流经路线,常常忽略电流的回流路线,而电流回流到地的路径和方式恰恰是混合信号电路板设计的关键。由低阻抗(低电感)的 RF 返回线路所形成的闭环网络,在时域和频域上都要求有这种闭环网络。所有的器件和可能的走线或线路互连都必须运行在 RF 返回电流能返回电源(低阻抗路线)的环境中。由于 RF 电流必须返回它的源以形成闭环电路,因此,任何可能的线路都有机会被使用。通常用传导电路控制返回电流,如果没有提供合适的传导线路,自由空间就成为返回路径,这也是设计者最不希望发生的情形,因为这种情况会产生电磁干扰。单层板无 RF 返回路线,自由空间就成为返回路径,因此单层板不能通过电磁兼容测试的概率很高,实际用得很少。如果增加一个接地层,即使用双层板,或 4 层板甚至更多层的 PCB 板,均会提高 PCB 板的信号完整性以及电磁兼容的能力,如对双层板增加两个或多个电源层和接地层,可以获得 10~20dB 辐射性能的改进。使用多层 PCB 会增加费用,故有时也可通过提供金属保护层或金属化的塑料保护层来提高电磁兼容能力。

对任何数字 PCB,良好的 0V 参考电压系统是基本的需要。不良的 0V 参考电压可能会导致系统出现电磁干扰。通常把 PCB 的 0V 参考点称为接地层,在 ECL 系统中,0V 参考点指的是电源层。接地层和电源层均可以为射频返回提供低阻抗的路径。实际上任何多层的铜薄板,隔离层都可以为射频返回提供低阻抗的路径。由于器件相互之间有连接,器件也就连接在能量的分配网络中,故有可能找到无穷多个平行的射频返回路径。镜像层就是无穷多个返回路径中的一个,镜像层可以提供最优化的射频返回路径,减少串扰和电磁干扰。通常镜像层可以是电源层、接地层、铜薄板和隔离层四种。

在 PCB 设计中,设置镜像面已经成为一种标准的技术,由于镜像面的紧密耦合,射频电流不需要通过其他回路回到源处,因而镜像面技术不仅能够降低接地噪声,还能够防止产生接地环路耦合干扰。图 5-1 给出了采用镜像面的信号线布线结构。

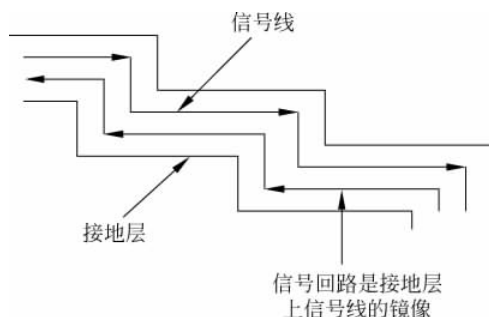


图 5-1 镜像面的信号线布线结构

5.1.2 镜像面的工作原理

镜像层通过给射频返回电流提供不同于源路径的镜像返回路径,可以实现流量抵消或最小化的要求。镜像层的工作与 PCB 中的电感有关。PCB 中存在着 3 种不同的电感:局部电感、局部自感和局部互感。

局部电感就是在线路或 PCB 走线中的电感。在任何频率下,线路或 PCB 走线中可传导的元素均有电感,PCB 板上的走线、孔和面的分布电感、电容、电阻,应该像所有的电路器件中的集中参数一样被考虑。如果线路在闭环电路中,电感与环路的几何大小和形状有关。

局部自感是指导体由于磁通量的存在而产生的相对于无限远的电感。闭环电路总的局部电感是所有部分之和,为了减小总的局部电感,必须减少电感值最大的那部分电感,可以通过缩短线路长度,消除通孔,增加导体的宽度等方法来实现。由于导体的趋肤效应,导体中的内部电感将减小,存在于导体中心的电感在导体的全部电感中占很小的比例。

局部互感是一段走线与另一段走线之间的电感,或两个导体之间存在的局部电感。局部互感与并行线路或导线之间的距离有关,导体间距离减小可以改变其中一个或两者的自感。局部互感是镜像层实现流量抵消的关键因素,流量抵消可以通过使产生流量的磁力线连接起来,以及为 RF 射频返回电流提供最佳返回路线来实现。

图 5-2 是两个导体间互感的示意图。线路 1 为信号线,电压为 V_1 ,电流为 I_1 ,局部自感为 L_{p1} ;线路 2 为射频返回线路,电压为 V_2 ,电流为 I_2 ,局部自感为 L_{p2} 。 M_p 为局部互感, S 为两导线之间的距离。

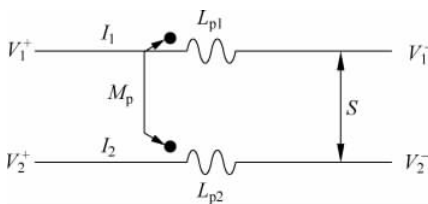


图 5-2 两个导体间互感

对应图 5-2,依据法拉第电磁感应定律和电感耦合原理, V_1 、 V_2 可由下式计算

$$\begin{aligned} V_1 &= L_{p1} \frac{dI_1}{dt} + M_p \frac{dI_2}{dt} \\ V_2 &= L_{p2} \frac{dI_2}{dt} + M_p \frac{dI_1}{dt} \end{aligned} \quad (5-1)$$

由于线路 1 为信号线,线路 2 为射频返回线路,因此, $I_1 = -I_2$,上式可以化为

$$\begin{aligned} V_1 &= (L_{p1} - M_p) \frac{dI_1}{dt} \\ V_2 &= -(L_{p2} - M_p) \frac{dI_1}{dt} \end{aligned} \quad (5-2)$$

从上式可以看出,要减小通过导体的电压降,必须提高两个并联导体之间的互感,而增大互感的方法就是使射频回路与信号线尽量靠近,使它们彼此之间的距离达到可以制造出的最小值。在实际的 PCB 单面板和双面板设计中,通常也是提供一条与信号线尽可能近的射频返回路径来达到增大互感的目的。由于互感存在于两条并行的导线之间,为了得到最佳互感,两条并行导线中的电流必须大小相等,方向相反,这就是镜像面起作用的原因。互感与两条并行导线之间的距离以及长度有关,两条并行导线之间的距离越小,互感越大;两条并行导线的长度越长,互感越大。表 5-1 给出了两条并行导线之间的互感。

表 5-1 两条并行导线之间的互感

导体之间距离	一般长度		
	1in	10in	20in
1/2in(1.25cm)	3.23nH	137.9nH	344.9nH
1/4in(0.63cm)	6.12nH	172.4nH	414.7nH
1/8in(0.32cm)	9.32nH	207.3nH	484.8nH
1/16in(0.16cm)	12.7nH	242.2nH	555.0nH

使用镜像层可以大大减小共模电流和差模电流。当流过信号线的电流与射频返回路线中的电流大小相等且方向相反时,差模电流就抵消了。实际上,很难达到 100% 的抵消,不能够抵消的那部分剩余电流就是共模电流,它将成为激励源,而且较小的共模电流会产生强度很高的辐射,共模电流是电磁干扰的主要来源,共模辐射也很难抑制。虽然采用镜像面或保护线可抵消差模电流辐射,但也不能做到完全消除。

多层 PCB 中的电源层或接地层可以作为邻近电路或信号层的镜像面,多层结构采用镜像面更加有效,可以提高电路板的电磁兼容性,但多层板会增加产品费用,在某些情况下是不可行的,在这种情况下,可以使用网格接地系统、接地线路或其他方法来提供有效的 RF 返回路径。对于单面和双面 PCB,则多用网格接地系统。网格接地系统或地线网格实际上是平行地线的延伸,可以使信号回流的平行地线数目大大增加。网格接地系统是减小走线电感的有效方法,可以提供 RF 射频电流返回,特别适用于数字电路。在进行布线时,应首先将地线网格布好,然后再进行信号线和电源线的布线。对于双面布线时,如果过孔的阻抗可以忽略,则可以在线路板的一面走横线,另一面走竖线,即网格接地系统在 PCB 上包括水平和垂直接地路径。高速信号应尽量靠近地线,以减小环路面积。

网格大小通常为 0.5in(1.27cm),设计中应尽可能宽;网格尺寸准则为最高频率对应波长的 1/20。对于双面板,电源和地走线以 90°分布,通常地的走线以垂直方向在顶层布线,而电源以水平方向在底层布线。水平和垂直走线在相交处可通过连接孔连接。网格状接地结构如图 5-3 所示。

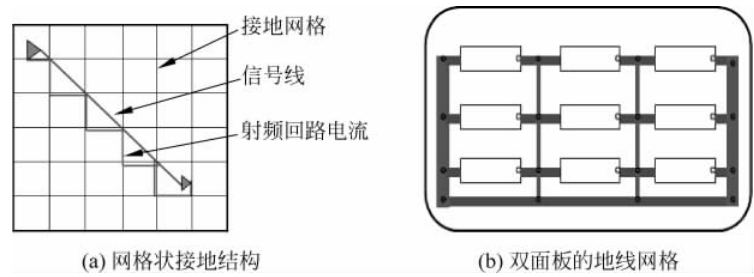


图 5-3 网格状接地结构

从图 5-3(a)可以看出,如果网格的尺寸比规定的要小,RF 射频返回电流将以更近的镜像返回,这样会产生一个旋绕的环路面积,增加了产生的 RF 射频能量,因此在设计中,更大的网格尺寸可以接受,但过于小的网格也应尽量避免。另一方面,网格走线的宽度要尽可能地宽,但实际很难实现,通常的网格都是使用窄导线制作的,设计时只要保证走线的宽度可

以提供 0V 返回电流。另外,在使用网格状接地和电源结构时,要尽可能多地将网格连接在一起,从而使得 RF 回流总可以找到一个可靠的低阻抗返回通路。

在某些情况下,不合理的布线会使镜像面失去作用。如信号线存在于镜像面上,镜像面就会被隔离成许多小的部分,在信号层上是与之对应的信号走线,射频电流必须绕过镜像平面上的走线,经过长路径返回,形成射频环路天线,产生射频场。过多地使用通孔器件或过孔,同样会导致电源层或接地层大面积的不连续,回路电流只能围绕孔或槽流动,返回路径出现额外长度,这个长度也可以引起反射,影响信号的完整性和功能。一般来说,在通孔器件之间布线时,必须在走线和没有孔的区域保持使用 3-W 原则。另外,电容也可以为流过孔或槽的射频电流提供交流并联回路。

5.2 元件间环路面积的控制

在 PCB 设计中,为了抑制电磁干扰,必须严格控制元件间的环路面积。回路是射频能量的主要传播者,如果在设计中没有提供良好的射频回流系统,那么射频电流就有可能通过任何路径或媒质返回它的源,如自由空间、器件、地层、相邻的线路或其他路径。射频能量辐射的大小就与射频电流形成的回路面积成正比,即回路面积越大,射频能量辐射得也就越大。那么在 PCB 设计中,就要采取措施控制回路面积。5.1 节讨论的镜像面,实际也是无穷多个平行的射频返回路径中的一个。镜像层可以提供最优化的射频返回路径,减小回路面积,从而减少串扰和电磁干扰。根据差模辐射和共模辐射的机理,差模辐射与环路面积大小有关,环路面积越大,差模辐射越大。故要减小差模辐射,也必须减小环路面积。

对于低频信号, $R \gg \omega L$,回流电流流经电阻最小的路径;对于高频信号, $R \ll \omega L$,回路路径的电感远比其电阻重要,电感起主要作用,高频电流流经电感最小的路径,而不是电阻最小的路径,或几何上最短的路径,如图 5-4 所示。最小电感回流路径正好在信号导线的下面,这样可以减小流出和流入电流通路间的环路面积,从而降低辐射。

最大信号回流密度如图 5-5 所示。从图 5-5 可以得出,信号电流密度 $i(D)$ 与信号电流 I_0 、走线高度 H 、距信号的垂直距离 D 之间的关系近似为

$$i(D) = \frac{I_0}{\pi H} \cdot \frac{1}{1 + (D/H)^2} \quad (5-3)$$

其中, $i(D)$ 为信号回流密度,单位为 A/in; I_0 为总信号电流,单位为 A; H 为走线距地层或地线的高度,单位为 in; D 为回流密度距信号线中心的距离,单位为 in。

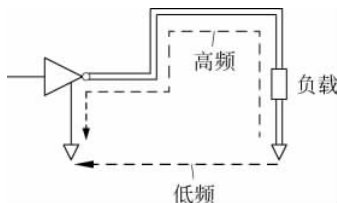


图 5-4 高频和低频回流路径

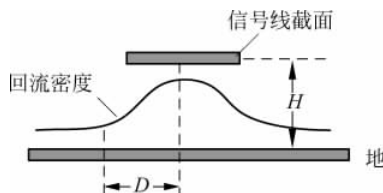


图 5-5 最大信号回流密度

图 5-6(a)、(b)示意了单面板和双面板中由于元件的不同放置所产生的不同回路面积,图 5-6(c)示意了多层板产生的回路面积。由于回路感应电磁场与回路区域的大小有关,回

路区域越大,感应的电磁场越大,而且大的回路面积也非常容易产生 ESD 感应场,故应尽可能地减小回路面积。图 5-6(a)存在一个最大的回路面积,(b)次之,(c)最好。由于多层板使用了电源层和接地层,而电源层和接地层可减小电源分配系统的电感,降低电源分配系统特性阻抗,从而减小板上电压降,使得地电位跳跃减小。多层板结构可以减小潜在的 ESD 感应场,即有效减小向空间辐射的电磁能量。

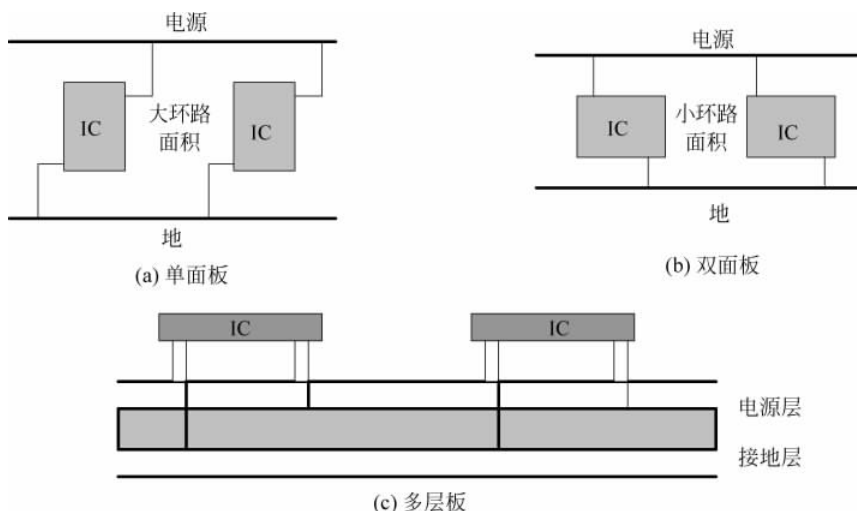


图 5-6 PCB 板上的环路面积

以上讨论了环路面积与辐射的比例关系以及不同的 PCB 设计所产生的不同环路面积。那么,要减小电磁辐射,就必须尽可能地减小环路面积。一般来说,环路面积大小与元件的封装、元器件的放置、引线以及 PCB 的连接方式等几个因素有关。

元器件的封装与环路面积有着非常密切的关系。在第 3 章已经阐述过,元器件的封装目前有两种:传统的通孔安装和新型表面安装。对于传统的通孔安装,因为走线的环路与引入到器件内的整体呈感性的连线相比要小,连接导线可以成为有效天线,特别是高频或逻辑器件工作在亚纳秒范围内的元器件。在这种情况下,DIP(双重封装)的应用会产生大量的射频场。随着表面安装技术的发展,元件的封装已经具备组装密度高、体积小、重量轻;可靠性高、抗振能力强和高频特性好等许多优点。无引线或短引线使得 SMT 元器件在高频线路中减小了分布参数的影响,减少了电磁和射频干扰。与通孔安装元器件相比,表面安装元器件也可以使环路面积大大减小,特别是对多层板的设计。另外,元器件的引脚配置,特别是电源和地的位置也影响着环路的面积。

在 PCB 设计原则中,元器件的放置直接影响 PCB 布线的效果,合理的布局是 PCB 设计成功的基础。元器件放置的好坏也会影响环路面积。同样地,元器件间的引线(即布线)也会影响到环路面积,如将高速信号线尽量接近地线,即在那些能产生较强辐射的信号线,如本振信号、时钟信号或地址的低位信号线、模拟电路信号的旁边布一条地线,就可以形成小的环路面积。如果是单面板,就在这些信号线旁边布一条地线;如果是双层板,则在线路板的另一面,即在靠近此类信号线下面,沿着信号线布一条地线,均可以达到减小环路面积的目的,如图 5-7 所示。

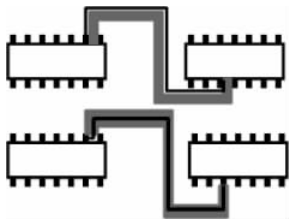


图 5-7 单层双层环路面积的减小

减小环路面积时,还应注意信号环路也不应重叠,这对高速度、大电流的信号环路尤为重要,特别是单面板和双面板,最好每条信号线都有自己的回流线,如图 5-8 所示的单面板,在某一时刻 IC #2 的 0~6 脚输出电流瞬时升高,而 7 脚在逻辑上应该没有输出电流,但由于 IC #1 和 IC #2 接地引脚只有一条走线相连,因此所有信号环路都是相互重叠的,0~6 脚输出电流瞬时升高就会导致 7 脚的环路中产生感应电流,解决的办法就是将单面板换成双面板,双面板的另一面做地层就可以避免信号环路重叠。

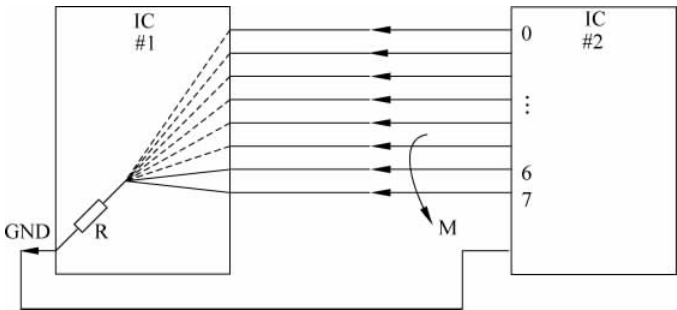


图 5-8 信号环路重叠

当地线网络的平行导线无限多时,就可以构成一个连续的导体平面,即接地面。由于在多层板中很容易实现一个或多个接地面,所以多层板可以提供更好的回流路径,提供最小的电感,减小射频电流。随着高速、高频电路的广泛应用,多层板用得越来越广泛,但在多层板中的应用中,要注意信号线特别是高速信号线不能跨越地层上的隔缝,目的也是为了减小信号环路的面积。如果跨越就会使信号回流线由于地层缝隙引起环路面积扩大,如图 5-9 所示。双层板上也可以使用地线面,地线面要位于需要低阻抗地线的信号线下面,不能只是在布线时,将没用的面积布上铜箔后接到地线上。

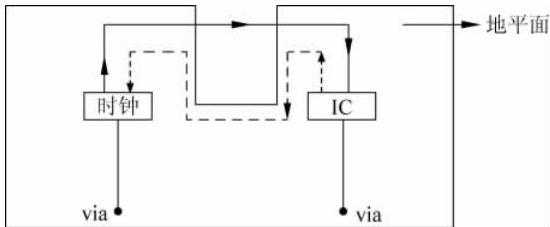


图 5-9 信号线不能跨越地层上的隔缝

表 5-2 给出了不同逻辑电路为了满足电磁干扰指标要求所允许的环路面积。

表 5-2 不同逻辑电路允许的环路面积

逻辑系列	上升时间	电流	不同时钟频率(MHz)允许的面积(cm^2)			
			4	10	30	100
4000B	40	6	1000	400		
74HC	6	20	50	45	18	6
74LS	6	50	20	18	7.2	2.4
74AC	3.5	80	5.5	2.2	0.75	0.25
74F	3	80	5.5	2.2	0.75	0.25
74AS	1.4	120	2	0.8	3	0.15

5.3 三种主要的接地方法

5.3.1 接地基本概念

接地技术是 PCB 电磁兼容设计中一项非常重要的内容,是抑制电磁噪声和防止干扰的重要手段之一。“接地”从字面上来看十分简单,实际上在电磁兼容设计中,接地是最难掌握的技术。“接地”的概念首次应用在电话的设计开发中,从 1881 年年初开始采用单根电缆为信号通道,大地为公共回路,这就是第一个接地问题。由于接地没有一个非常系统的理论或模型,设计师很难提出一个绝对正确的接地方案,多少会遗留一些问题。另外,接地也是一个十分复杂的问题,对于不同的场合都有不同的设计方案,一个很好的方案不能适应所有的设计。接地设计在很大程度上取决于设计师对接地的理解程度和具体的设计经验。

“地”可以是大地。陆地使用的电子设备通常以地球的电位作为基准,并以大地作为零电位。“地”也可以是电路系统中某一电位基准点,并设该点电位为相对零电位,但不是大地零电位。例如,电子电路往往以设备的金属底座、机架、机箱等作为零电位或“地”电位,但金属底座、机架、机箱却不一定和大地相连,即设备内部的“地”与大地不一定同电位。一般情况下,为了防止雷击对设备和人员造成危害,将金属底座、机架、机箱与大地相连。一般来说,接地的目的有以下三点:

- (1) 使整个电路系统中的所有单元电路有一个参考零电位,从而保证电路系统能稳定地工作;
- (2) 防止外界电磁场的干扰。机壳接地可以使得由于静电感应积累在机壳上的大量电荷通过大地泄放,否则火花放电会对设备造成干扰。另外,接地也可以达到良好的屏蔽效果;
- (3) 保证人身安全。

由于大多数的产品都要求接地,虽然接地可以是真正接地、隔离或浮地,但接地结构必须存在。接地可以使不希望的噪声干扰极小化,并对电路进行划分。根据接地所达到的不同效果,接地包括安全接地和信号电压参考地两种。安全接地是为了保证人身安全和电气设备安全的,通过一条低阻抗的电流通路连接到大地的接地方式。当电流流过人体时,会发生电击,毫安级的电流在健康人身上可能引起导致间接危险,所以提供安全接地主要是为了防止人、动物及其他生物触电。在正常情况下,在 PCB 上可能存在的任何绝对值高于

42.4V 的交流峰值电压或 60V 直流电压,均认为是危险的。接地的好坏取决于接地电阻的大小,通常要求接地电阻越小越好,接地电阻大小与接地装置、接地土壤状况、环境条件等因素有关。安全接地的连接越多,对人身伤害越小。安全接地也包括对雷电及静电放电的保护。通常情况下,安全接地对电磁兼容性没有要求。

安全接地作用实例如图 5-10 所示。如果机壳未接地,当外部导线接触不好时,会造成机壳与安全地之间有 220V 电压,如果此时人手触摸机壳,对人会造成伤害;但机壳如果接地,当外部导线接触不好时,机壳与安全地之间将没有电压降,外界导线即使有漏电,也会通过机壳流入安全地。



图 5-10 安全接地

信号电压参考地是在系统和设备之间,为各种电路提供一个具有公共参考电位的信号返回通路,即信号电流流回信号源的低阻抗路径,如图 5-11 所示。信号地可以不连接到大地点位上。

为了实现良好的电路功能,电源和负载必须有相同的电压参考电平。逻辑电路以 0V 电平为电压跃迁的参考电平,如果两个电路的参考电平不一致,就会发生如噪声容限和逻辑开关门限电

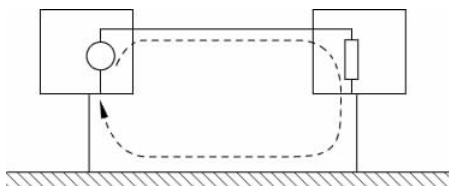


图 5-11 信号电压参考地

平的紊乱,而这个接地噪声就会导致共模电流的产生,从而引起共模辐射及共模干扰,这是不希望发生的。“地”被定义为一个等位点,用来作为两个或更多系统的参考电平。但实际应用并不总是这样,如数字地也许和模拟地完全不同,模拟地也许和机壳地完全不同,这个定义也没有强调 RF 射频电流的返回路径。前边已经讨论过,在电路中提供一个良好的 RF 射频电流的返回路径的重要性,它会减小环路面积,降低辐射噪声。信号地的较好定义是一个低阻抗的路径。信号地通常由以下因素决定:

- 产品设计类型;
- 运行时的频率;
- 所使用的逻辑设备;
- 输入输出互连;
- 模拟和数字电路;
- 产品安全性。

从信号地的分析可知,电流要走最小阻抗路径,而地电流流动的确切路径并不知道,这样地电流就会失去控制。根据欧姆定律,在地线上就会产生地线电压,那么,地线是等电位的假设将不成立,就会导致地平面中某些区域的电位不等于零,如图 5-12 所示。

根据地作用的不同,地可分为信号地、共用地、模拟地、数字地、安全地、噪声地、纯净地、大地、硬件地、单点地、多点地、屏蔽地以及射频 RF 地等。在设计产品时,必须明确接地方

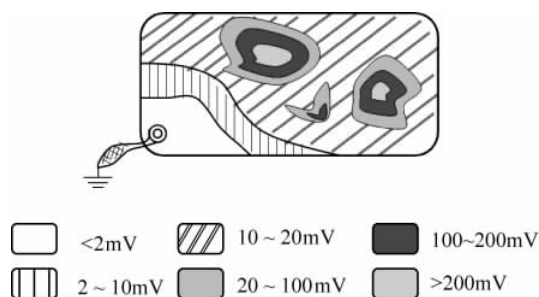


图 5-12 地线电位示意图

法,以上几种地不能随意乱用。PCB 设计只与部分接地问题有关,主要包括以下两个问题:

- 模拟地和数字地之间的参考连接;
- PCB 的地层和金属壳之间的高频连接。

5.3.2 接地方法

接地的方法很多,具体使用哪一种方法取决于系统的结构和功能。现在存在的许多接地方法都是来源于过去成功的经验,这些方法包括浮地、单点接地、多点接地以及混合接地。接地方法如图 5-13 所示。

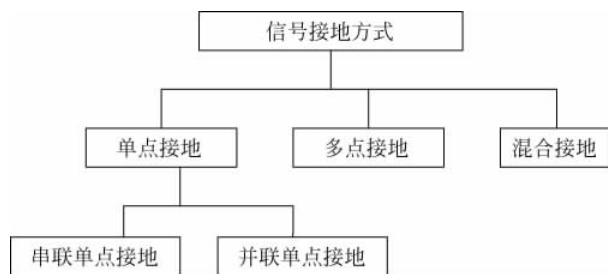


图 5-13 接地方法

1. 浮地

设备内部工作地与外部隔离绝缘,系统的任何地线不通过任何形式最终接到大地上,这种接地方式就是浮地方式。浮地多采用变压器隔离、光隔离和继电器隔离等方式,它可以避免干扰信号进入信号电路,但缺点是容易产生静电荷堆积和静电放电。在有些电子系统与设备中,为了防止机箱上的干扰电流直接耦合到信号电路中,有意使电路单元的信号地与设备机箱绝缘,采用这种浮地接地法,如图 5-14 所示。这种接地方式通常用于具有塑料外壳,使用安全电压的小型设备,如移动终端、MP3、收音机等。

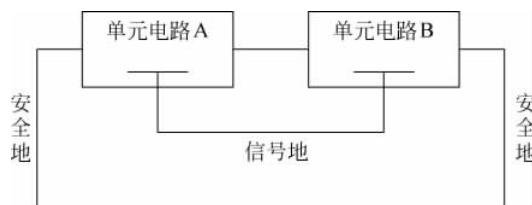


图 5-14 电子系统与设备的浮地

由于浮地容易产生静电荷堆积和静电放电,在雷电环境下,还会在机箱和单元电路之间产生飞弧,甚至使操作人员遭到电击,因此浮地不宜用于通信系统和一般电子产品。

2. 单点接地

单点接地是为许多在一起工作的电路提供公共电位参考点,系统或设备上仅有一点接地,信号可以在不同的电路之间传输。若没有唯一的公共参考点,就会出现错误信号传输,具有不同参考电平的两个不同系统中的电流与射频电流将会经过同样的返回路径,导致共阻抗耦合。单点接地要求每个电路只接地一次,并且接在同一点。该点常常以大地为参考。由于只存在一个参考点,因此可以相信没有地回路存在,可以消除信号地系统中的干扰电流闭合回路,使干扰电流的磁影响最小,但它的缺点是容易产生天线接收或发射效应。图 5-15 为单点接地实例。

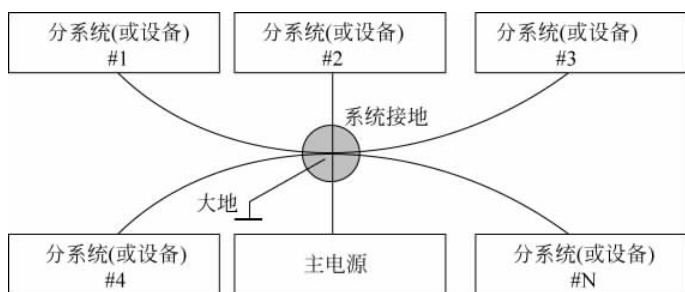


图 5-15 单点接地实例

单点接地适用于工作频率低于 1MHz 的低频电路,如音频电路、模拟设备、工频或直流电源系统。单点接地不适合于高频电路。因为在高频电路中,返回路径的电感不可忽视,使得返回路径的阻抗变得非常大,随之产生电压降,产生不希望有的射频电流。

单点接地包括串联接地和并联接地两种方式。串联接地是一个串联链结构,如图 5-16(a)所示,(b)为单点串联接地的等效电路。

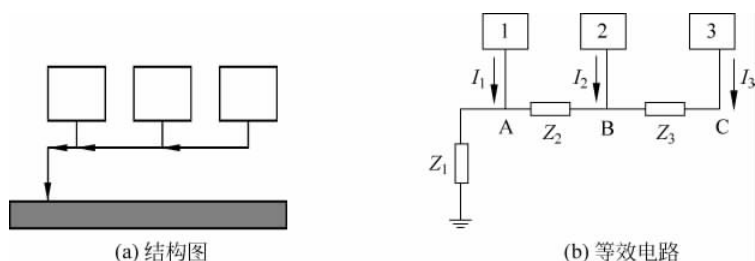


图 5-16 单点串联接地结构图和等效电路

单点串联接地的优点是结构简单。在这种广泛采用的接地方法中,最后返回路径的总电流是每个路径电流之和,此大电流在即使有限的阻抗上也会产生电压降,使电路达不到预期的效果,从等效电路可以计算出 A、B、C 三点的电位分别为

$$U_A = (I_1 + I_2 + I_3)Z_1 \quad (5-4a)$$

$$U_B = U_A + (I_2 + I_3)Z_2 \quad (5-4b)$$

$$U_C = U_B + I_3Z_3 \quad (5-4c)$$

由此可见, $U_A < U_B < U_C$, 地线不再是等电位线, 也会产生公共阻抗耦合, 图 5-17(a) 为单点串联接地的共阻抗耦合干扰, (b) 为改进的电路图。

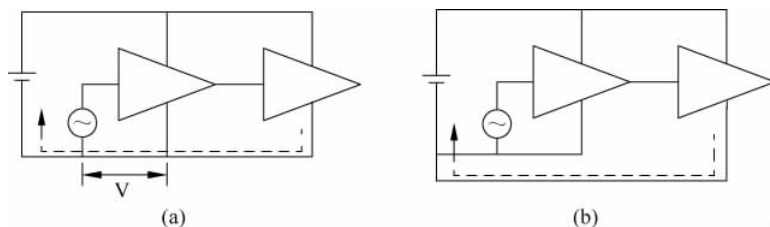


图 5-17 单点串联接地的共阻抗耦合干扰和改进电路图

并联接地是一种比较好的单点接地方法, 如图 5-18 所示。

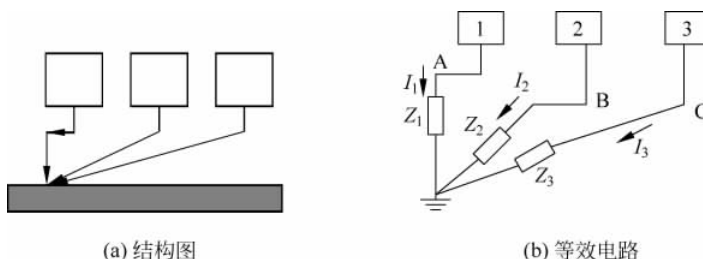


图 5-18 单点并联接地结构图和等效电路

从等效电路可以计算出 A、B、C 三点的电位分别为

$$U_A = I_1 Z_1 \quad (5-5a)$$

$$U_B = I_2 Z_2 \quad (5-5b)$$

$$U_C = I_3 Z_3 \quad (5-5c)$$

由上式可见, 电路的地电位只与本电路的地电流及地线阻抗有关, 不受其他电路的影响, 无共阻抗耦合, 这就是单点并联接地的优点, 它的应用非常广泛。

并联接地也有它的缺点, 如果多个 PCB 组合使用, 或一个最终产品使用多个组合体, 其中某一条回路也许很长, 地线也许会有一个很大的阻抗, 与希望的低阻抗返回路径相抵触。并联接地的另一个缺点就是接地线过多, 会产生明显的接地导线间的电磁耦合。

3. 多点接地

图 5-19 为多点接地的实例。从图中可以看出, 设备内电路都以机壳为参考点, 而各个设备的机壳又都以地为参考点。这种接地结构能够提供较低的接地阻抗, 这是因为多点接地时, 每条地线可以很短; 并且多根导线并联能够降低接地导体的总电感。在高频电路中必须使用多点接地, 并且要求每根接地线的长度小于信号波长的 $1/20$ 。

多点接地适用于工作频率大于 1MHz 的电路, 由于很多低阻抗路径并联, 多点接地可以减小射频电流返回路径; 电源和接地面的低电感特性, 可以提供低的平面阻抗, 消除地线上的高频驻波现象, 在 PCB 上提供最大的电磁干扰抑制。此方法虽然在 0V 参考点上有许多并联接地线, 但它仍然可能会在两个接地引线之间产生接地环路, 这个接地环路会感应 ESD 磁场能量或电磁干扰辐射能量。为了防止这种接地环路, 要特别注意接地引线之间的距离, 保持两个接地引线之间的物理距离不能超过被接地的电路最高频率信号波长的 $1/20$,

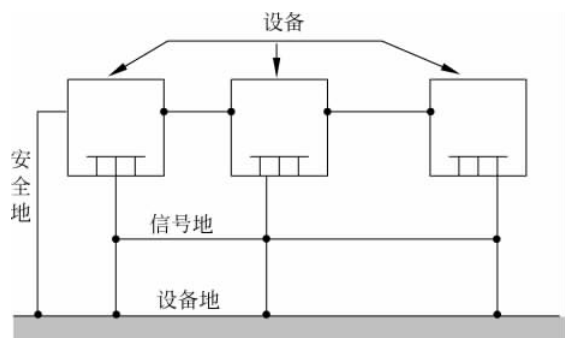


图 5-19 多点接地的实例

另外保证元件接地引线的长度尽可能短。图 5-20 为多点接地结构图,图 5-21 给出了产生地环路的具体电路。

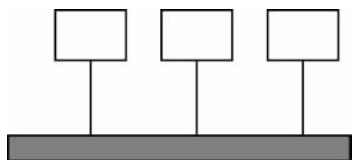


图 5-20 多点接地结构图

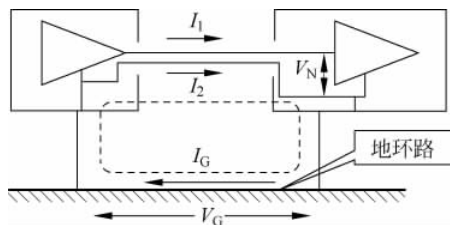


图 5-21 多点接地的地环路

在多点接地的具体应用中,通常利用隔离变压器或光隔离器切断地环路,如图 5-22 所示。

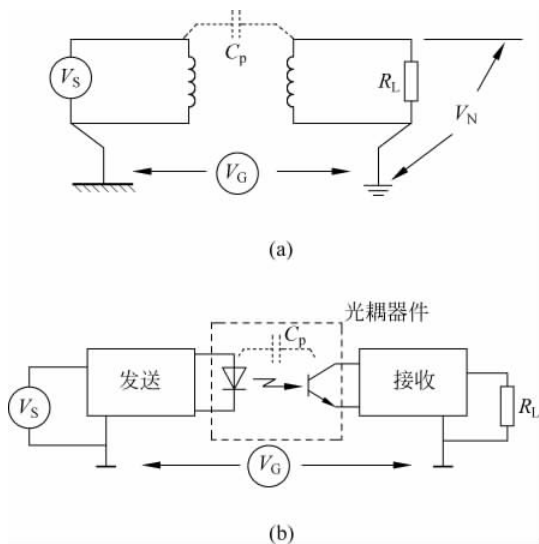


图 5-22 地环路切断

在 PCB 中采用多点接地也容易出现谐振,这种谐振发生在接地引线与交流参考平面或机座平板之间,谐振的产生取决于接地引线位置之间的距离和激励信号的频谱。由于除了

接地机架及接地引线的电容和电感外,在电源和接地平板之间也存在着寄生电容和电感,这个阻抗就可能产生谐振。如图 5-23 所示。电源和接地平板装置的自谐振频率可由 $f = 1/2\pi \sqrt{LC}$ 计算。其中 L 、 C 的大小很难确定和应用。

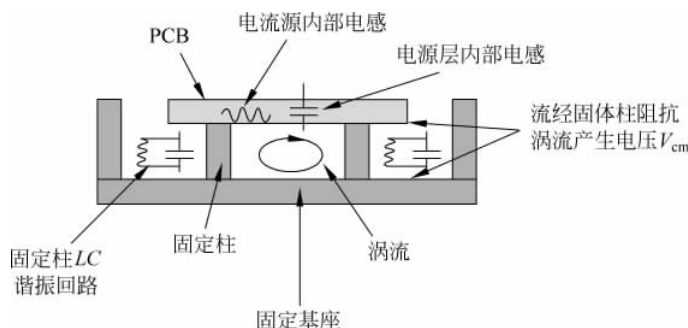


图 5-23 机壳地板多点接地的谐振

综上所述,在电路设计中,对于模拟电路,多数工作在低频情况下,应优先选用单点接地;而对于数字电路,多数工作在高速情况下,应优先选用多点接地;对于模拟数字电路,应设置各自独立的参考地,避免二者之间相互干扰。

4. 混合接地

混合接地既包含了单点接地的特性,又包含了多点接地的特性,是单点接地和多点接地的复合,适用于工作频率高低混合的电路。例如,系统内的电源需要单点接地,而射频信号又要求多点接地,这时就可以采用如图 5-24 所示的混合接地。对于直流,电容是开路的,电路是单点接地;对于射频,电容是导通的,电路是多点接地。

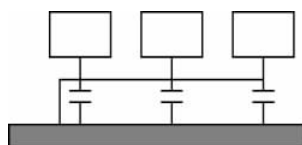


图 5-24 混合接地

图 5-25 为串联单点、并联单点混合接地实例。它将电路按照特性分组,相互之间不易发生干扰的电路放在同一组,易发生干扰的电路放在不同的组。每个组内采用串联单点接地,获得最简单的地线结构,而不同组的接地则采用并联单点接地,以避免相互之间的干扰。

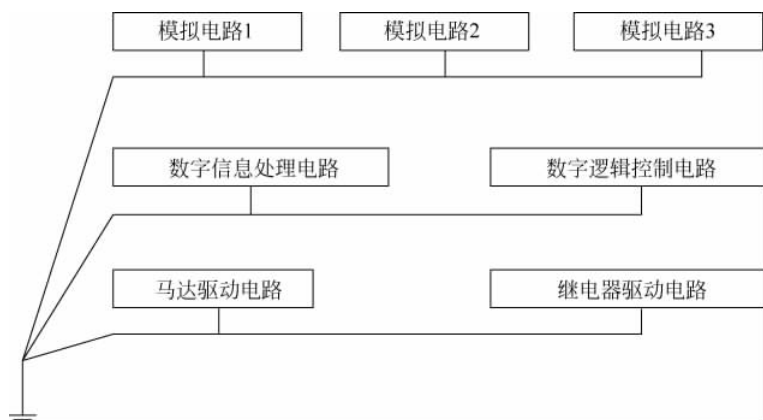


图 5-25 混合接地实例

5. 多层板的接地方法

多层板的接地方法要注意以下几点：

- (1) 接地层与电源层相邻,最好在上。
- (2) 多个接地层要多处相连接。
- (3) 局部接地层铜板要用螺钉直接与机架相接。
- (4) 模拟地和数字地要分开。
- (5) I/O 地与内部地要分开。
- (6) 保护地线、分流地线、静电保护线也要直接与机架相接或多处接地。
- (7) 不要破坏接地层的完整性。

6. PCB 地线设计原则

PCB 地线设计原则包括以下六点：

- (1) 分地原则。
 - 低频电路地应尽量采用单点接地,或采用部分串联后再并联接地;
 - 高频电路应采用多点接地,地线应短而粗;
 - 高频元件周围尽量用栅格状大面积地箔。
- (2) 地层板上的隔缝不要阻挡高频回流的通路。
- (3) 避免把连接器装在地层隔缝上。
- (4) 数字电路应视为高频模拟电路。
- (5) 接地线应尽可能粗。
- (6) 消除高频接地环路。

5.4 分区法和隔离法

5.4.1 分区法

大多数的电子系统与设备总是包含有多个功能子模块电路,一个功能子模块电路都是由一组器件以及它们各自的支持电路构成,由于不同功能子模块具有不同的频谱带宽,为了防止不同带宽区域之间的相互耦合,在 PCB 设计时都必须采用功能划分对 PCB 进行分区。分区的主要目的是要把有干扰的电源、接地层和其他功能区与无干扰的或静态的区域分开,故分区包含两个区域,即功能子系统和静态区域。

1. 功能子系统

功能子系统由一组元器件和它们各自的支持电路组成。为了得到最短的布线长度和优化的功能特性,放置元件时应彼此靠近。各功能区的布局要根据实现功能的需要、频率接近、电平接近以及节省空间等几个方面来决定。进行分区和布局时,也要处理好各功能区的接地和电源及公共地和电源的连接。在具体设计中,没有统一的基准地是经常发生的错误,统一的基准地是以系统的零为基准,不一定是 PCB 上的接地平面。

在 PCB 板的布局中,元件的放置位置非常关键,直接影响分区的效果。在 PCB 分区时应注意以下几点：

- 按逻辑功能划分为小的区域,减小信号线的长度和反射;

- 保持信号完整性使布线更容易；
- 避免产生孔通路,每条孔通路将增加线路电感 $1\sim 3\text{nH}$ ；
- 高速设计大量使用接地点,使接地层与机壳的地相接。

图 5-26 为 CPU 主板功能分区的例子。

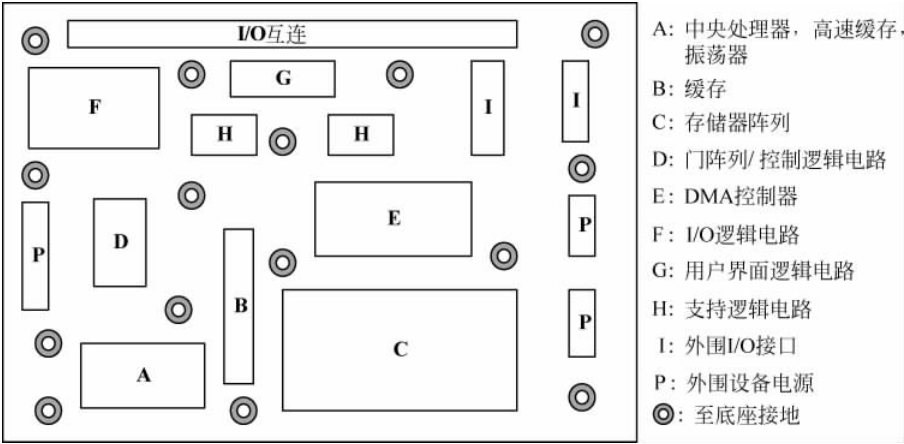


图 5-26 CPU 主板功能分区

从图 5-26 可以看出,不同的 RF 能量带宽元件应当放置到不同的位置,不要混合放置; CPU 的工作频率高,边沿速率快,会导致非常高的频谱频率,故采用了多接地点。每一个小部分都有 4 个接地点围绕,利用多点接地接到机壳地,接地点通过螺丝钉、弹簧片、垫圈接到机壳地;如果是高频电路,还可以接入并行去耦电容,提供可靠的 RF 返回路径。

功能分割实际上是将一个功能区域从另一个功能区分离出来,以便使功能不同的电路隔离开来,如图 5-27 所示。在 PCB 设计中进行功能分割主要是把与特性子区域相关的电磁场限制在需要这部分能量的区域,如限制时钟区域的能量使其不能传递到 I/O 电路或相互连接中。故适当地分割可以优化信号的质量,并且可以简化布线。分割也可以使 RF 环路面积更小。

适配卡	慢速的I/O相互连接	视频	音频
	逻辑单元		
模拟信号处理	CPU和时钟逻辑	电源	
存储单元			

图 5-27 功能分割实例

电源线和地线的耦合也多通过功能分割来减少它们之间的耦合。图 5-28 给出了用功能分割技术将四个不同类型的电路分割开的例子。在地线面,非金属的沟用来隔离四个地线面。 L 和 C 作为板上每一部分的过滤器,减少不同电路电源面间的耦合。高速数字电路由于其更高的瞬时功率需求而要求放在靠近电源入口处。接口电路可能会需要抗静电放电和暂态抑制的器件或电路来提高其电磁抗扰性,应独立分割区域。对于 L 和 C 来说,不同分割区域最好使用各自的 L 和 C ,而不是用一个大的 L 和 C ,因为这样它可以为不同的电路提供不同的滤波特性。

在图 5-28 中还应注意,由于数字地和模拟地必须分开,以避免两者之间的耦合,但必须注意数字地和模拟地之间的任何连线都不要跨过地线缝隙,而要从两者的连接点上跨过。

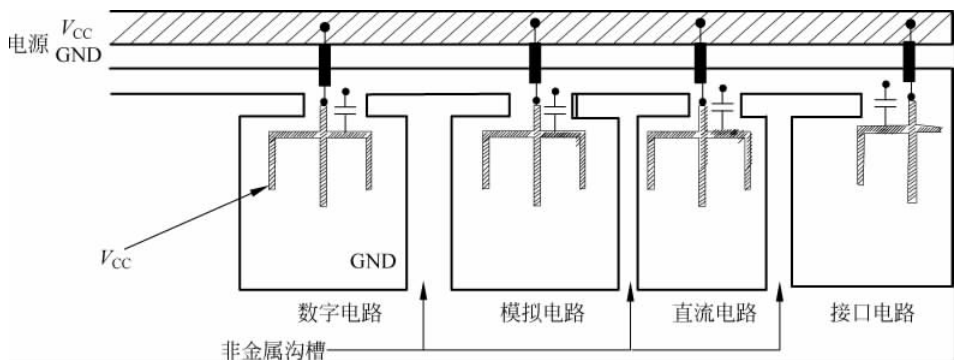


图 5-28 功能分割模块

2. 静态区域

静态区域是物理上独立于数字电路和电源与接地层的部分。这种隔离避免了 PCB 上的其他区域的噪声源干扰其他敏感电路。如从数字电路的电源层噪声进入到模拟器件的电源引脚,或音频元件、I/O 滤波器、互连等元件的电源引脚。静态区域的布局可以根据需要来定,一般来说,数字电路与模拟电路之间,敏感电路功能区,每一个 I/O 端口处都应该设计一个特选的静态区。在低频 I/O 端口处应放置高频旁路电容(470~1000pF)。图 5-29 为静态区域的示意图。

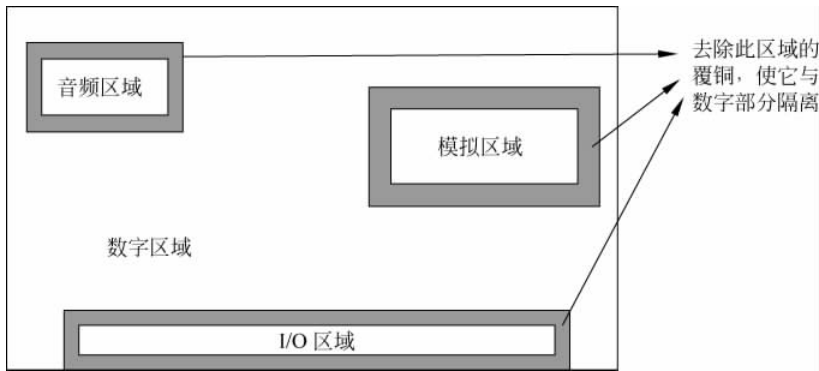


图 5-29 静态区域

为了实现静态区域,主要采用分区及开沟技术,静态区域可以是:

- I/O 信号进出完全隔离的变压器或光器件连接,可实现 100%隔离;
- 具有滤波功能的数据线;
- 通过高阻抗的共模或差模电感滤波器;
- 由铁氧体环(ferrite bead-on-lead)保护。

如果只经单点实现电源或接地连接,这种单点连接就称为桥。如果静态区是由护沟包围的孤岛,所有的连接都应当经过一个桥或隔离变压器等方式跨越护沟进入该静态区。

3. 局部化的接地层

将振荡器、晶振和所有时钟支撑电路安装在一个单独的局部接地层上,就是局部化的接地层,它也是分区的一部分。局部化的接地层与 PCB 上主要的内部接地层直接相连,安装

在接近接地引线的地方,振荡器的接地引脚和最少两个附加接地转孔与局部接地层相连。

振荡器内部电路决定了 RF 射频电流,振荡器的封装多为金属壳,DC 电源引脚为 RF 电流从振荡器电路流入地中提供了一个通道,而振荡器电路下安装的局部接地层就为此 RF 射频电流提供了一个高效的返回路径——镜像层,从而减小了 RF 辐射能量。另外还要注意,振荡器的逻辑支持电路,如时钟激励器,储存器等必须要靠近振荡器放置,避免产生共模和差模 RF 电流,这些均会影响到电路的电磁兼容性。

5.4.2 隔离法

隔离是要把器件、电路和电源层和其他功能设备、区域和子系统从物理上隔离。隔离有以下几种常用方法:

(1) 隔离可通过使用壕在所有层上形成没有铜片的空白区来实现;

(2) 无铜片区可通过最小宽度为 0.05in(50mil)间隔产生。

有两个方法可将线路、电源和接地层连到此区域:

(1) 使用独立变压器、光隔离器、共模数据线滤波器;

(2) 搭桥。

科技简介 5 地线与接地电阻

无论哪里存在着电,都会有电击的危险。尤其是对于那些在高压电线附近工作的人们。

人类通常不是电的最好的导体,当人的皮肤干燥时,会对电流产生很强的阻力。由欧姆定律可知,电阻越高,电流强度越低。正是电流(即带电微粒的流动)会对人体造成伤害。由于电流可以产生很大热量,它可以造成人体烧伤,也很有可能同时造成心率的紊乱。

但如果电压足够高,由欧姆定律可知,即使电路电阻很大,电流也会很高。所以,在电力和电力设备周围必须要注意安全,尤其是在电线周围。

电力设备的一个共同的安全标志是电源线上的第三条插线,通常人们称为地线,它比其他两条拆线伸得更远。它并非是为设备提供能量,很多设备包括许多老式的模型,在电源线上都没有地线。地线的功能是将可能寄居在电力设备上的所有带电粒子都带走。例如,如果带有很强电流的电线偶然与设备的外表面接触,那么这种现象就会发生。设备的外表面一般是金属材料,即导体,那么它将携带和电线上相同的电动势。将能量传入设备的电线一般都会携带很高的电压,如果发生短路,设备的外表面就会带有很高的电动势,这种情况极其危险。如果有通路,电流就会流过。如果一个人触摸设备,或仅仅是擦拭设备,那么他就会成为通路中的一部分或者全部,就会受到电击,电流就会流进他的身体。

但是,如果带电粒子还有另外一条更加适合它流经的通路,即存在另外一条电阻很小的通路,那么电流就会选择另一条通路。人类是导体,但是一般不是很好的导体,而金属是更好的导体。这就是地线的功能,因为它能与设备的金属外表面相接触。

地线通常与所谓的电接地相连。电接地的电动势为零,地球是最大的也是最好的电接地,几乎所有的建筑物都有可能不经意间累积带电粒子,这样,它们就会产生危险。如果将它们与地面连接起来,正如地线设备外表面和地面相连接一样,它们就不会造成危险了。安装在高层建筑物顶部的避雷针也需要接地。

电器商店的地板上通常会铺有一层厚厚的、绝缘的垫子,这是为了使员工们与地面隔离。当然,另一条通路也存在,电器设备都是接地的。

埋在地下的金属导体或导体系统称为**接地器**,连接接地体和电气设备的导线称为**接地线**。接地电阻是指导体和无限远电位零点之间的电阻,包括接地器电阻、接地器与土壤之间的接触电阻以及土壤电阻。接地电阻通常就是指电流由接地装置流入大地,再经大地流向另一接地体或向远处扩散时所遇到的电阻,接地电阻应该越小越好。

如果球形接地器深埋地下,在计算这种深埋球形接地器的接地电阻时,一般不考虑地面的影响,可将它看成孤立导体球放在无限大的均匀导电媒质中,其电流场与无限大区域中孤立导体圆球的电流场相似。如图 5-30(a)和(b)所示。

接地电阻的大小可以通过电流场计算出来。如果流入大地的电流为 I ,土壤的电导率为 σ ,深埋球形接地器的半径为 a ,则电流密度 J 为

$$J = \frac{I}{4\pi r^2}$$

电场强度 E 的大小

$$E = \frac{J}{\sigma} = \frac{I}{4\pi\sigma r^2}$$

接地球的电位为

$$U = \int_a^{+\infty} \frac{I}{4\pi\sigma r^2} dr = \frac{I}{4\pi\sigma a}$$

那么,深埋球形接地器的接地电阻的大小为

$$R = \frac{1}{4\pi\sigma a}$$

如果半径为 a 的半球形接地器浅埋地下,如图 5-31 所示,经该浅埋半球形接地器流向大地的电流场与同样形状电极的静电场相似,考虑到地面的影响,该半球形接地器的接地电阻为

$$R = \frac{1}{2\pi\sigma a}$$

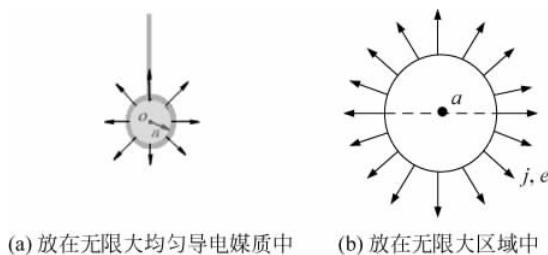


图 5-30 深埋球形接地器

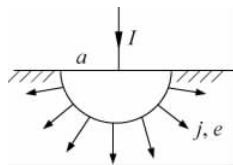


图 5-31 浅埋半球形接地器

习 题

5-1 什么是镜像面?

5-2 PCB 板中存在哪几种电感? 它们有何不同?

- 5-3 分析镜像面的工作原理。
- 5-4 高频和低频信号的回流电流路径是否相同？为什么？
- 5-5 在 PCB 设计中,如何减小元件间环路面积？
- 5-6 接地的目的是什么？信号地与安全地有哪些不同？
- 5-7 三种主要的接地方法是什么？它们的适用的频率范围是多少？
- 5-8 在 PCB 设计中,如何将功能区分割？
- 5-9 什么是静态区域？