

微机接口实验系统介绍

3.1 实验系统基本介绍

“TD-PIT-A 通用微机实验系统”是由西安唐都科教仪器公司推出的。该实验系统除了满足微机原理及接口的基本实验要求外,还能提供 32 位微机原理和计算机控制等综合实验的平台,可以全面支持 16/32 位微机原理及接口技术课程的教学实验及开发。

硬件系统工作原理介绍:

- (1) 在 PC 上编写源程序,编译、链接生成可执行文件。
- (2) PC 通过串行数据线下载可执行文件到实验台的存储器(RAM)上,如图 3.1 所示。
- (3) 在 PC 上发控制指令,实验台上 CPU 执行程序。

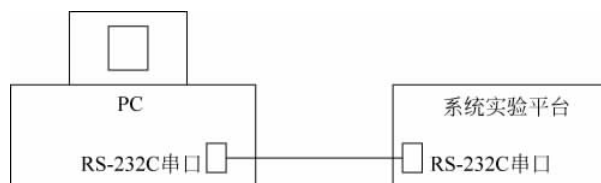


图 3.1 系统实验平台与 PC 相连

3.2 实验系统硬件资源

1. 实验台硬件分布图

实验台硬件分布图如图 3.2 所示。

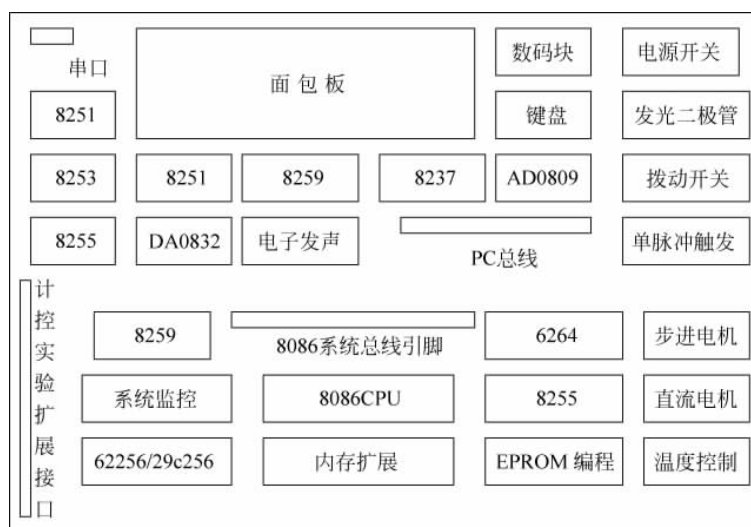


图 3.2 实验台硬件分布图

2. 系统总线相关电路原理图

系统总线相关电路原理图如图 3.3 所示。

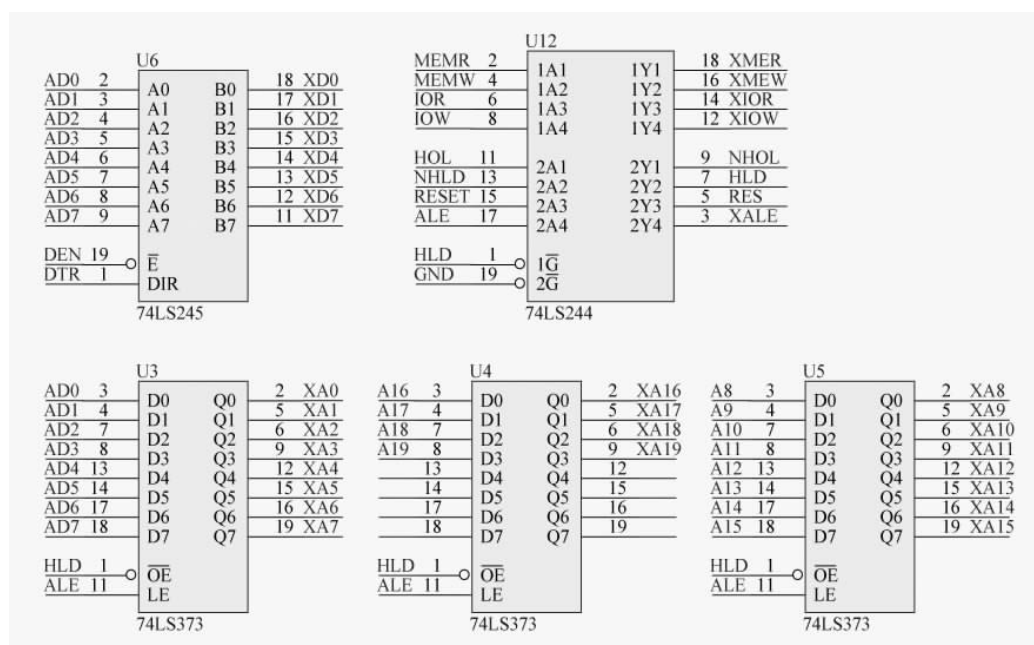


图 3.3 总线相关电路原理图

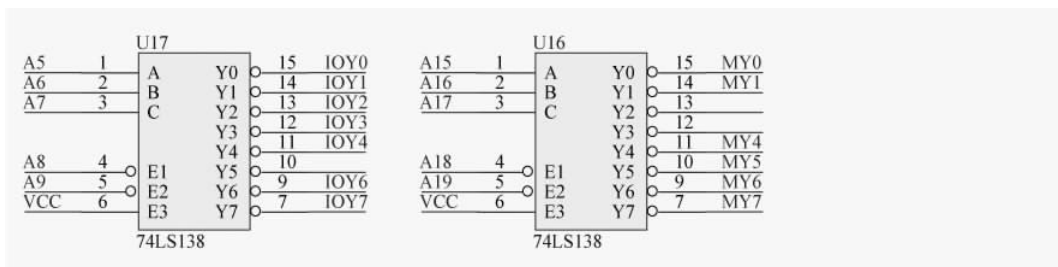


图 3.3 (续)

3. 系统信号和芯片端口定义

系统总线定义如表 3.1 所示。

表 3.1 系统总线定义

信号线	说明	信号线	说明
XD0~XD7	系统数据总线	XIOW	I/O 写(输出)信号线
XA0~XA7	系统地址总线	XIOR	I/O 读(输出)信号线
XA8~XA15		XMER	存储器读(输出)信号线
XA16~XA19		XMEW	存储器写(输出)信号线
OPCLK	时钟信号线(596kHz)	HOLD	总线请求(输入)信号线
PCLK	时钟信号线(2.325MHz)	HLDA	总线请求应答(输出)信号线
ALE	地址锁存(输出)信号线	RESET	复位(输出)信号线
IOY7	I/O 接口待扩展信号线	MY4~MY7	存储器待扩展信号线
IOY0	I/O 接口待扩展信号线		

片选信号和存储器的地址范围如表 3.2 所示。

表 3.2 片选信号和存储器的地址范围

IOY0	00H~1FH	MY0	00000H~07FFFH
IOY1	20H~3FH	MY1	08000H~0FFFFH
IOY2	40H~5FH	MY4	20000H~27FFFH
IOY3	60H~7FH	MY5	28000H~2FFFFH
IOY4	80H~9FH	MY6	30000H~37FFFH
IOY6	C0H~DFH	MY7	38000H~3FFFFH
IOY7	E0H~FFH		

由图 3.3 知地址线采用了部分译码,所以出现了重叠地址。

存储器地址编码如表 3.3 所示。

表 3.3 存储器地址编码

芯 片	信 号 线	地 址
U25(ROM)		F0000~FFFFF
U23(1#RAM)		00000~07FFF
U24(FLASH ROM)	MY1	08000~0FFFF
待扩展	MY4	20000~27FFF
	MY5	28000~2FFFF
	MY6	30000~37FFF
	MY7	38000~3FFFF

接口电路端口地址分配如表 3.4 所示。

表 3.4 接口电路端口地址分配

电 路 名 称	信 号 线	寄 存 器	编 址
待扩展	IOY0		00~1FH
8259	IOY1	命令寄存器	20H
		状态寄存器	21H
8253	IOY2	0#计数器	40H
		1#计数器	41H
		2#计数器	42H
		控制寄存器	43H
8255	IOY3	A 口	60H
		B 口	61H
		C 口	62H
		控制口	63H
系统中的 8251	IOY6	数据口	C0H
		控制寄存器	C1H
系统中的 EPROM 编程器		片选	0101~0103
实验单元中的 8251	IOY4	数据口	80H
		控制寄存器	81H
待扩展	IOY7		E0~FFH

4. 微机系统时钟及复位电路介绍

CPU 的工作是依赖于时钟节拍的,如果没有时钟信号,CPU 将停止工作。8284 就是一个为 8088CPU 提供时钟信号的时钟发生器。

将脉冲频率降低 n 倍,这就是分频器的作用。在第一代 PC 中,石英晶体振荡器输出的频率为 14.318MHz,而 Intel 8086 处理器的主频为 4.77MHz,后者刚好是前者的 $1/3$ 。

变换频率的工作是在 Intel 8284(时钟发生器/驱动器)中完成的,因为 Intel 8284 芯片中集成了三分频电路,能够将晶体振荡器产生的脉冲信号缩小 3 倍后,提供给 CPU 和外设。

随着 CPU 主频的提高,从 80486 开始出现倍频。在 486 出现之前,CPU 的主频还处于一个较低的阶段,CPU 的主频一般都等于外频。而在 486 出现以后,由于 CPU 工作频率不断提高,而 PC 的一些其他设备(如插卡、硬盘等)却受到工艺的限制,不能承受更高的频率,因此限制了 CPU 频率的进一步提高。倍频技术能够使 CPU 内部工作频率变为外部频率的倍数,从而通过提升倍频来达到提升主频的目的。倍频技术使外部设备可以工作在一个较低的外频上,而 CPU 主频是外频的倍数。主频就是 CPU 的时钟频率,倍频即主频与外频之比的倍数。主频、外频、倍频,其关系式为主频=外频×倍频。

8284 除了为 8088 提供时钟信号以外,还提供 8088 的复位逻辑。在 PC/XT 中,电源将 PWRGOOD(电源好)信号接到 8284 的 $\overline{\text{RES}}$ 管脚,该信号有效后,经过 8284 内部的一个施密特触发器整形,在始终脉冲下降沿进入到一个同步触发器,最终产生符合 8088 要求的系统复位信号 RESET。系统的时钟及复位电路如图 3.4 所示。

在设计硬件系统时,一定要注意所使用的芯片对复位信号的要求。没有符合要求的复位信号芯片不能工作。

另外,8284 还向 8088 提供 READY 信号。

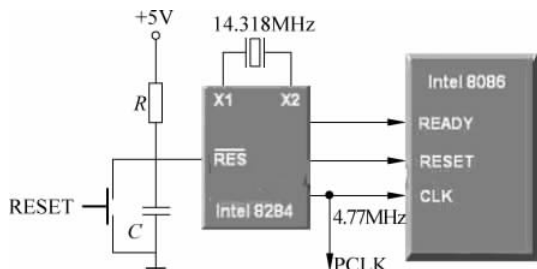


图 3.4 系统的时钟及复位电路图

3.3 硬件实验操作方法

1. 实验准备

- (1) 用串口通信线将实验台和 PC 相连。
- (2) 插上电源线给实验台供电。

2. 源程序操作

- (1) 编辑源程序。在 E:\或 D:\盘根目录下新建自己的文件夹,进入硬件实验 PC 环

境。新建文件,编辑汇编源程序,保存文件。注意:源程序名不要超过 8 个字符,后缀为 asm。

(2) 汇编、链接。如果汇编有错误,修改错误再汇编,通过汇编后,再链接。

(3) 下载可执行程序到实验台。单击菜单上的调试图标,弹出调试窗口,在有提示符的前提下(表示实验台和 PC 已经联机成功,如果没有联机,则按实验台上的 Reset 键,或重新设置串口),单击下载程序的菜单,选中要下载的可执行文件,单击打开,会弹出下载程序到内存何处的对话框(段地址为 0000,偏移地址为 2000),不要修改,这是系统默认程序段所在的位置,单击“确定”按钮,等待下载结束。

3. 执行程序

在调试窗口的提示符下输入 G=0000:2000,按回车键,就可执行程序。如果实验现象不正确,可对程序进行调试并查找逻辑错误。

4. 调试程序

(1) 反汇编

格式: U SEG:OFFSET

如: U 0000:2000

(2) 设置断点

在系统提示符下,输入 B(回车),系统提示[i],等待输入断点地址。输入后按回车键,系统继续提示[i+1]:。若直接用回车来响应,则结束该命令。系统允许最多设置 10 个断点,断点的清除只能通过系统复位或重新上电来实现。

B 命令示例如表 3.5 所示。

表 3.5 B 命令示例

显示内容	输入内容
>	B ↵
[0]:	2009 ↵
[1]:	↵
>	

通过以上操作定义了 2009 地址为断点,每次程序运行至断点。

(3) 运行程序

格式: G = SEG:OFFSET

GB = SEG : OFFSET

其中,G 格式表示无断点连续运行程序;GB 格式表示带断点连续运行程序。运行过程

中,当遇到断点或按下 Ctrl+C 组合键时,终止程序运行。前面的软件部分 G 指令后面跟的是断点 IP 值,而此处 G 指令后跟的是指令起始 IP,断点 IP 值通过上面的 B 命令设定。

(4) 单步运行指定的程序

格式: T = SEG: OFFSET ✓

每次按照指定的 IP 地址单步执行一条指令。

(5) 显示地址单元数据

格式: D SEG: OFFSET

D 命令执行后屏幕上显示一段地址单元中的数据,在显示过程中,可用 Ctrl+S 组合键来暂停显示,按任意键继续;也可用 Ctrl+C 组合键终止数据显示,返回监控状态。

(6) 编辑指定单元数据

格式: E = SEG: OFFSET

该命令执行后,则按字节显示或修改数据,可通过“空格”键使单元地址向高地址方向移动,也可按“-”键使单元地址向低地址方向移动,并可直接填入新数据来修改地址单元中的内容。若输入回车键,则退出 E 命令。

E 命令示例如表 3.6 所示。

表 3.6 E 命令示例

显 示 内 容	输 入 内 容
>	E3500 ✓
0000:3500 00—	01 space
0000:3501 01—	space
0000:3502 02—	—
0000:3501 01—	✓
>	