第3章 PCB封装

第2章中介绍的原理图元件符号是用来进行电路原理图的连接, 只有引脚具有电气连接的属性,任何的元件只画出对应的引脚在原理 上都是可以的。元件具体的形状是由 PCB 封装决定的,元件的封装是 实际元件焊接到电路板的位置和焊接形状,包括元件的外形尺寸、引 脚间的距离等,元件的封装一方面可以固定、安放、保护元件、增强热 电性能,另一方面还是电路连线和元件间的桥梁。

## 3.1 封装简介

## 3.1.1 封装类型

1. 封装的概念

集成电路裸片设计完成后,需要对其进行封装,封装是将集成电路芯片进行安装、固定、密封和保护的外壳,是集成电路芯片的重要环节,不仅实现了对芯片的保护和连接,还对电子产品的性能和特性有着重要影响。封装通常由金属、陶瓷或塑料等材料制成,上面装有金属引脚,通过 Bonding 的方式将芯片内部电路的信号连接到引脚上,形成与外部电路的通路。在 PCB 设计中,封装包括一组焊盘和周围绘制的元件轮廓,这组焊盘被称为 Footprint,它们与芯片的引脚相匹配。当芯片装配到电路板上时,焊锡将引脚与电路板上的对应焊盘牢固连接在一起,通过电路板上的铜箔导线实现与其他元件的电气互连。

2. 封装分类

元件的封装主要分为直插式(THT)和贴片式(SMT)两类。

(1) 直插式元件(也称为针脚式或通孔式元件):直插式元件是将 引脚插入通孔焊盘,然后进行焊接。这种封装的元件安装时,引脚穿 过焊盘,焊接到另一面上,连接性和散热性较好,通常用于插座和大功 率元件等。然而,直插式封装占用面积较大,并且需要手工焊接。

(2) 贴片式元件:表面贴装技术是指在电路板表面进行元件安装的技术,使用 SMT 技术进行安装的元件称为贴片式元件。贴片式元

件又分为 SMC 和 SMD 两类: SMC 主要指表面安装的无源器件,包括贴片的电阻、电容、 电感、电阻网络与电容网络等; SMD 主要指表面安装的有源器件,包括贴片式二极管、晶体管、晶体振荡器和贴片式集成电路芯片等。贴片式元件的焊盘只限在表面板层。此 外,实际中还经常遇到一些贴片安装的机电器件,包括贴片式开关、连接器、微电机和继 电器等。

封装的选择根据元件的特性和要求进行,不同元件可以使用相同的封装,如电阻、电 容、电感等,也可以使用不同的封装。贴片式封装实现了电子产品组装的高密度、高可 靠、小型化、低成本和自动化,已广泛应用于计算机和通信类电子产品。然而,在需要大 功率器件的场合,直插式封装仍然是必不可少的。贴片式封装的元件安装时,元件与焊 盘在同一侧,不需要打孔,占用面积相对较小,通常的小功率元件都采用贴片式封装,可 以采用机器回流焊的方式焊接,节省时间,而且相同的元件,直插式封装的成本高于贴片 式封装,因此工业中大多数采用的是贴片式封装的元件。

注意:不同元件可以使用同一个元件封装,如电阻、电容、电感都可以使用相同的贴 片式封装;同种元件也可以有不同的封装,如一个16引脚的芯片可以分别封装成直插式 或者贴片式。

3. 常用分立元件封装

(1) 电阻。电阻是最常见的电子元件之一,如图 3-1 所示。



常见的直插式电阻对应的封装为AXIAL-x.y形式。AXIAL表示轴向元件,元件本体一般为圆柱形; x.y表示元件两个焊盘中心孔之间的距离,单位为Inch。例如,AXIAL-0.4表示两个焊盘之间的距离为0.4Inch,数字越大,对应的电阻体积越大,承受的功率也越大。常见的AXIAL系列封装包括AXIAL-0.3、AXIAL-0.4、AXIAL-0.5、AXIAL-0.6、AXIAL-0.7、AXIAL-0.8、AXIAL-0.9和AXIAL-1.0等形式。

(2)电容。电容也是常用的电子元件之一,其主要参数为容量和耐压强度。对于同类电容,体积随着容量和耐压的增大而增大。常见的直插式电容外观为圆柱形、圆形和方形。无极性电容的封装以 RAD-x.y 表示,如 RAD-0.1、RAD-0.2、RAD-0.3、RAD-0.4。 后面两个数字表示焊盘中心孔的间距,如 RAD-0.3 表示两个焊盘的间距为 0.3 Inch。电 解电容则用 RB. x/.y 标识,如 RB. 2/.4、RB. 3/.6、RB. 4/.8、RB. 5/1.0,符号中前面数字 表示焊盘中心孔间距,后面数字表示圆形轮廓线直径。例如,RB. 3/.6表示焊盘中心孔 间距为 0.3Inch,而圆形轮廓线直径为 0.6Inch。除此之外,常用的封装还有以 CAPR 标 识的直插式电容器封装、以 CAPPR 标识的直插式极性圆柱体电容器封装等。

(3) 电感。电感的封装与电阻类似,直插式电感封装也用 AXIAL-x.y 形式表示。

小功率的电阻、电容和小感量的电感经常采用贴片式封装,这些贴片封装的规格尺 寸已经标准化,常见的有9种,封装参数如表 3-1所示。

英制/mil	公制/mm	₭/mm	宽/mm	高/mm	功率/W	最大电压/V
0201	0603	$0.60 \pm 0.05$	$0.30 \pm 0.05$	$0.23 \pm 0.05$	1/20	25
0402	1005	$1.00 \pm 0.10$	$0.50 \pm 0.10$	$0.30 \pm 0.10$	1/16	50
0603	1608	$1.60 \pm 0.15$	$0.80 \pm 0.15$	$0.40 \pm 0.10$	1/16	50
0805	2012	$2.00 \pm 0.20$	$1.25 \pm 0.15$	$0.50 \pm 0.10$	1/10	150
1206	3216	$3.20 \pm 0.20$	$1.60 \pm 0.15$	$0.55 \pm 0.10$	1/8	200
1210	3225	$3.20 \pm 0.20$	$2.50 \pm 0.20$	$0.55 \pm 0.10$	1/4	200
1812	4832	$4.50 \pm 0.20$	$3.20 \pm 0.20$	0.55 $\pm$ 0.10	1/2	200
2010	5025	$5.00 \pm 0.20$	$3.20 \pm 0.20$	0.55 $\pm$ 0.10	1/2	200
2512	6432	6.40±0.20	$3.20 \pm 0.20$	$0.55 \pm 0.10$	1	200

表 3-1 贴片电阻、电容封装参数

注意,表 3-1 中两种类型的尺寸代码表示的元件封装是一样的。其中一种是 EIA(美国电子工业协会)制定的用 4 位数字表示的代码,前两位与后两位分别表示元件的长与宽,以 in 或者 mil 为度量单位。另外一种是公制代码,也是用 4 位数字表示,单位为 mm。每种英制尺寸代码都有对应的公制尺寸代码,如英制封装 0805 就对应着公制封装 2012,它们只是表示单位不同而已。

元件随着电子产品小型化和轻薄化发展的趋势,在功率允许的情况下,更小尺寸的 贴片式元件将得到越来越广泛的应用。

(4) 二极管。二极管包括直插式和贴片式两种封装。直插式二极管常使用的封装为 Diodex.y,如 Diode0.4,它表示两个焊盘中心距为 400mil,此外还有 DO-x 封装。贴片式 二极管的封装包括 SMA、SMB、SMC. SOD-x 和 SOT-x 系列。

(5) 三极管/场效应晶体管。三极管/场效应晶体管具有三个引脚,外形尺寸与元件的额定功率、耐压等级和工作电流有关。常见的直插式三极管的封装以 TO(Transistor Outline)标识开头,不同的数字代表不同的型号与尺寸。贴片式三极管的封装以 SOT (Small Outline of Transistor)开头,也有部分中功率三极管采用 DPAK 系列的封装。

4. 常见集成电路封装

(1) 双列直插式封装(Dual Inline Package, DIP)。DIP 为早期应用最为普遍的集成 电路封装形式,引脚从封装两侧引出,从电路板的一面插入通孔式焊盘中,在另一面进行 焊接。封装材料有塑料和陶瓷两种。一般引脚中心间距为 100mil,封装宽度有 300mil、 400mil 和 600mil 三种,引脚数为 4~64,封装名一般为 DIPx,其中 x 为引脚数。例如, DIP8 表示共有 8 个直插式引脚,排列在芯片两侧,每侧各 4 个引脚。手工创建封装时应

注意引脚数、同一列引脚的间距和两排引脚间的间距。

(2)单列直插式封装(Single Inline Package, SIP)。SIP 是一种封装形式,它的引脚 从封装的侧面引出,并排列成一条直线。一般来说,SIP 封装的引脚中心间距为 10mil, 引脚数可以从 2 到 20 不等。SIP 封装的命名通常采用 SIP *x* 的形式,其中 *x* 表示引脚的 数量。例如,SIP8 表示该封装具有 8 个直插式引脚,这些引脚排列成一列。SIP 封装常 用于排阻、接插件等应用中。排阻是一种电子元件,用于调整电路中的电阻值,常见于模 拟电路和信号传输线路中。接插件则用于连接和插拔电子元件,提供方便的维修和更 换。SIP 封装的特点是引脚排列紧凑,适用于空间有限的设计。它可以方便地插入插座 或连接器中,使得电路板的组装和维修更加便捷。SIP 封装也具有较好的可靠性和耐久 性,能够满足一些对于高可靠性和长寿命要求的应用场景。

总之,SIP 封装是一种引脚从封装侧面引出并排列成一条直线的封装形式,常用于排 阻、接插件等应用中。它的紧凑排列和方便插拔的特点使得它在空间有限的设计和维修 中得到广泛应用。

(3) 双列小型贴片式封装(Small Outline Package,SOP)。SOP(又称为 SOIC)是一种贴片的双列封装形式,引脚从封装两侧引出,呈海鸥翼形,几乎每种 DIP 的芯片均有对 应的 SOP 封装,与 DIP 相比,SOP 的芯片体积大大减少,可以提高板上元件密度。SOP 类型又可以分为 SSOP(Shrink Small Outline Package,缩小型 SOP)、TSOP(Thin Small Outline Package,薄型 SOP)、TSSOP(Thin Shrink Small Outline Package,薄缩小型 SOP)、SOL(加长型 SOP)和 SOW(加宽型 SOP)等。

(4) J 形引脚小外形封装(Small Outline Package J Leads, SOJ)。SOJ 封装是一种常见的集成电路封装形式。它的引脚从封装的两侧引出,并向芯片底部弯曲呈 J 形。SOJ 封装通常用于集成电路的表面安装,具有较小的尺寸和较高的密度。SOJ 封装的引脚排列在封装的两侧,这种布局使得引脚的连接更加紧凑,能够在有限的空间内容纳更多的引脚。引脚向芯片底部弯曲成 J 形,这种设计可以提供更好的电气连接和机械强度。SOJ 封装适用于需要高密度和小尺寸的电路设计,尤其是在现代电子产品中广泛应用。它可以用于存储器、微控制器、接口芯片等多种集成电路的封装。SOJ 封装的优点包括紧凑的尺寸、高密度的引脚排列、较好的电气连接和机械强度。这些特点使得 SOJ 封装 在电子产品的设计和制造中具有重要的作用。

总之,SOJ 封装是一种引脚从封装两侧引出并向芯片底部弯曲呈 J 形的封装形式。 它具有紧凑的尺寸、高密度的引脚排列、良好的电气连接和机械强度,适用于需要高密度 和小尺寸的电路设计。

(5)带引脚的塑料芯片载体封装(Plastic Leaded Chip Carrier, PLCC)。PLCC 是一种贴片式封装,其特点是芯片引脚排列在芯片四周,并向芯片底部弯曲,呈 J 形状。 PLCC 封装的引脚数量通常在 20 和 84 个之间,紧贴于芯片体。从芯片顶部看下去,几乎 看不到引脚,而引脚的间距一般为 1.27mm。PLCC 封装的命名一般为 PLCCx,其中 *x* 表示引脚的数量。例如,PLCC28 表示具有 28 个引脚的 PLCC 封装。PLCC 可以直接 焊接在电路板表面,也可以安装在配套的插座上,插座是直插式的,焊接在电路板上。此 外,PLCC 封装广泛应用于需要经常插拔芯片的场合,如可编程的逻辑芯片。尽管 PLCC 封装可以节省制板空间,但其焊接过程相对困难,需要采用回流焊工艺,并使用专门的设备。 (6) 方形扁平封装(Quad Flat Package,QFP)。QFP 是一种方形贴片式封装,其特点是引脚等数量地排列在芯片的四周。与 PLCC 封装不同的是,QFP 的引脚没有向内弯曲,而是呈现出向外伸展的海鸥翼形状。这种设计使得焊接过程更加方便。QFP 封装主要包括 PQFP(塑料外壳 QFP)、TQFP(薄型 QFP)和 CQFP(陶瓷外壳 QFP)等不同类型,引脚数量通常在 32 和 164 个之间变化。

PQFP(塑料外壳 QFP): PQFP 封装是一种常见的 QFP 形式,适用于大多数应用场景。这种封装形式具有较高的密度和良好的散热性能。PQFP 封装的引脚数量通常在 32 和 100 个之间。

TQFP(薄型 QFP): TQFP 封装相比于 PQFP 封装更加薄型,它采用了较薄的外壳 材料,从而可以实现更紧凑的封装结构。TQFP 封装的引脚数量通常在 32 和 100 个之间,广泛应用于需要较低封装高度的应用领域。

CQFP(陶瓷外壳 QFP): CQFP 封装采用陶瓷材料作为外壳,因此具有优异的耐热和抗震性能。CQFP 封装通常用于对环境要求更为苛刻的应用,如军事、航空航天等领域。引脚数量通常在 64 和 164 个之间。

(7) 引脚栅格阵列封装(Pin Grid Array, PGA)。PGA 是一种传统的封装形式,其特点是引脚为直插式引脚,从芯片底部垂直引出,并整齐地分布在芯片底部四周。早期的 x86 CPU 通常采用 PGA 封装形式。PGA 封装的引脚数量通常在 64 和 447 个之间。封装的命名通常为 PGAx,其中 x 表示引脚的数量。

(8) 球形栅格阵列封装(Ball Grid Array,BGA)。BGA 与 PGA 类似,主要区别在于这种封装中的引脚只是一个球状焊锡,焊接时熔化在焊盘上,无须打孔。BGA 的引脚具有高密度、易散热、寄生参数小的特点,可应用于高达数百引脚的高速集成电路芯片。 BGA 根据基板使用材料不同,可分为陶瓷(Ceramic)、塑料(Plastic)、金属(Metal)和卷带(Tape)等几类,相对应的简称分别是 CBGA、PBGA、MBGA 与 TBGA。同类型封装还有 SBGA,与 BGA 的区别在于其引脚排列方式为错开排列,利于引脚出线。

(9)芯片级封装(Chip Size Package, CSP)。CSP 是 BGA 进一步微型化的产物,其 封装尺寸比裸芯片稍大(通常封装尺寸与裸芯片之比定义为1.2:1)。CSP 引脚之间的 距离包括 0.8mm、0.65mm、0.5mm 等,封装高度通常小于 1mm。另一种更先进的 CSP 技术是晶圆级芯片封装(Wafer Level Chip Size Package, WLCSP),这也是未来芯片封装 重点发展的方向之一。它在晶圆级别上对集成电路进行封装。这种封装不需要使用普 通芯片封装使用的绑定技术就能实现高密度的引脚连接,晶圆经过多道半导体制造工 序,完成电极端子成型、锡球连接和外壳封装的工作。

(10) 多芯片模块系统(Multi-Chip Module, MCM)。MCM 是将多个半导体裸芯片 组装在一块多层布线基板上的封装技术,基板上提供了多个芯片所需要的高密度互连 线,并且提供与外部电路连接的引脚。MCM 具有更高的性能、更多的功能和更小的体 积,可以将数字电路、模拟电路、微波电路、功率电路和光电器件等合理有效地集成在一 起,从而实现产品的高性能和多功能化。

### 3.1.2 焊盘

焊盘(Pad)是用于焊接固定元件引脚并完成引脚与铜箔导线之间的电气连接的重要

部分。选择元件的焊盘类型需要综合考虑元件的形状、大小、安装形式、振动、受热情况 和受力方向等多个因素。焊盘分为贴片式焊盘和通孔式焊盘。

贴片式焊盘通常位于电路板的表面,包括顶层(Top Layer)和底层(Bottom Layer)。 贴片式焊盘适用于表面贴装元件,其形状可以是圆形、矩形、八角形、圆角矩形、椭圆形等。

通孔式焊盘贯穿整个电路板,主要用于焊接并固定直插式元件。通孔式焊盘的中心 孔要比元件引脚直径稍大一些,以确保引脚插入时的容差。焊盘孔径通常比引脚直径大 0.2~0.6mm。

Altium Designer 支持多种焊盘形状,包括圆形、矩形、八角形、异形等。

(1)圆形焊盘。在印制电路板中,圆形焊盘是最常用的一种焊盘。对于过孔焊盘来 说,圆形焊盘的主要尺寸是孔径尺寸和焊盘尺寸,焊盘尺寸与孔径尺寸存在一个比例关 系,如焊盘尺寸一般是孔径尺寸的2倍。非过孔型圆形焊盘主要用作测试焊盘、定位焊 盘和基准焊盘等,主要的参数是焊盘尺寸。

(2)矩形焊盘。矩形焊盘包括方形焊盘和矩形焊盘两大类。方形焊盘主要用来标识 印制电路板上用于安装元件的第1个引脚。矩形焊盘主要用作表面贴装元件的引脚焊 盘。焊盘尺寸大小与所对应的元件引脚尺寸有关,不同元件的焊盘尺寸不同。

(3)八角形焊盘。八角形焊盘在印制电路板中应用得相对较少,它主要是为了同时 满足印制电路板的布线和焊盘的焊接性能等要求而设定的。

(4) 异形焊盘。在 PCB 的设计过程中,设计人员还可以根据设计的具体要求,采用 一些特殊形状的焊盘。例如,对于一些发热量较大、受力较大和电流较大等的焊盘,可以 设计成泪滴状。焊盘尺寸对 SMT 产品的可制造性和寿命有很大的影响。影响焊盘尺寸 的因素很多,焊盘尺寸应该考虑元件尺寸的范围和公差、焊点大小的需要、基板的精度、 稳定性和工艺能力(如定位和贴片精度等)。元件的外形和尺寸、基板种类和质量、组装 设备能力、所采用的工艺种类和能力以及要求的品质水平或标准等因素决定焊盘的 尺寸。

设计焊盘尺寸,包括焊盘本身的尺寸、阻焊剂或阻焊层框框的尺寸,以及需要考虑元件占地范围、元件下的布线和点胶(在波峰焊工艺中)用的虚设焊盘或布线等工艺要求, 焊盘设计需要综合考虑元件尺寸、布线需求、点胶需求、阻焊剂要求等多个因素,由于目前在焊盘尺寸设计时,还不能找出具体和有效的综合数学公式,用户还必须配合计算和 试验来优化设计,而不能单靠采用他人的规范或计算得出的结果。建立自己的设计档 案,制定一套适合自己情况的尺寸规范,这样可以确保焊盘设计符合要求,并提高焊接质 量和可靠性。

焊盘尺寸要适合元件的尺寸和引脚布局。焊盘的大小应能够容纳元件引脚,并确保 焊接质量和可靠性。

焊盘设计需要注意:

- 考虑元件下的布线和点胶需求。在焊盘设计中,需要留出足够的空间来布线和进行点胶操作。这些要求可能会影响到焊盘的形状和尺寸。
- 考虑焊盘与阻焊剂或阻焊层之间的间隙。在焊盘周围留出足够的空间,以确保阻 焊剂或阻焊层能够完全覆盖焊盘,从而防止焊接短路和腐蚀等问题。
- 考虑焊盘的形状和边缘处理。焊盘的形状可以根据具体要求选择,但需要确保焊

盘边缘光滑,避免锋利的边缘可能导致损伤或焊接问题。

- 元件的封装和热特性虽然有国际规范,但不同的地区、不同的国家、不同的厂商, 其规范在某些方面相差很大。因此必须对元件的选择范围进行限制或把设计规 范分成等级。需要对 PCB 基板的质量(如尺寸和温度稳定性)、材料、油印的工艺 能力和相对的供应商有详细了解,整理和建立自己的基板规范。
- 需要了解产品制造工艺和设备能力,如基板处理的尺寸范围、贴片精度、丝印精 度、点胶工艺等。了解这方面的情况对焊盘的设计会有很大的帮助。
- 一些元件生产厂商通常会在生产的元件数据表中给出元件焊盘设计的参考模板, 设计时可以参考使用。

## 3.1.3 过孔

过孔(Via)是一种用于连接不同层之间的金 属化孔,是内壁镀铜,它可以提供电气连接和固 定或定位元件的功能,是多层 PCB 的重要组成 部分之一。根据制作工艺的不同,过孔可以分为 通孔、盲孔和埋孔三类。通孔是从顶层贯穿到底 层的孔, 盲孔是从顶层或内层通到底层的孔, 而 埋孔是内层之间的孔,如图 3-2 所示。



图 3-2 过孔的分类

简单来说, PCB上的每个孔都可以被称为 过孔。过孔的制作过程中,钻孔的费用通常占制板费用的 30%~40%。过孔的设计和制 作对于多层 PCB 的性能和可靠性具有重要影响。

通孔式焊盘用来插入元件引脚并固定元件,仅起连接不同板层的铜箔走线的作用, 过孔式焊盘用于插入元件引脚并固定元件,同时起到连接不同板层的铜箔走线的作用。 过孔穿过整个电路板,可用于实现内部互连或作为元件的安装定位孔。由于通孔在工艺 上更易于实现,成本较低,所以大多数印制电路板都使用通孔。盲孔位于印制电路板的 顶层和底层表面,具有一定深度,用于连接表层线路和下面的内层线路。盲孔的深度通 常不超过一定的孔径。埋孔位于印制电路板的内层,不延伸到电路板的表面。通常,在 层压前使用通孔成型工艺完成,可能会重叠多个内层。通常所说的过孔,如果没有特殊 说明,都是指通孔。

在复杂电路板中,过孔是很常见的。例如,当顶层的贴片焊盘需要连接到底层的贴 片焊盘时,就需要通过过孔连接,其中最上方的顶层贴片焊盘和最下方的通孔式焊盘通 过过孔进行连接。如果一条铜箔走线在同一层的另一条铜箔走线阻挡了前进方向,也可 以通过过孔连接到另一层继续走线。过孔的大小也会影响电路。过孔越小,其自身的寄 生电容也越小,更适合用于高速布线。然而,孔径尺寸缩小会增加成本,并受到钻孔 (Drill)和电镀(Plating)等工艺技术的限制。孔径越小,钻孔所需时间越长,容易偏离中 心位置。当孔的深度超过钻孔直径的6倍时,无法保证孔壁能均匀镀铜。例如,一块 6 层 PCB 通常的厚度(通孔深度)为 50mil 左右,所以 PCB 厂家能提供的钻孔直径最小只 能到 8mil。

通常过孔直径比通孔式焊盘要小,这样不仅可以减少过孔的寄生参数,而且可以节 省布线空间。过孔存在寄生电容,寄生电容主要是影响信号的上升和下降时间,降低电 路的工作速度。单个过孔的寄生电容很小,引起的信号延迟不明显,但是如果线路中使 用多个过孔,其累积效应就需要加以考虑了。同时,过孔还存在寄生电感,寄生电感的危 害大于寄生电容。例如,在多层板高速电路中,连接内部电源层和接地层的旁路电容需 要经过两个过孔,导致寄生电感量的成倍增加。寄生电感会削弱电源滤波电容的作用, 对整个电路系统带来影响。PCB设计有时需要使用盲孔或者埋孔,如对 BGA 封装的芯 片进行逃逸式布线时,需要从锡球引脚引出一小段走线至盲孔或者埋孔,通过这些过孔 再连接到其他板层的走线。但是在多层板中大量使用盲孔和埋孔,会提高电路板的制造 成本,降低电路板的成品率,所以对盲孔和埋孔的使用应该慎重。

## 3.1.4 走线

铜箔走线用来连接焊盘,具有导电特性,是 PCB 最重要的部分,也是 PCB 设计成功 与否的关键所在。覆铜板铜箔的厚度一般为0.02~0.05mm。印制走线的最小宽度受限 于走线的载流量,PCB 的工作温度不能超过 85℃,走线长期受热后,铜箔会因粘贴强度变 差而脱落。走线的宽度和允许载流量以及电阻之间的大致关系如表 3-2 所示。

走线的宽度/mm	0.5	1.0	1.5	2.0
载流量/A	0.8	1.0	1.3	1.9
电阻/(Ω/m)	0.7	0.41	0.31	0.29

表 3-2 走线的宽度和允许载流量以及电阻之间的大致关系

除此以外,印制走线的宽度还受到蚀刻工艺的限制,太细的走线在生产上可能无法 实现,即使勉强进行蚀刻,生产出来的电路板也容易发生故障,难以稳定工作。因此在进 行 PCB 设计时,除非万不得已,否则线宽不要小于 5mil。走线间还需要保持安全间距, 以防止信号间的串扰和电压击穿,并保证电路板的可加工性。

#### 3.1.5 板层

在 Altium Designer 中涉及的板层分为两类。

#### 1. 电气板层

软件可支持 32 个信号层和 16 个内部平面层,信号层又可细分为 1 层顶层信号层+ 30 层中间信号层+1 层底层信号层。信号层其实就是电路板中的铜箔层,可以用来布 线,电信号通过布通的走线进行传输。平面层通常用来连接电源和地网络。在电路设计 中,电源和地网络往往包含最多的引脚和最复杂的布线,使用平面层可以简化布线拓扑 结构,使得整个线路容易布通。

2. 特殊层

特殊层包括顶层和底层丝印层、顶层和底层阻焊层、顶层和底层助焊层、钻孔层、禁

止布线层、多层(Multi-Layer)、DRC错误层、钻孔位置层(钻孔导引层与钻孔图层)。

(1)顶层信号层(Top Layer):也称元件面,位于电路板的一个表面,主要用来放置 元件。双面板和多层板的顶层信号层也可以用来布线和焊接。

(2) 中间信号层(Mid Layer): 最多可有 30 层,位于顶层信号层和底层信号层之间, 在多层板中用于布线。

(3)底层信号层(Bottom Layer):也称焊接面,位于电路板的另一个表面,主要用于 布线和焊接。双面板和多层板的底层信号层也可以用来放置元件。顶层信号层作为元 件面和底层信号层作为焊接面的说法对于早期采用直插式元件的单面电路板是适用的。 但是随着电子技术的不断发展,目前大多使用贴片式元件。在这种情况下,电路板的两 面都可以用来放置元件和焊接引脚。

(4) 机械层(Mechanical Layer):最多可有 16 层,机械层用来定义电路板外形、放置 尺寸标注线,描述制造加工细节以及其他在加工制造中需要的机械数据。电路板的板形 定义就是绘制在某个机械层上。

(5) 丝印层(Silkscreen):包括顶层丝印层(Top Overlay)和底层丝印层(Bottom Overlay),用于标注元件的外形轮廓、标识符、标称值和型号,还可以包含各种注释信息。一般使用白色油墨利用丝网漏印的方法印制在电路板上。

(6) 内部平面层(Internal Plane): 也称为内电层,通常采用大面积的铜箔来连接电源和地。内部电源层为负片形式输出。

注意:在 PCB 设计中经常用到"正片"和"负片"这两个术语。正片意味着板层开始 是空的,在正片上放置对象相当于做"加(+)"操作。例如,信号层为正片,开始时没有任 何铜箔,在信号层上放置走线(Track)就相当于在该走线对应的位置添加铜箔。而负片意味 着板层开始是满的,在上面放置对象相当于做"减(-)"操作。例如,内部平面层为负片,开 始时铺满铜箔,在该层放置一个实心填充(Fill)相当于把该填充物所在位置的铜箔挖去。

(7)阻焊层(Solder Mask):包括顶层阻焊层(Top Solder Mask)和底层阻焊层(Bottom Solder Mask),是根据电路板文档中焊盘和过孔数据自动生成的板层,主要用于铺设阻焊漆。早期成品电路板的颜色都是绿色,这就是阻焊漆的颜色。现在阻焊漆的颜色已经多种多样。阻焊漆可以保护铜线不受氧化腐蚀,又不沾焊锡。该板层采用负片输出,所以阻焊层上显示的焊盘和过孔部分代表电路板上不铺阻焊漆的区域,也就是可以进行焊接的部分。

(8) 锡膏层(Paste Mask,又称助焊层):包括顶层锡膏层(Top Paste Mask)和底层 锡膏层(Bottom Paste Mask),也是负片形式输出。输出的文件用来制造钢网,简单而言 就是在一块钢板上将对应表贴式焊盘的部位开孔。上锡膏时将钢网面压在电路板表面, 另面放锡膏,用刮刀将锡膏从钢网一端刮到另一端。在这个过程中,锡膏会从开孔处漏 下至对应的焊盘上。锡膏具有一定的黏性,上完锡膏后,将表面贴装元件准确地贴放到 涂有锡膏的焊盘上,按照特定的回流温度曲线加热电路板,锡膏熔化,其合金成分冷却凝 固后即将元件引脚与焊盘牢固连接。

(9) 禁止布线层(Keep Out Layer): 定义允许元件自动布局和布线的区域。

(10) 多层(Multi-Layer):用于放置过孔或通孔焊盘的层,用于表明过孔或者通孔穿 越了多个板层。

(11) 钻孔层(Drill Layer): 生成关于钻孔的种类、大小、形状、位置、数量等信息的数据文件,包括钻孔图(Drill Drawing)层和钻孔导引(Drill Guide)层。

板层不仅是 PCB 设计中至关重要的概念,也和电路板的制造加工密切相关。PCB 设计的所有对象都位于一个或多个板层上。但需要注意的是,并不是所有板层都对应真 正意义上的物理实体,有些板层只是为了保持术语的一致性而提出的概念层面的东西, 并不是真实的物理板层,如丝印层、机械层、禁止布线层等,但把它们看成板层便于管理。

实际上,在 PCB 编辑过程中,可以把板层看作一种分类标准,PCB 设计中的所有对 象都分别属于一个或多个板层。由于 PCB 设计涉及的对象种类繁多,用板层进行分类后 有利于操作和管理对象。例如,所有电路板上的元件标识和外形轮廓等信息都放置在丝 印层上,而电路板外形和尺寸标注线等绘制在机械层上,允许元件布局和布线的区域绘 制在禁止布线层上,元件间的电气连线放置在不同的信号层上。板层上的数据可以输出 进行各种后续处理。例如,信号板层的数据可以生成光绘文件,用来蚀刻铜箔走线,助焊 层的数据用来加工钢网,丝印层的数据生成电路板上的各种文字和图案信息等。

## 3.2 创建 PCB 封装库

在菜单栏中选择 File→New→Library→PCB Library,新建 PCB 封装库,如图 3-3 所示。

	New Library X
LIBRARY TYPE	Simple File-based Library
Workspace	The most basic definition of electronic components, stored in files locally. Learn more
Database	✓ Basic and portable library ✓ Model reuse
_	<ul> <li>Centralized library storage</li> <li>Lifecycle management</li> </ul>
File	<ul> <li>Version control with History</li> <li>Where-used</li> </ul>
	✓ Component templates ✓ Supply chain intelligence
	🐱 Advanced parametric search 🛛 🖌 Library Health Dashboard
	Integrated Library         Image: Schematic Library         Image: Schematic Library         Image: PCB Library         Image: Pad Via Library         PCB Library contains PCB footprint models that can be equipped with 3D bodies.
	Create Cancel

#### 图 3-3 新建 PCB 封装库

同理,也可以向工程中添加新的 PCB 库,如图 3-4 所示。主要区别是前者建立的是自由文件,后者建立的是工程文件。

新建的 PCB 封装的文件默认名称是 PcbLib1. PcbLib,保存该文件时,可以设置文件的名称,如设置为 My. PcbLib。

若当前已有用户自定义的 PCB 库,则可以打开 PCB 库文件,如图 3-5 所示,在文件 路径中找到已有的 PCB 库文件,单击打开,将该库文件添加到工程中,如图 3-6 所示。

开关电源.DsnWrk	-	_		
Source D	Validate PCB Project 电源设计.PrjPcb			
[1] 电测	Add New to Project		E	Schematic
日电源设计	Add Existing to Project			<u>P</u> CB
Libraries	Save			Active <u>B</u> OM
▲ 💼 驱动设计.P	Rename	3	-	Draftsman Document
Source D	Close Project	1	3	Schematic Library
[1] 弘区末	Explore		No.	PCB Library
1 驱动设	Variants	5	¥	Pad <u>V</u> ia Library
67	Version Control		$\oplus$	CAM Document
Ū	Local History		+	Output Job File
*	Project Packager	E		Database Lin <u>k</u> File
	Project Releaser			
1	Share			
	Project Options			

图 3-4 添加新的 PCB 库



图 3-5 添加已有 PCB 库文件



第3章 PCB封装

## 3.3 PCB 库编辑器

## 3.3.1 PCB Library 面板

新建的 PCB Library 界面如图 3-7 所示,该界面包括 Mask、Footprints、Footprint Primitives 和 Other 4 个部分。

PCB Library 🔻 🖡 🗙	J My.PcbLib	6
Mask	Ţ∋┼∏ਘ∕≈°♀А∕♪ů́Ľ	mponen
Apply Clear Magnify		ts Pro
Normal 💌	a na shi ya sha ka sa	opent
Select Zoom Clear Existing		ies
Footprints		
Name  A Pads Primitives		
PCBCOMPONENT_1 0 0	eren an eren figeren er inner heren eren eren eren eren eren eren	
Place Add Delete Edit	×	
Footprint Primitives	$\otimes$	
Type   Na •   X-Size   Y-Size   Layer		
4 Other		
Projects PCB Library	LS ( ) I [1] Top Layer I [2] Bottom Layer Mechanical 1 Top Ov	a A

图 3-7 PCB Library 界面

(1) Mask 栏。可以对库文件中的元件封装进行查询,根据屏蔽栏中输入的筛选语 句筛选出符合条件的封装,进行内容显示。若该栏位为空,则元件封装列表区域显示当 前库中的所有元件封装。例如,筛选语句"P\*",将筛选出所有以字母 P 开头的所有封装。

- Apply:执行筛选对象操作。
- Clear: 清除当前筛选状态, PCB 库编辑窗口中恢复正常显示, 快捷键为 Shift+C。
- Magnify: 单击后光标变为一个十字形和放大镜,移动到编辑窗口,"十"字形中心 所在的区域会放大显示在面板下部的预览区中。
- 显示模式下拉列表:①Normal:非筛选图元仍然正常显示。②Dim:非筛选图元 淡化显示。③Mask:非筛选图元遮蔽显示。其中,Dim 和 Mask 的比例可以通过 单击 PCB 库编辑区右下角的 Mask Level 按钮,打开调节面板。
- Select:选中该复选框,则在面板中选中的 Component Primitives (元件图元)在 编辑窗口也会处于选中状态。
- Zoom: 选中该复选框,则在面板中选中的元件图元会在编辑窗口放大显示状态。
- Clear Existing:选中该复选框,则在面板中选中新图元后,清除编辑窗口中原有 图元的筛选。

(2) Footprints 栏。列出所选的元件封装,显示其名称、焊盘数、图元数等信息。双 击元件的封装名称,会显示封装的基本信息,如图 3-8 所示。在该显示框可以修改封装名称、描述、高度等信息。

Apply Clear Magnify rmal  Select  ✓ Zoom  ✓ Clear Existing ootprints me  Pads Primitiv SOP65P640X120-1 14 29 Place Add Delete Edit ootprint Primitives pe Na X-Size Y-Size Layer Ad Delete Edit 5 Height Description Type Standard Height Omil Area	y Clear Magnify V Zoom Clear Existing Plo32X2610 Plo32X2610 Add Delete Edit vinitives L. A X-Size Y-Size Layer 1.96 Mec 1.96 Mec 1.96 Mec 1.96 Mec 1.96 Mec 1.96 T	Wy Clear Magnity ✓ Zoom ✓ Clear Existing Plo32X2620 35 Plo32X2620 35 Add Delete Edit Yimitives a ↑ X-Size Y-Size Layer 1.96 Mec 1.96 Mec 1.96 Mec 8	k		
✓ Zoom ✓ Clear Existing         S         ▲ Pads         Printitiv         2         Printitiv         2         PCB Library Footprint [mil]         Name         SOIC127P1032226         14         29         Add         Delete         Edit         t         Primitives         Na ↑ X-Size         1.96         Mec         1.96         Mec	✓ Zoom ✓ Clear Existing       2         ▲ Pads       Primitiv         1032226       15         1032226       2         Add       Delete         Edit       4         Ymitives       4         1.96       Mec	<ul> <li>✓ Zoom ✓ Clear Existing</li> <li>2</li> <li>PCB Library Footprint [mil]</li> <li>7</li> <li>7</li> <li>7</li> <li>7</li> <li>7</li> <li>7</li> <li>8</li> </ul>	oply	Clea	r Magnify
	✓ Zoom       ✓ Clear Existing         ▲ Pads       Primitiv         1032226       15         1032226       20         Add       Delete         Edit       4         Vimitives       4         1.96       Mec         1.96       Mec         1.96       Mec         7	✓ Zoom       ✓ Clear Edisting         ▲ Pads       Primitiv         ▲ Pads       Primitiv         ▲ Pads       2         ▲ Pads       Primitiv         ▲ Pads       2         ▲ Pads       Primitiv         ▲ Add       Delete         Edit       4         Add       Delete         Edit       5         + K-Size       V-Size         1.96       Mec         1.96       Mec         1.96       Mec         8       8			
otprints me A Pads Primitiv SOIC127P1032X26 20 35 SOP65P640X120-1 14 29 Place Add Delete Edit otprint Primitives e Na X-Size Y-Size Layer sck 1.96 Me 6 PCB Library Footprint [mil] 3 Name PCB Library Footprint [mil] 3 Name SOIC127P1032X265.16N Description Type Standard Height Omil Area			Select 🗹	Zoom 🔽 Clea	ar Existing
me      Pads Primitiv_ SOIC127P1032X26516 SOIC127P1032X26516N SOIC127P1032X26516N SOIC127P1032X26516N Place Add Delete Edit otprint Primitives     Fack 1.96 Me 6	Add       Delete       Edit         vinitives       4         1.96       Mec         1.96       Mec         1.96       Mec         7	Plast       Primitiv       PCB Library Footprint [mil]         Plost2x2610       3         Add       Delete         Edit       4         Add       Delete         Edit       4         Primitives       5         1.96       Mec         1.96       Mec         1.96       Mec         8       8	otprints		
SOIC127P1032X26         16         31           SOIC127P1032X26         20         35           SOIC127P1032X26         10         1           Place         Add         Delete         Edit           ootprint Primitives         5         1           pe         Na + X-Size         Layer           rack         1.96         Me	1032X26       16       31         1032X26       20       35         1032X26       14       29         Add       Delete       Edit         Vimitives       4       Description         1.96       Mec       5         1.96       Mec       6         1.96       Mec       7	21023/226 20 35       3         P1032/226 20 35       4         Add       Delete         Edit       4         Primitives       5         1.96       Men         1.96       Men         1.96       Men         1.96       Men         1.96       Men         1.96	lame	<ul> <li>Pads</li> </ul>	Primitiv
SOICI2P103226 20 35 SOP65P640Xt20-1 14 29 • Place Add Delete Edit pe Na + X-Size V-Size Layer rack 1.96 Me 6 6	1012/226_ 20 35 Add Delete Edit	P1032A26 20 35 40X120-1 14 29 Add Delete Edit 7/mitives a ▲ X.Size Y.Size Layer 1.96 Mec 1.96 Mec 1.96 Mec 8	SOIC127P1	032X26 16	31
SOResPediat20-1       14       29       4       Description         Place       Add       Delete       Edit       5         Footprint Primitives       5       5       Height       0mil       Area         Track       1.96       Me       6       6       6	Add         Delete         Edit           Yimitives         5           1.96         Mec           1.96         Mec           1.96         Mec           7	Add Delete Edit rimitives a * X-Size V-Size Layer 1.96 Mec 1.96 Mec 1.96 Mec 8	SOIC127P1	032X26 20	35
Place Add Delete Edit cotprint Primitives Type Na A X-Size Y-Size Layer Track 1.96 Me Tack 1.96 Me Type Standard Height Omil Area	Add     Delete     Edit       vrimitives     5       I.96     Mec       1.96     Mec       1.96     Mec       7	Add Delete Edit Frimitives a * X.Size Y-Size Layer 1.96 Mec 1.96 Mec 1.96 Mec 8	SOP65P640	0x120-1 14	29
pe Na * X-Size Y-Size Layer   rack 1.96 Me * 6	stimitives         5         Height         0mil         Area           1.96         Mec         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         6         <	Strinitives         5         Type         Latitude         4           a * X.Size         Y-Size         Layer         1         6         Height         Omil         Area           1.96         Mec         1         1.96         Mec         7         7         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1         1	Place	Add Dele	te Edit
Type Na A X-Size Y-Size Layer Track 1.96 Me	L * X-Size   Y-Size   Layer   1.96 Mec 1.96 Mec 1.96 Mec + 7	A * X-Size V-Size Layer   1.96 Me 1.96 Mec 1.96 Mec 1.96 Mec 8	Footprint Pri	mitives	
ype Na * X-size I Y-size Layer Track 1.96 Me 6 Track 1.96 Mec	Image: Second	Image: Size         Image: V-Size         Layer           1.96         Mec         6           1.96         Mec         7           1.96         Mec         8		The second second	eren Tarrenen F
Track 1.96 Me	1.96 Mec 1.96 Mec 1.96 Mec 1.96 7	1.96 Mec 1.96 Mec 1.96 Mec 1.96 Mec 8	Track	*   X-Size   Y-S	ize Layer
HOLK 1.30 WICC	1.96 Mec 7	1.96 Mec. 7 1.96 Mec. 8	Track	1.56	Me
Track 1.96. Mec.	1.96 Mec 7	1.96 Mec 7	Track	1.96	Mec
Track 1.96 Mec 7			Track	1.96	Mec
		8			
Other	8		Other		

图 3-8 Footprints 信息

单击该栏的各列标题,可以按照该列的内容对元件封装进行升序或者降序排列。在 该区域按鼠标右键,弹出的快捷菜单中包含下面一些命令。

- New Blank Component: 创建新的空白元件封装,此时元件封装列表区域会添加 一个名为 PCBCOMPONENT 1 的封装,并且开启空白的封装编辑区。
- Component Wizard: 开启元件封装向导,可以通过封装向导绘制元件封装。
- Cut:剪切选中的一个或多个封装。
- Copy: 复制当前选中的一个或多个封装。
- Copy Name: 复制当前选中的一个或多个封装的名称。
- Paste: 粘贴封装到当前库中,如果当前库中已有同名封装,则粘贴过来的封装名称后面会加上 Duplicate 字样。
- Delete: 删除当前选中的一个或多个封装。
- Select All: 选中当前库中的所有封装。
- Component Properties: 执行该命令后,打开库元件对话框,如图 3-9 所示。

	PCB Library Footprin	t [mil]	×
Name	PCBComponent_1		
Description			
Туре	Standard		
Height	Omil	Area	0 sq.inch

图 3-9 Component Properties 命令打开库文件对话框

第

3章 PCB封装

可以在 Name 栏中修改元件封装名称,在 Description 栏中输入该封装简介,在 Height 栏中输入元件高度信息。

- Place:执行该命令后,最近一次打开的 PCB 文档会成为当前文档,同时打开 Place Component 对话框设置 Footprint(封装)、Designator(标识符)和 Comment (注释)等信息,单击 OK 按钮关闭该对话框后,移动光标到编辑窗口合适位置后 按鼠标左键,即可完成封装的放置。
- Update PCB With xx(当前元件封装的名称):将当前封装更新到所有打开且放置该封装的 PCB 文档中。
- Update PCB With All: 将封装库中全部的封装更新到所有打开且放置这些封装的 PCB 文档中。
- Report: 生成当前元件封装的报告。执行该命令后,生成一个 PCB 库文件名称
   . CMP 的报告文档,包括封装尺寸、组成图元、所在板层等信息。该文件会和 PCB 库文件放在相同的目录下。
- Delete All Grids and Guides in Library: 单击该命令会删除库中的所有网格和辅助线。

此外,还显示了4个快捷按钮,即Place、Add、Delete、Edit,通过它们可快速放置、增加、删除、编辑封装。

(3) Footprint Primitives 栏。该区域列出了当前封装包含的所有图元,每个图元的 信息包括类型(如 Pad、Track、Arc 等)、名称、X 和 Y 坐标以及元件所在板层。

在该区域按鼠标右键,弹出的快捷菜单中包含的命令主要有以下几个。

- Show Pads: 显示焊盘。
- Show Vias: 显示过孔。
- Show Tracks: 显示走线。
- Show Arcs: 显示圆弧。
- Show Regions:显示实心区域。
- Show Component Bodies: 显示元件体。
- Show Fills:显示矩形填充。
- Show Strings: 显示字符串。

以上这些菜单命令前面如果有一个"√"标识,则表示显示对应的图元,否则不显示。 单击命令可以切换显示状态。

- Select All: 选中所有图元。
- Report: 生成当前封装所含图元的报告。
- Properties: 打开选中图元的属性对话框。
- (4) Other 栏。该栏形象地显示当前所选择的封装模型的缩略图。

## 3.3.2 工作区

PCB库编辑区是 PCB库编辑环境的主要部分,在该窗口中绘制封装外形、放置焊盘。 该窗口中心用"**①**"符号表示的原点,通过快捷键 Ctrl+End 可以快速将光标定位到原点。 PCB库Edit菜单主要包括撤销、恢复、剪切、复制、复制文本、粘贴、特殊粘贴、复制 元件、粘贴元件等基础命令和选择、取消选择、移动、对齐、设置圆点、跳转、查找相似信息 等基础操作,如图 3-10 所示。

PCB 库编辑器的 Edit 菜单与原理图库编辑器的 Edit 菜单类似,主要的区别在于以下三点:

(1) Slice Tracks(截断布线)。截断布线命令可将工作区中连接的 Tracks 从相交的 地方断开,如图 3-11 所示。

dit <u>V</u> iew	Project	Place	Tools	R
Nothin	ig to Unde	C	Ctrl+Z	
Nothin	ig to Redo	)	Ctrl+Y	
Cut			Ctrl+X	
<u>С</u> ору			Ctrl+C	
Copy A	As Text			
Paste			Ctrl+V	
P <u>a</u> ste S	pecial			
Copy	Componer	nt		
Paste (	omponer	nt		
Select				,
D <u>e</u> Sele	ct			,
Delete				
Duplic	ate		Ctrl+R	
Slice Tr	rac <u>k</u> s			
Move				,
Align				,
Set Ret	ference			,
Jump				,
Find Si	milar Obj	ects	Shift+F	



图 3-10 Edit(编辑)菜单

图 3-11 截断布线

在菜单栏中选择 Edit→Slice Tracks 命令,选择截断线的一点,再选择截断线的另一点,两点确定的截断线与 Track 相交的部分会断开。

(2) Move(移动)。Move于菜单有多种子命令,主要有以下几个。

- Move: 只是普通移动图元。
- Drag: 移动时保持与其他图元的电气连接。
- Break Track: 类似从导线中间打断导线。
- Drag Track End: 移动导线的末端。
- Move Selection: 整体移动选择对象。
- Move Selection By XY: 根据坐标进行选择对象的移动。
- Rotate Selection: 调整对象的角度。
- Flip Selection: 切换对象的层。

(3) Set Reference(设置参考点)。可以通过3种方式设置参考点。

- Pin1: 将原点自动设置在 Pin1 的中心设置,通常元件实物中1号位置会用一个小圆点标识。
- Center: 会将原点自动设置在整个封装的中心。
- Location: 可以自由选择原点位置,在工作区中鼠标指针选择的点会成为新的原点。

第3章 PCB封装

2. View 菜单

与原理图库编辑器的视图相似,包括多种选项,如图 3-12 所示。除了图纸显示外,主要增加了:

(1) Flip Board(翻转 PCB),快捷键 Ctrl+F,将图纸翻转显示,改变 X 轴左右的显示,原点左边的坐标值为正,右边的坐标值为负,并且越往左,坐标值越大。

(2) 2D Layout Mode 为 2D 模式视图下显示当前封装,也可以通过按 2 键实现该功能。

(3) 3D Layout Mode 为 3D 模式视图下显示当前封装,也可以通过按 3 键实现该功能。

(4) Board Insight 主要用于设置抬头显示。①Toggle Heads Up Display 切换抬头显示,打开该命令后,工作区左上方会显示当前鼠标的坐标值和栅格数值,再次单击即可关闭显示,快捷键为 Shift+H。②Toggle Heads Up Tracking 切换抬头轨迹,打开该命令后,工作区中坐标窗与鼠标保持固定距离,关闭后坐标窗固定在某一位置,只有打开抬头显示才有效,快捷键为 Shift+G。③Resets Heads Up Delta Origin 重置抬头显示的增量原点按下插入键时,启用此选项可将当前光标位置的增量原点重设为(0,0)。可以从抬头显示中显示光标从增量原点移动的水平和垂直距离,也可通过 Ins 键实现该功能。 ④Toggle Heads Up Delta Origin 切换抬头增量原点,显示光标从增量原点移动的水平和垂直距离,快捷键为 Shift+D。

3. Tools 菜单

Tools 菜单中主要包括封装的创建元件、封装向导和 3D 模型等,如图 3-13 所示。



(1) New Blank Footprint:新建空的元件,单击该选项,会在当前库中新建一个名称为 PCBComponent\_1 的元件(在 PCB Library 面板中查看)。

(2) IPC Compliant Footprint Wizard: 通过 IPC 封装向导创建封装。

(3) IPC Compliant Footprints Batch generator:使用文本的方式实现封装的设定。

(4) Footprint Wizard: 通过封装向导创建封装。

(5) Remove Footprint: 删除当前封装。

(6) Footprint Properties: 元件属性,可以设置封装的名称、封装简介、封装高度等 信息。

(7) Manage 3D Bodies for Library: 管理当前 PCB 库中的 3D 体,主要用于元件的 机械轮廓数据,并定义元件的形状。

- (8) Manage 3D Bodies for Current Component: 管理当前元件的 3D 体。
- (9) Extract 3D Models: 从当前 PCB 库中提前 3D 模型。
- (10) 3D Body Placement: 放置 3D 体。
- (11) Convert:转换。
- (12) Update PCB With Current Footprint:更新当前 PCB 封装到 PCB 库中。
- (13) Update PCB With All Footprints: 更新所有的 PCB 封装到 PCB 库中。
- (14) Add Designators for Assembly Drawing: 给装配图中添加标号。
- (15) Clear Server Links: 清除服务器链接。
- (16) Library Splitter Wizard: 库分离向导。
- (17) SVN Database Library Maker: SVN 数据库的库生成器。
- (18) Layer Stack Manager: 层叠管理器。
- (19) Preferences:优先选项。
- (20) Import Mechanical Layers: 导入机械层。
- (21) Export Mechanical Layers: 导出机械层。
- 4. Place 菜单

Place 菜单用于在库文件中放置 PCB 封装的焊盘、过孔,也提供图形、注释、指示符号、3D 模型等非电气对象。

1) Pad

焊盘有多种方式绘制,可以通过选择 Place→Pad 命令放置焊盘,也可以通过快捷工 具栏中的第7个图标(Place Pad)放置焊盘,还可以连续两次按 P 键放置焊盘。

放置焊盘过程中,按 Tab 键可设置焊盘的参数,放置完焊盘,也可以双击焊盘修改参数。焊盘参数如图 3-14 所示。

(1) Properties 栏常用于设置焊盘的形状、大小和位置等基本属性。

- Designator 编辑框用于确定焊盘的序号。系统默认放置的第一个焊盘的序号为 0,其余焊盘的序号逐个增加。
- Layer 下拉菜单用于确定焊盘所处层的位置。如果元件为插接式封装,那么焊盘 所处层的位置为 Multi-Layer(多层),如果元件为贴片式封装,那么焊盘所处层的 位置便为 Top Layer。
- Electrical Type下拉菜单用于设置焊盘的电气类型,可选择3种电气类型,即 Load、Source和Terminator,电气类型影响焊盘在布线拓扑中所处的位置,通常 选用Load类型即可,后两种在菊花链拓扑中用到。

▲ Properties			
Designator	1		
Designator			
Layer	Multi-Layer		
Electrical Type	Load	•	
Propagation Delay	0ps		
Pin Package Length	0mm		
Jumper	0 🗘		
Template	c152h76	•	
Library	<local></local>	Simple	Top-Middle-Bottor Full Stack
(X/Y)	-3.556mm -6.35mm	Shape	• Round •
Rotation	0.000	• (X/Y)	1.524mm 1.524mm
		Corner Radius	50%
▲ Paste Mask Expansi	on	Thermal Relief	Relief, 0.254mm, 0.254mm
Rule	Manual	Offset From Hole C	enter (X/Y) 0mm 0mm
0mm		0% O Round	Rect Slot
▲ Solder Mask Expan	sion	Hole Size	0.762mm
Rule	Manual	Tolerance	+ N/A - N/A
Top	0 102mm	Length	0mm
lop	0.102mm 0 Tented	Rotation	0.000
Bottom	0.102mm lented		✓ Plated
	- Home Lage	*	

#### 图 3-14 焊盘参数

- Propagation Delay 项用于设置传输延迟时间,它是焊盘的一种电气属性,通常为 Ops。
- Pin Package Length 项用于设置焊盘引脚的封装长度。
- Jumper 项用于设置焊盘的跳线 ID,具有相同 ID 且同属一个封装的两个焊盘被 认为是用跳线进行连接的。
- Template项用于选择焊盘模板类型,主要有 ch 系列、rh 系列、rr 系列,其中 c 表示圆形焊盘,h 表示通过孔径大小,r 表示矩形焊盘。例如,c152h76 表示焊盘直径为 1.52mm、通孔为 0.76mm 的圆形焊盘,r203\_76 表示长为 2.03mm、宽为 0.76mm 的矩形焊盘,r203\_76r50 表示长为 2.03mm、宽为 0.76mm、圆角为 0.50mm 的圆角矩形焊盘。
- (X/Y)项用于设置焊盘在工作区中的位置。
- Rotation 项用于设置旋转的角度。

此外,还有个"锁"的符号,用于锁定或者关闭锁定焊盘,锁定后,再移动焊盘会提示 焊盘已锁定,是否需继续移动,单击 Yes 按钮后还可以单次移动。

(2) Paste Mask Expansion(助焊层扩展)栏中的 Rule 项可根据 Paste Mask Expansion 设计规则确定助焊层扩展值, Manual 项可直接在右边栏中指定助焊层扩展值,设计规则 失效。

(3) Solder Mask Expansion(阻焊层扩展)栏中的 Rule 项会根据 Solder Mask Expansion 设计规则确定阻焊层扩展值, Manual 项可直接在右边栏中指定阻焊层扩展值, 在顶层直

接用阻焊层覆盖该焊盘,不再使用 Solder Mask Expansion 设计规则或者指定的扩展值。

(4) Pad Stack 栏主要用于设置和显示焊盘的形状,单击 Hide Preview 会隐藏该焊盘的形状示意图。

可以通过3种模式设置焊盘尺寸和形状:Simple、Top-Middle-Bottom和Full Stack。

- Simple 模式下,在 Shape 行选择焊盘形状: Round(圆形)、Rectangular(矩形)、 Octagonal(八角形)和 Rounded Rectangle(圆角矩形);在 X 和 Y 行输入焊盘在 X 轴和 Y 轴方向的尺寸;在 Corner Radius 行可以设置圆角半径的百分比(只有 圆角矩形才有效);在 Offset From Hole Center(X/Y)行中设置焊盘钻孔的偏移 量,通常钻孔在焊盘中心位置,X 和 Y 方向的偏移量为 0。
- Top-Middle-Bottom 模式可以分别设计焊盘在顶层、中间层、底层的尺寸和形状。
- Full Stack 模式可以分别设置焊盘在每层的尺寸和形状。

注意: 贴片焊盘只有 Simple 选项。

Hole Information 区域只对通孔式焊盘激活。有3种焊盘钻孔形式:

- Round 为圆形钻孔,此时还需要设置 Hole Size(孔径)。
- Rect 为正方形钻孔,此时还需要设置 Hole Size(孔径)和 Rotation(旋转角度)。
- Slot 为槽形钻孔,此时还需要设置 Hole Size (孔径)、Length (开槽的长度)和 Rotation(体转角度)。

Plated 复选框为镀金选项,一般用在多层板中,双层板通常不考虑该选项。

(5) Test point Settings(测试点)栏用来设置 Fabrication(制造)和 Assemble(安装) 过程所需的测试点。

- Top: 允许该焊盘作为顶层测试点候选对象。
- Bottom: 允许该焊盘作为底层测试点候选对象。
- 2) Via

过孔在 PCB 设计中使用频率较高,在封装中用得较少,可以通过在菜单栏中选择 Place→Via 放置过孔,也可以通过快捷工具栏中的第 8 个图标(Place Via)放置过孔,还 可以通过按 P、V 键放置过孔,参数设置也与焊盘类似。

3) Full

矩形填充可以通过对角的两点确定矩形的尺寸,按鼠标左键确定矩形一个顶点,移 动光标到合适位置再次单击,确定矩形另一个顶点,完成矩形填充的放置。可以放置在 任何板层,但放置在不同板层的颜色和意义不同,其颜色为所在层的颜色,其意义由所在 层决定。例如,放置在顶层信号层,颜色为红色,代表铜箔;放置在禁止布线层,颜色为桃 红色,代表组成禁止布线区域的矩形;放置在顶层阻焊层(该层为负片),颜色为暗紫色, 表示该矩形所在位置不铺绝缘漆;放置在顶层锡膏层(该层为负片),颜色为深灰色,表示 该矩形所在位置的钢网被镂空;放置在接地平面层(该层为负片),颜色为绿色,表示该矩

4) Solid Region

实心区域是多边形,可以放置在任何一个板层。在菜单栏中选择 Place→Solid Region,或者按 P、I 键都可以激活放置命令,按鼠标左键确定多边形一个顶点,移动光标 到合适位置再次单击,确定多边形的另一个顶点,按照同样的方法依次确定多边形的各

个顶点,最后按鼠标右键,系统会自动将第1个顶点和最后一个顶点连接起来形成实心区域。

选中实心区域,出现若干拐点。当光标移动到实心区域内部变为"十"字箭头时,可 以单击并拖动实心区域;当光标移动到拐点之间的边线上变为箭头时,单击并拖动可以 平移该边线;当光标移到控点上方变为双向箭头时,单击并拖动可以移动该控点。

在移动实心区域的过程中,按下空格键可以旋转实心区域,按下 X 和 Y 键可使实心 区域进行上下或者左右旋转。

## 3.3.3 属性设置

PCB 封装库中的 Properties 参数与原理图库中的 Properties 参数有很多不同之处, 主要有 Selection Filter、Snap Options、Grid Manager 和 Guide Manager 4 个部分,如图 3-15 所示。

Properties <b>v</b>	😑 🗙 Properties 🔍 🖶 🗙
Library Options 3D Bodies (and 9 more)	Library Options 3D Bodies (and 9 more)
Q Search	Q, Search
Selection Filter	* · · · · · · · · · · · · · · · · · · ·
All objects	Snap Options
	✓ Grid Manager
3D Bodies Keepouts Tracks Arcs	Priority Name Color Enabled
Pads Vias Regions Fills Texts	50 Glob 🗸
Other	
Snap Options	
Grids Guides Axes	
Snapping Shift	+E Add ▼ Properties
All Layers Current Layer Off	4 Guide Manager
Objects for snapping	
On/Off   Objects	
Track/Arcs Vertices	
Track/Arcs Lines	
Arc Centers	
✓ Intersections	
Pad Centers	
Pad Vertices	Add 🔻 Place 👻 💼
Pad Edges	
Via Centers	∡ Other
Regions/Polygons/Fills	Unite
Footprint Origins	Units Q
3D Body Snap Points	mm mils
Snap Distance 8mil	Route Tool Path
Axis Snap Range 200mil	- Layer not de

图 3-15 Properties 界面

- Search: 搜索框,可以快速搜索相关的设置信息。例如,搜索 mm,快速定位到 mm(毫米)的相关设置。
- Selection Filter: 表示选择对象时所选中对象的信息。例如,单击 All objects 表示选择某个对象时选择该对象的所有信息。可以选择的信息有 3D 模型、禁止布 线区、电气连线、弧形线、焊盘、过孔、区域、填充、文字等。

- Snap Options: 捕捉选项,激活后鼠标可以捕捉到 Grids(栅格)、Guides(向导)和 Axes(坐标)等位置。
- Snapping: 捕捉点,设置捕捉对象所在的层,包括 All Layers(所有层)、Current Layer(当前层)和 Off(关)。
- Objects for snapping:设置捕捉元件的对象,只有选中的对象鼠标才可以捕捉到。主要包括 Track/Arcs Vertices(线和圆弧顶点、矩形顶点和中点、圆弧顶点)、Track/Arcs Lines(线和圆弧线、矩形圆弧组成的所有点)、Arc Centers(圆弧中心)、Intersections(丝印和走线的交点)、Pad Centers(焊盘中心,包括直插元件)、Pad Vertices(焊盘的多个方向的顶点)、Pad Edges(焊盘边缘的所有点)、Via Centers(过孔中心,不包含直插元件焊盘)、Regions/Polygons/Fills(区域、多边形、填充)、Footprint Origins(封装起点)、3D Body Snap Points(3D 捕捉点)、Texts(文本)。
- Snap Distance: 设置捕捉的距离。
- Axis Snap Range: 坐标捕捉距离。
- Grid Manager: 栅格管理器,双击图 3-15 选框中的 Priority,快捷键为 Ctrl+G,可以打开网格编辑器,如图 3-16 所示。

	Cartesian Grid Editor [mil]
Settings	Display
<u>N</u> ame	Global Board Snap Grid Fine Dots Reset to Default
	Coarse Dots Lighter Darker
	Multiplier 5x Grid Step
Steps	Global Board Grid is the default grid for areas not covered by a
Step X	Smil Set Step X in PCB View custom grid. This grid has lower priority than any custom grid. The origin of the Global Board Grid is always the Board Origin.
Step <u>Y</u>	Smil Set Step Y in PCB View
	Set Step X from Delta X
	Set Step Y from Delta Y
	Set Both Steps from Delta

#### 图 3-16 网格编辑器

- Step: 步进值是设置鼠标移动的最小距离,可以改变 X 方向与 Y 方向的值,同时 也修改了 Snap Grid 的值,该值越小,精度越高。
- Display:显示栅格,Fine 是精细栅格,栅格大小为 Snap Grid 的大小,也可以按快 捷键 Shift+Ctrl+G进行设置; Coarse 是粗糙栅格,通过设置 Multiplier 的倍数 来设置,默认 5x(粗栅格是细栅格的 5 倍)。

此外,还可以设置栅格的样式和颜色。样式有3类:Dots(点)、Line(线)、Do not Draw(不画栅格)。

注意:

- Snap Grid: 捕捉栅格, 鼠标捕捉的最小距离, 通过快捷键 Shift+Ctrl+G来设置。
- Electrical Grid: 电气栅格,电气栅格应小于捕捉栅格的大小。
- Visible Grid: 可视栅格,可以通过设置粗细栅格很容易得到所画线的长度等。
- Guide Manager: 向导管理,设置 PCB 图纸的坐标、长宽和颜色等信息。

• Units: 单位, PCB 中显示单位有 mil 和 mm 两种, 用户可根据自己的需要选择合适的单位。可通过 Q 键在两者之间进行切换。

## 3.3.4 层堆栈管理器

在菜单栏中选择 Tools→Layer Stack Manager 命令可以打开层堆栈管理器,如图 3-17 所示。

0	Problib * 🔛 My.PcbLib [Stackup]									
#	Name	Material		Туре	Weight	Thickness	Dk	Df		
				Over1ay						
	Top Solder	Solder Resist		Solder Mask		0.4mi1	3.5			
1	Top Layer			Signal	loz	1.4mi1				
	Dielectric 1	FR-4		Dielectric		12.6mi1	4.8			
2	Bottom Layer		•••	Signal	loz	1.4mi1				
	Bottom Solder	Solder Resist	-	Solder Mask		0.4mi1	3. 5			
	Bottom Overlay			Overlay						

#### 图 3-17 层堆栈管理器

该对话框中显示了当前 PCB 的图层结构,默认为双层板,在菜单栏中选择 Tools→ Presets 可以快速选择多层板。也可以单击某一层,手动修改层的信息,也可以增加删除层。

## 3.3.5 板层设置

单击 PCB 工作区下方的 LS,或者按 L 键,可以打开板层设置,如图 3-18 所示。在该 对话框中,包括电路板层颜色设置和系统默认设置颜色的显示两部分。PCB 编辑器内显 示的各个板层具有不同的颜色,以便于区分。设计者可以根据个人喜好设置各个层的颜色。



在图 3-18 所示对话框的电路板层中,单击左侧的"眼睛"符号可以关闭显示该层。对于电路复杂的 PCB,各个层的图元叠加在一起,不方便阅读,通常隐藏其中的某些层(注

意:只是不显示该层,并不是删除层)。可以统一对 所有层、元件层、机械层和其他层进行设置,也可以单 独对某一层进行设置。此外,单击某一层,还可以增 加、编辑和删除该层的信息。如图 3-19 所示为增加 机械层。

4	<ul> <li>Mechanical Layers (M)</li> </ul>				
ο	Mecha	nical 1			
o	Mecha	Layer Stack Manager			
o	Mecha	Add Component Layer Pair			
4	Other Laye	Add Mechanical Layer			
0	Drill D	5 19 1			
0	Drill G	Edit Layer			
0	Keep-	Delete Layer			

图 3-19 增加机械层

第3章

PCB封装

在系统默认设置栏中,可设置焊盘、过孔、线条和 背景等显示的颜色。

## 3.3.6 优先选项设置

在菜单栏中选择 Tools→Preferences 命令,打开优先选项设置,也可在工作区按鼠标 右键,从弹出的快捷菜单中选择 Preferences 命令,弹出的对话框如图 3-20 所示。在优先 选项设置对话框中可以对一些与 PCB 编辑窗口相关的系统参数进行设置,设置后的系统 参数将用于这个工程的设计环境,并不随 PCB 文件的改变而改变。

k System Data Management Schematic PCB Editor General Display Board Insight Display Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Defaults Remote	PCB Editor - Editing Options Online DRC Object Snap Option: Snap To Cr Smart Con Smart Con Smart Rom	- General	Autopan Options         Image: Constraint of the second s	
Schematic PCB Editor General Display Board Insight Display Board Insight Modes Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Board to Schematic	Editing Options  Online DRC Object Snap Options  Snap To Co Smart Con Snap To Re Remove Duplic	s enter nponent Snap som Hot Spots	Autopan Options       Image: Constraint of the second	
PCB Editor Element General Display Board Insight Display Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Bonarts	Online DRC     Object Snap Options     Snap To Co     Smart Con     Snap To Re     Snap To Re     Remove Duplic	s enter nponent Snap xom Hot Spots	Enable Auto Pan Style     Adaptive     Speed     1200     Mits/Ser	
Display Board Insight Display Board Insight Kodes Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Bonarts	Obline DRC     Object Snap Options     Snap To Co     Smart Con     Snap To Ro     Remove Duplic	s enter 1ponent Snap 2001 Hot Spots	Enable Auto Pan Style Adaptive  Speed 1200  Pivelc/Sec Mitc/Sec	
Board Insight Display Board Insight Modes Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Reserve	Snap To Co Smart Con Snap To Ro Remove Duplic	enter nponent Snap pom Hot Spots	Speed 1200 Speed Mik/Ser	
Board Insight Modes Board Insight Color Overrides DRC Violations Display Interactive Routing True Type Fonts Defaults Denote	Smart Con Smart Con Snap To Ro	nponent Snap pom Hot Spots	Speed 1200  Pivels/Ser  Mils/Ser	
DRC Violations Display Interactive Routing True Type Fonts Defaults Resett	Snap To Ro	oom Hot Spots	Pixels/Ser     Mils/Ser	
True Type Fonts Defaults	Remove Duplic		C may be	
Defaults		ates	Space Navinator Ontions	
Reports	Confirm Global	Edit		
Layer Colors	Protect Locked	Objects		
Models Text Editors	Confirm Selecti	on Memory Clear	Polygon Rebuild	
Scripting System	Click Clears Sel	ection	Repour Polygons After Modification	
CAM Editor	Shift Click To Se	Primitives	Repour all dependent polygons after editing	
Draftsman Smart Track Ends			File Format Change Report	
Multi-board Schematic	Display popup	selection dialog	Disable exercise the second from older unsigns	
Multi-board Assembly		ins Interactive Properties	Disable opening the report from older versions	
	Other		Disable opening the report from newer versions	
	Rotation Step	90.000	Paste from other applications	
	Cursor Type	Small 90 💌	Preferred Format Metafile	
	Comp Drag	none 🔻	Collaboration	
	3D Scene Rotation	30.000	Shared file	
	3D Scene Panning	500mil	B°	
	Layers Sorting	By Name 💌	Altium Vault	
	Metric Display Precisi	ion	Move Rooms Options	
	Digits	3	Ask when moving rooms containing No Net/Locked Objects	
	To edit this value ple and PCB library doct restart of Altium Des	ase close all PCB documents uments. Changing it requires signer.		

图 3-20 优先选项设置对话框

在优先选项设置对话框中,通常需要进行参数设置的有 General(常规)、Display(显示)、Layer Colors(板层颜色)、Defaults 和 Interactive Routing(交互式布线)五个设置对话框。

1. General(常规)设置

1) Editing Options(编辑选项)

(1) Online DRC(在线 DRC)。选中该选项时,所有违反 PCB 设计规则的地方都将 被标记出来。取消该选项的选中状态时,用户只能通过选择 Tools→Design Rules Check 命令在设计规则检查属性对话框中进行查看。

(2) Snap To Center(捕捉中心)。选中该选项时,鼠标捕获点将自动移到对象的中心。对焊盘或过孔来说,鼠标捕获点将移向焊盘或过孔的中心。对元件来说,鼠标捕获 点将移向元件的第1个引脚。对导线来说,鼠标捕获点将移向导线的一个顶点。

(3) Smart Component Snap(智能元件捕捉)。选中该选项,当选中元件时,指针将自动移到离单击处最近的焊盘上。取消对该选项的选中状态,当选中元件时,指针将自动移到元件的第1个引脚的焊盘处。

(4) Snap To Room Hot Spots(Room 热点捕捉)。选中该选项,光标自动跳到电气 热点。

(5) Remove Duplicates(移除复制品)。选中该选项,当数据进行输出时将同时产生通道,这个通道将检测通过的数据并将重复的图元数据删除。

(6) Confirm Global Edit(确认全局编译)。选中该选项,用户在进行全局编辑的时候系统将弹出一个对话框,提示当前的操作将影响到对象的数量。建议保持对该选项框的选中状态。

(7) Protect Locked Objects(保护锁定的对象)。选中该选项后,当对锁定的对象进行操作时,系统将弹出一个对话框,询问是否继续此操作。

(8) Confirm Selection Memory Clear(确定被选存储清除)。选中该选项,当用户删除某一个记忆时,系统将弹出一个警告的对话框。在默认状态下,取消对该选项的选中状态。选中该选项清空选择寄存器需要确认。

(9) Click Clears Selection(单击清除选项)。选中该选项,按鼠标左键可以取消选择。通常情况下该选项保持选中状态。用户选中一个对象,然后去选择另一个对象时, 上次选中的对象将恢复未被选中的状态。取消对该复选框的选中状态时,系统将不清除 上一次的选中记录。

(10) Shift Click To Select(移动单击到所选)。选中该选项时,用户需要在按 Shift 键的同时单击所要选择的对象,才能选中该对象。通常取消对该选项的选中状态。

(11) Smart Track Ends(智能布线结束)。选中该选项时,智能布线末端将重新计算 网络,使其来自布线末端,而不是最短距离。

(12) Display popup selection dialog(显示弹出选择对话框)。选中该选项时,当单击同一个位置有多个对象时将弹出选择对话框,否则需要双击,高密度设计时会影响软件效率。

(13) Double Click Runs Interactive Properties(双击运行检查)。选中该选项时,在 一个对象上双击,将打开该对象的 PCB Inspector(封装检查)对话框,而不是打开该对象 的属性编辑对话框。

2) Other(其他)

(1) Rotation Step(旋转步骤)。设置对象选中的步进,最小角度为 0.001 度,默认
90 度,默认逆时针旋转,按住 Shift 键时顺时针旋转。在进行元件的放置时,按空格键可
改变元件的放置角度,通常保持默认的 90 度设置。

(2) Cursor Type(光标的显示类型)。可设置工作窗口鼠标的类型,有3种选择,即 Large 90(大型十字光标)、Small 90(小型十字光标)和 Small 45(旋转了45 度的小型十字 光标)。

(3) Comp Drag(比较拖曳)。该项决定了在进行元件的拖动时,是否同时拖动与元件相连的布线。选中 Connected Tracks(连线拖曳)选项,则在拖动元件的同时拖动与之间相连的布线。选中 none(无)选项,则只拖动元件。

(4) 3D Scene Rotation(3D 视图旋转)。该项可以设置在 3D 视图下单次旋转的角度。

(5) 3D Scene Panning(3D 视图平移)。该项可以设置在 3D 视图下单次平移对象的 平移量。

(6) Layers Sorting(层排序)。通过下拉菜单选择 PCB 各层的排序方式,可以选择 按名称或者按编号。

3) Metric Display Precision(单位显示精度)

当 Digits 项设置单位为 mm 时,小数点默认 3 位数。若要编辑此值,需关闭所有 PCB 文档和 PCB 库文档,并且重启软件才有效。

4) Autopan Options(自动扫描选项)

(1) Style(风格)。在此项中可以选择视图自动缩放的风格。

- Re-Center: 每一次移动后将光标移动到窗口中心。
- Fixed Size Jump: 按固定尺寸跳动。
- Shift Accelerate: 按照设置的步进平移,按住 Shift 键后,平移过程中速度将按照 Shift Step value 进行加速,直到速度达到最大的平移速度。
- Shift Decelerate: 按照设置的步进平移,按住 Shift 键后,平移过程中速度将按照 Shift Step value 进行减速,直到速度达到最小的平移速度。
- Ballistic: 根据光标移动速度调节平移速度,按住 Shift 键后,将按照 Shift Step value 进行平移。
- Adaptive: 恒定速度平移,该项为系统默认选项。

(2) Speed(速度)。当在风格项中选择了 Adaptive 时,将可以设置速度设置文本框。 从中可以进行缩、放步长的设置,有两种单位,即 Pixels/Sec(像素/秒)和 Mils/Sec。

5) Space Navigator Options(空间导航选项)

- 选中 Disable Roll 选项时,将禁止空间导航。
- 6) Polygon Rebuild(重新覆铜)
- Repour Polygons After Modification: 选中该选项,自动重铺修改过的铜。
- Repour all dependent polygons after editing:选中该选项,自动重铺编辑过的铜。
- 7) File Format Change Report(文件格式变更报告)
- Disable opening the report from older versions: 选中该选项,打开之前版本创建

的文件将不会创建报告。

- Disable opening the report from newer versions: 选中该选项,打开更新版本创建的文件将不会创建报告。
- 8) Paste from other applications(从其他应用粘贴文件)

Preferred format(选择粘贴文件格式)可以设置 Metafile 和 Text 两种类型。

- Metafile: 优先处理图元文件,如果没有图元文件,则将处理文本数据。
- Text: 处理文本数据,忽略图元文件,如果没有文本数据,则将处理图元文件。
- 9) Collaboration(协作)
- Shared file: 选中该选项并且选择文件存放路径用于服务器协作。
- Altium Vault: 选中该选项,允许通过服务器协作。
- 10) Move Rooms Options(Room 移动选项)

Ask when moving rooms containing No Net/Locked Objects:选中该选项,当移动 不含网络或锁定对象的 Room 时将会弹出确认对话框。

2. Display(显示)设置

显示参数设置对话框如图 3-21 所示。

PCB Editor – Display		
Display Options	Layer Drawing Order	
<ul> <li>Antialiasing</li> <li>Use Animation</li> <li>Highlighting Options</li> <li>Highlight in Full</li> <li>Use Transparent Mode When Masking</li> <li>Show All Primitives In Highlighted Nets</li> <li>Apply Mask During Interactive Editing</li> <li>Apply Highlight During Interactive Editing</li> </ul>	Multi Layer Top Overlay Bottom Overlay Connect Layer Current Layer Signal Layers Top Paste Bottom Paste Top Solder Mask Bottom Solder Mask Internal Plane Layers Drill Guide Keep Out Layer Mechanical Layers Drill Drawing Visible Grids	Promote Demote Default



- 1) Display Options(显示选项)
- Antialiasing: 使能 3D 抗锯齿。
- Use Animation: 在缩放、翻转 PCB 或开关层的时候启用动画效果。
- 2) Highlighting Options(高亮选项)
- Highlight in Full(完全高亮):选中的对象以当前选择颜色高亮显示,不选中时所选对象仅以当前所选颜色显示轮廓。
- Use Transparent Mode When Masking: 当对象被屏蔽时使用透明模式显示。
- Show All Primitives In Highlighted Nets:选中该选项,在单层模式下,系统将显示所有层中的对象(包括隐藏层中的对象),而且当前层被高亮显示出来。取消选中状态后,在单层模式下,系统只显示当前层中的对象,多层模式下所有层的对象

都会以高亮的网格颜色显示出来。

- Apply Mask During Interactive Editing: 在交互布线时会将未选择的对象调暗, 方便选中的网络布线。
- Apply Highlight During Interactive Editing(交互编辑时应用高亮):选中该选项,在交互式编辑模式仍可以高亮对象,在 View Configuration panel(视图设置) 对话框设置中的系统高亮显示颜色。
- 3) Layer Drawing Order(图层绘制指令)

可以设置图层重新绘制的顺序,最上面的层是出现在所有图层顶部。

- Promote: 单击一次选中的层将上移一个位置。
- Demote: 单击一次选中的层将下移一个位置。
- Default:恢复默认排序。
- 3. Board Insight Display(板级细节显示)

板级细节显示菜单设置参数如图 3-22 所示。

PCB Editor – Board Insight Display	
Pad and Via Display Options	Available Single Layer Modes
Use Smart Display Color  Font Color Iransparent Background	Hide Other Layers Gray Scale Other Layers Monochrome Other Layers
Background Color	Live Highlighting
Min / Max Font Size 5 0 40 0	Enabled  Live Highlighting only when Shift Key Down Outline Color
Font Style	Show Locked Texture on Objects
Minimum Object Size 20 🗘 pixels	Never     Always     Only When Live Highlighting

图 3-22 Board Insight Display 设置

- 1) Pad and Via Display Options(焊盘与过孔显示选项)
- Use Smart Display Color:选中此项,软件自动控制显示焊盘与过孔详情的字体特征,否则可以手动设置。
- Font Color: 设置显示焊盘与过孔详情的字体颜色。
- Transparent Background:设置透明背景。选中此项,设置显示焊盘与过孔详情为透明背景。
- Background Color:设置背景颜色。
- Min/Max Font Size:设置字体大小的限制值。
- Font Name:显示当前设置用于显示焊盘与过孔详情的字体,通过下拉菜单可以 修改字体。
- Font Style: 设置显示字体的风格,包括 Bold(加粗)、Bold Italic(斜体加粗)、Italic (斜体)、Regular(常规)。

- Minimum Object Size: 设置显示焊盘与过孔详情对象的最小尺寸,以像素为 单位。
- 2) Available Single Layer Modes(可选的单层模式)
- Hide Other Layers:显示选中的层,隐藏其他层。
- Gray Scale Other Layers: 高亮选中的层,其他层变灰。
- Monochrome Other Layers: 高亮选中的层,其他层对象显示灰色阴影。
- 3) Live Highlighting(实时高亮)
- Enabled: 选中此项,当光标移动到网络上,相应的网络高亮。
- Live Highlighting only when Shift Key Down: 选中此项,按住 Shift 键,网络才 会高亮。
- Outline Color:设置轮廓颜色。
- 4) Show Locked Texture on Objects(显示锁定标识)

该栏用于设置何时显示锁定对象的标识,锁定标识是一个钥匙图案。

- Never: 从不显示锁定标识。
- Always: 始终显示锁定标识。
- Only When Live Highlighting: 当锁定的对象处于高亮时显示锁定标识。
- 4. Board Insight Modes(板级细节模式)

PCB 板级细节模式设置参数如图 3-23 所示。

Display Heads Up Information       ✓ Insert Key Resets Heads Up Delta Origin         ✓ Use Background Color       ✓ Mouse Click Resets Heads Up Delta Origin         Hover Mode Delay       500 ◇ Millisecond(s)         Heads Up Opacity       25 ◇ %         Hover Opacity       75 ◇ %         sight Modes       Font         Sight Modes       Font         Sight Modes       Font         Oursor Location       ✓         ✓       Arial       10         Last Click Delta       ✓       Arial       0         Summary       ✓       Arial       8       Bold         Violation Details       ✓       Arial       8       Bold	-F2								
✓ Use Background Coloi       ✓ Mouse Click Resets Heads Up Delta Origin         Hover Mode Delay       500 ◇ Millisecond(s)         Heads Up Opacity       25 ◇ %         Hover Opacity       75 ◇ %         sight Modes       Font         Description       Heads Up       Hover Popup         Poscription       Heads Up       Hover         Visible Display Modes       Font         Size       Style       Color         Cursor Location       ✓       Arial       10       Bold         Current Layer       Arial       10       Bold       Image: Style       Color         Summary       ✓       Arial       8       Bold       Image: Style       Color         Violation Details       ✓       Arial       8       Bold       Image: Style       Color	Display Heads U	Jp Informat	tion			✓ Insert Ke	ey Resets Head	ds Up Delta	a Origin
Hover Mode Delay 500 $\diamond$ Millisecond(s) Heads Up Opacity 25 $\diamond$ % Hover Opacity 75 $\diamond$ % sight Modes Sight Modes Sigh	✓ Use Background	d Colo			)	Mouse C	Click Resets He	ads Up De	lta Origin
Heads Up Opacity 25 🔷 %	lover Mode Delay	500 🔇	Millis	econd(s)					
Hover Opacity 75 $\diamond$ % sight Modes Sight Modes Description Heads Up Hover Popup Panel Font Size Style Color Cursor Location $\checkmark$ $\checkmark$ Arial 10 Bold Last Click Delta $\checkmark$ $\checkmark$ Arial 10 Bold Current Layer Arial 10 Bold Snap Grid $\checkmark$ $\checkmark$ Arial 8 Bold Summary $\checkmark$ Arial 8 Bold Summary $\checkmark$ Arial 8 Bold Net Details $\checkmark$ $\checkmark$ Arial 8 Bold Current Layer $\checkmark$ Arial 8 Bold	leads Up Opacity	25 \$	> %				]		
sight Modes       Visible Display Modes     Font       Description     Heads Up     Hover     Popup     Panel     Font     Size     Style     Color       Cursor Location     Image: Cursor Location <td< td=""><td>lover Opacity</td><td>75</td><td>5 %</td><td></td><td></td><td><u> </u></td><td></td><td>(</td><td>]</td></td<>	lover Opacity	75	5 %			<u> </u>		(	]
sight Modes          Visible Display Modes       Font         Description       Heads Up       Hover       Popup       Panel       Font       Size       Style       Color         Cursor Location       ✓       ✓       Arial       10       Bold       Integration       Integratin       Integration <td< th=""><th></th><th></th><th></th><th></th><th></th><th></th><th></th><th></th><th>-</th></td<>									-
Visible Display Modes     Font       Description     Heads Up     Hover     Popup     Panel     Font     Size     Style     Color       Cursor Location     ✓     ✓     Arial     10     Bold     Image: Solid	ight Modes								
Description     Heads Up     Hover     Popup     Panel     Font     Size     Style     Color       Cursor Location     ✓     ✓     Arial     10     Bold     Image: Style     Color       Last Click Delta     ✓     ✓     Arial     10     Bold     Image: Style     Color       Current Layer     ✓     Arial     10     Bold     Image: Style     Color       Summary     ✓     ✓     Arial     8     Bold     Image: Style     Color       Heads Up Shortcut     ✓     ✓     Arial     8     Bold     Image: Style		V	isible Dis	play Mode	s		ł	ont	
Cursor Location       Image: C	Description H	leads Up	Hover	Popup	Panel	Font	Size	Style	Color
Last Click Delta     Image: Constraint of the second	Cursor Location					Arial	10	Bold	
Current Layer     Arial     10     Bold       Snap Grid     Image: Current Layer     Arial     8     Bold       Summary     Image: Current Layer     Arial     8     Bold       Heads Up Shortcut     Image: Current Layer     Arial     8     Bold       Violation Details     Image: Current Layer     Arial     8     Bold       Net Details     Image: Current Layer     Arial     8     Bold	last Click Delta					Arial	10	Bold	
Snap Grid     Image: Constraint of the second	Current Layer	$\square$	$\square$			Arial	10	Bold	
Summary     Image: Arial     8     Bold       Heads Up Shortcut     Image: Arial     8     Bold       Violation Details     Image: Arial     8     Bold       Net Details     Image: Arial     8     Bold       Image: Comparent Details     Image: Arial     8     Bold	Snap Grid		$\overline{\checkmark}$			Arial	8	Bold	
Heads Up Shortcut     Image: Arial     8     Bold       Violation Details     Image: Arial     8     Bold       Net Details     Image: Arial     8     Bold       Image: Comparent Details     Image: Arial     8     Bold	Summary		$\overline{\checkmark}$			Arial	8	Bold	
Violation Details Net Details Commencent Details Commencent Detail Commencent	Heads Up Shortcut		$\overline{\checkmark}$			Arial	8	Bold	H
Net Details Arial 8 Bold	violation Details		$\overline{\checkmark}$			Arial	8	Bold	
	Net Details			H	H	Arial	8	Bold	H
	Component Datail		H	R	H	Arial	0	Dald	

图 3-23 Board Insight Modes 设置

- 1) Display(显示)
- Display Heads Up Information:选中此项显示抬头信息,为工作区的左上角,一般信息包括格点坐标、尺寸、层和动作等。
- Use Background Color: 选中此项抬头信息在透明背景上显示。
- Insert Key Resets Heads Up Delta Origin:选中此项,按 Ins键将光标位置与原 点位置的偏移量清零。偏移量数据显示可通过快捷键 Shift+D 打开或者关闭。
- Mouse Click Resets Heads Up Delta Origin:选中此项,按鼠标左键将光标位置 与原点的偏移量清零。
- Hover Mode Delay: 设置悬停显示延时。
- Heads Up Opacity:设置抬头显示透明度。
- Hover Opacity:设置悬停显示透明度。
- 2) Insight Modes(细节模式)

Grid 网格列出了可以在抬头信息和悬停信息内显示的内容,用户可以自由选择,面板栏的信息选中后将会显示在属性面板里,弹出栏的信息会在弹出的对话框中显示。按 Shift+X键会弹出光标处的对象信息,按Shift+V键会弹出光标处冲突信息。

5. Board Insight Color Overrides(板级细节显示颜色)

选择板级细节显示的基本图案,可用图案为 None(Layer Color),即[无(图层颜色)]; Solid(Override Color),即[纯色(替代颜色)]; Star(星形); Checker Board(棋盘格,默认设置); Circle(圆形); Stripe(条纹)。

还可以通过 Zoom Out Behavior(缩放行为)对上述图案进行设置。

- Base Pattern Scales: 缩放基本图案。
- Layer Color Dominates: 缩放时板层颜色占主导,直到颜色变化不明显为止。
- Override Color Dominates: 缩放时替代颜色占主导,直到颜色变化不明显为止。
- 6. DRC Violations Display(规则冲突显示)

设置出现 DRC 错误或告警显示的样式,覆盖的颜色则可在 View Configuration 面板 设置。可以选用的样式有 None(Layer Color),即不设置覆盖样式,仅显示图层颜色; Solid(Override Color)(纯色); Style A(感叹号图案); Style B(X 图案)。

7. Interactive Routing(交互式布线)

交互式布线在 PCB 设计中使用较多,设置参数如图 3-24 所示。

1) Routing Conflict Resolution(布线避障设置)

布线过程中使用 Shift+R 键可以轮流切换避障模式。

- Ignore Obstacles: 选中此项,允许布线直接通过障碍,忽略障碍的存在。
- Push Obstacles: 选中此项,布线时可以推挤障碍,如果无法推挤,将显示布线路 径受阻。
- Walkaround Obstacles: 选中此项,布线时将绕过路径上的障碍。
- Stop At First Obstacle: 选中此项,布线将在第一个障碍处停止。

PCB Editor – In	teractive Routing				
Routing Conflict Resolut	ion		Dragging		
✓ Ignore Obstacles			Preserve Angle	When Dragging	
✓ Push Obstacles			Ignore Obstacles		
Walkaround Obsta	cles		Avoid Obstacles (Snap Grid)		
Stop At First Obsta	cle		Avoid Obsta	Avoid Obstacles	
✓ Hug And Push Obs	stacles		Vertex Action	Deform 🔻	
AutoRoute On Cur	rent Layer Itiple Layers		Unselected via/track	Drag	
Current Mode W	alkaround Obstacle	is 🔻	Selected via/track	Drag 💌	
Interactive Routing Opti	ons		Component pushing	Ignore 💌	
Automatically Term Automatically Rem Remove Loops' Remove Net An Allow Via Pushing Display Clearance I Reduce Clearan	ninate Routing Nove Loops With Vias Itennas Boundaries Cce Display Area		Component re- Move compone up to 2 Interactive Routing W Pickup Track Wi Track Width Mode	route nt with relevant routing pins Fidth Sources dth From Existing Routes User Choice	
General			Via Size Mode	User Choice 🔻	
Gloss Effort (Routed)	Weak	•	Favorites		
Gloss Effort (Neighbor)	Strong	•			
Hugging Style	Mixed	-	<u>F</u> avorite Intera	active Routing Widths	
Minimum Arc Ratio	0.000	٢			
Miter Ratio	1.000	٢			
Pad Entry Stability	5	٢			

图 3-24 Interactive Routing 设置

- Hug And Push Obstacles: 选中此项,布线时优先绕行障碍,无法绕过则推挤障碍走线,如果无法推挤,则显示布线路径受阻。
- AutoRoute On Current Layer: 选中此项, 允许在当前层进行自动布线。
- AutoRoute On Multiple Layers:选中此项,允许在所有线路层上进行自动布线。
- Current Mode:显示当前选择的避障模式。
- 2) Interactive Routing Options(交互式布线选项)
- Automatically Terminate Routing:选中此项,当你完成一个路径的连接将自动 退出布线模式,否则继续保持。
- Automatically Remove Loops:选中此项,当你对一个路径进行重新布线或优化 布线时,会自动删除冗余的布线。
- Remove Loops With Vias: 选中此项,删除冗余路径时,路径上的过孔也会删除。
- Remove Net Antennas:选中此项,将删除未形成完整路径(即只有一端连接有焊盘)的线或圆弧,防止形成天线。
- Allow Via Pushing:选中此项,允许布线避障模式设置为 Push Obstacles 和 Hug And Push Obstacles 时推挤过孔。
- Display Clearance Boundaries:选中此项,进行布线时将会显示设置间距边界,可以 很清楚地看到允许走线的空间,布线过程中可通过 Ctrl+W 键开启或关闭该功能。

- Reduce Clearance Display Area: 选中此项,缩小间距界限显示范围,实际效果是 淡化间距边界的清晰度。
- 3) General(常规设置)

主要用于设置平滑走线,减少走线产生的小圆点、小线段等。

- Gloss Effort(Routed):从下拉菜单中选择平滑走线效果,有3种方式可以选择, 布线过程中可使用 Ctrl+Shift+G键切换设置。其中,Off 表示走线过程中不启 用该平滑走线,但是在布线结束或拖曳的时候依然会进行清理,适用于已经布板 结束的时候微调;Weak 表示弱平滑模式,适用于处理关键走线或微调布局的时 候;Strong 表示强平滑模式,适用于开始布线的时候。
- Gloss Effort(Neighbor):相邻路径平滑模式,主要用于布线时使用了推挤功能,影响了周围路径的布线,设置模式和切换方式同 Gloss Effort(Routed)。
- Hugging Style:选择绕行障碍的方式,有3种方式,即Mixed(混合模式)、45度角和圆形。
- Minimum Arc Ratio: 设置最小圆弧比, Arc Radius=Min Arc Ratio×Arc Width, 在 any angle interactive routing 和 Mixed Hugging style 生效, 在 corner routing 和 Rounded Hugging Style 不生效, 一般设置为 0。
- Miter Ratio: 设置斜接比,当前斜接比下可走的U形的最小宽度即为斜接比乘以 走线宽度。输入大于或等于0的值,斜接是指在布线过程中为防止形成90度角 而自动添加的短对角线段。斜接的大小由当前斜接比确定。默认功能是拖动线 段时,任何附加的斜接也会被拖动。按C键可选择在拖动时不添加斜接。再次 按C键即可重新启用拖动时添加斜接功能。
- Pad Entry Stability: 进盘稳定性,平滑走线时保护从焊盘中心出线的走线。
- 4) Dragging(拖曳)
- Preserve Angle When Dragging: 选中此项,拖曳过程中保持角度。
- Ignore Obstacles: 忽略障碍。
- Avoid Obstacles(Snap Grid): 基于格点避开障碍。
- Avoid Obstacles: 避开障碍。
- Vertex Action: 拐点动作配置,使用空格键切换模式。其中,Deform 表示断开或 延长连接线保证拐点跟随光标移动; Scale 表示保持拐角形状,重定义连接线的 尺寸保证拐点随光标移动; Smooth 表示重新定义拐角形状,每个受影响的拐角 都插入圆弧变成弧形拐角。
- Unselected via/track:设置未选择的过孔或线的默认动作(移动、拖曳)。
- Selected via/track:设置选中的线或过孔的默认动作(移动、拖曳)。
- Component pushing:设置元件避障动作,按R键切换模式。其中,Ignore表示忽略其他元件,默认设置, Push表示推挤其他元件, Avoid表示避开其他元件。
- Component re-route: 选中此项,移动元件后将自动重新连接元件网络,按 Shift+R 键关闭该功能。
- Move component with relevant routing:选中此项,移动元件时相应的走线将同步移动(Components + Via Fanouts + Escapes + Interconnects)。使用快捷键

#### <sup>·</sup> Altium Designer电子设计——原理图、PCB设计、电路仿真与信号完整性分析(微课视频版)

Shift+Tab选择设置,其中,up to为指定引脚数,如果元件引脚数大于该设置数量,则上述操作无效。

5) Interactive Routing Width Sources(交互式布线线宽源)

- Pickup Track Width From Existing Routes: 选中此项,将从现有的布线选择线宽。
- Track Width Mode: 设置布线线宽模式, User Choice 表示使用线宽对话框选择, 按 Shift+W 键弹出对话框; Rule Minimum 表示布线以线宽规则的最小线宽布 线; Rule Preferred 表示布线以线宽规则的推荐线宽布线; Rule Maximum 表示 布线以线宽规则的最大线宽布线。
- Via Size Mode:设置过孔尺寸模式,User Choice 表示使用过孔尺寸对话框选择, 按 Shift+V 键弹出对话框; Rule Minimum 表示按过孔规则的最小尺寸放置过 孔; Rule Preferred 表示按过孔规则的推荐尺寸放置过孔; Rule Maximum 表示 按过孔规则的最大尺寸放置过孔。
- 6) Favorites(设置常用的线宽尺寸)

此外, True Type Fonts-TrueType 进行字体设置, Reports 设置 PCB 生成的各种报告(规则检查、网络状态、板信息、BGA 扇出、移动器件原点到格点, 层堆叠信息)包含的文档类型和存储位置, Layer Colors 可以设置 PCB 各板层颜色。

在学习和使用过程中,设计者可以自行尝试修改各项参数后观察系统的变化,单击参数设置对话框左下角的 Set To Defaults 按钮,在下拉菜单中进行选择,就可以恢复到系统原来的默认值。还可以通过 Save 按钮将自己设置的参数保存起来,以后通过 Load 按钮导入使用。

# 实验 3: 使用 PCB 向导创建 PCB 封装



绘制 16 引脚的贴片型 IR2113 的 PCB 封装, 如图 3-25 所示。

#### 图 3-25 IR2113 的 PCB 元件尺寸

根据图 3-25 中的标注可知,长度的单位为毫米(mm),[]中的数字为对应的英寸 (inches),前面已经学过单位转换关系: linches=1000mils=25.4mm。

第3章 PCB封装--

(1)选中 3.2 节中新建的 My. PcbLib,在 PCB 元件编辑库中,选择菜单栏中的 Tools→ Footprint Wizard 命令,如图 3-26 所示,出现元件封装向导对话框,如图 3-27 所示。

	电源设
Eile Edit View Project Place Projects  C Search	Tools       Reports       Window       Help         Symbols   Footprints   3D Models         New Blank Footprint         IPC Compliant Footprint Wizard         IPC Compliant Footprints Batch generator         Footprint Wizard
开关电源.DsnWrk	Remove Footprint
▲ Source Documents ● [1] 电源设计.SchDoc ■ ● 小设设计.PcbDoc	Manage 3D Bodies for Library Manage 3D Bodies for Current Component Extract 3D Models 3D Body Placement
PCB Library Documents My.PcbLib SamacSys.PcbLib Schematic Library Docu	Convert Update PCB With Current Footprint Update PCB With <u>A</u> ll Footprints Add Designators for Assembly Drawing
▲ Source Documents ■ [1] 驱动设计.SchDoc ■ 取动设计.PcbDoc	Clear Server Links Library <u>S</u> plitter Wizard SVN Database Library Maker
▶ SE AltiumLL.PrjScr	Layer Stac <u>k</u> Manager <u>P</u> references Import Mechanical Lavers
	Export Mechanical Layers

图 3-26 元件向导



#### 图 3-27 元件封装向导对话框

(2) 单击 Next 按钮后,选择封装模式,本例选择 SOP 封装,单位默认为 mil,如图 3-28 所示。

不同类型的封装如表 3-3 所示。

	Footprint Wizard
Component p Page Instructions	atterns
Select from the	list the pattern of the component you wish to create:
	Ball Grid Arrays (BGA)
	Capacitors
	Diodes
	Dual In-line Packages (DIP)
	Edge Connectors
	Leadless Chip Carriers (LCC)
	Pin Grid Arrays (PGA)
	Quad Packs (QUAD)
	Resistors
	Small Outline Packages (SOP)
What unit woul	d you like to use to describe this component?
	Select a unit: Imperial (mil)

图 3-28 封装模型

表 3-3 不同类型的封装

封 装 名 称	封 装 类 型	封 装 名 称	封 装 类 型
BGA	球形阵列封装	Capacitors	电容类型
Diodes	二极管类型	DIP	双列直插式类型
Edge Connectors EC	边沿连接类型	LCC	无针脚贴片封装
PGA	指针栅格阵列类型	QUAD	四边形封装类型
Resistors	电阻类型	SOP	小外形封装
SBGA	交错球形网格阵列	SPGA	交错引脚网格阵列

(3) 单击 Next 按钮后,进入焊盘尺寸设置。从图 3-25 中可知,每个引脚的宽度为 0.0138~0.0192,预留引脚与焊盘间的缝隙,可将引脚的宽度设置为 0.03inch,即 30mil, 同理引脚长度设置为 80mil,如图 3-29 所示。

Footprint Wiz	zard	×
Small Outline Packages (SOP) Define the pads dimensions		
What dimensions should the pads have?		
Type in the values of the pads' dimensions.	80mil	
	30mil	
Cancel	<u>Back</u> <u>N</u> ext Finis	h

图 3-29 设置焊盘尺寸

(4) 单击 Next 按钮后,进入焊盘布线设置,确认焊盘间的距离,同样地,需要预留引脚与焊盘间的缝隙,本例设置为 50mil 和 370mil,如图 3-30 所示。

Footprint Wize	ard ×
Small Outline Packages (SOP) Define the pads layout	
How should the pads be relatively positioned?	
Type in the values of the pad to pad distances.	
50mil	370mil
Cancel	Back Next Finish

图 3-30 设置焊盘间隙

(5) 单击 Next 按钮后,进入外沿线宽设置,默认 10mil,如图 3-31 所示。

Footprir	nt Wizard ×
Small Outline Packages (SOP) Define the outline width	
What is the width of the outline?	
Type in the value of the outline width.	
Cano	cel Back Next Finish

#### 图 3-31 设置外沿线宽

(6) 单击 Next 按钮后,设置焊盘数目,本例设置为 16,如图 3-32 所示。

(7) 单击 Next 按钮后,进入封装命名界面,默认封装名为封装类型+焊盘数目,本例为 SOP16,如图 3-33 所示。

(8) 单击 Next 按钮后,进入封装制作完成界面,单击 Finish 按钮后,完成制作,工作 区会显示当前制作的封装,如图 3-34 所示。

第3章 PCB封装

Footprint W	izard	×
Small Outline Packages (SOP) Set number of the pads		
How many pads should this SOP have?		
Select a value for the total numer of pads:	8	8
Cancel	<u>Back</u> <u>N</u> ext	Finish

图 3-32 设置焊盘数目

Footp	rint Wizard	
Small Outline Packages (SOP) Set the component name		
What name should this SOP have?		
SOP16		

#### 图 3-33 设置封装名称

(9)设置焊盘形状。放置焊盘时按 Tab 键,或者放置焊盘后双击焊盘,打开属性面板,如图 3-35 所示。

Shape 表示焊盘外框的形状,有 Round(圆形)、Rectangular(矩形)、Octagonal(八角形)、Rounded Rectangle(圆角矩形)。焊盘通孔的形状可设置为 Round(圆形)、Rect(正方形)、Slot(槽)。

本例将1号焊盘外形设置为 Rounded Rectangle,其余焊盘外形设置为 Round,不需要通孔,将 Hole Size(通孔尺寸)设置为 0mil。



图 3-34 封装样式

	✓ Pad Stack
	16 Hide preview
2	15
3	14
4	13
5	12
	11
	10
8	9 Simple Top-Middle-Botl Full Stack
	Shape Round
	(X/Y) Round
an a	Corner Radius Octagonal
inical 1 🔲 Top Overlay 📕 Bottom Overlay 🔳 Top P	aste 🔲 1 object is selected 🔲 Rounded Rectangle

图 3-35 设置焊盘类型

(10) 选择 Place→Extruded 3D Body 命令,绘制 3D 模型,3D 模型是 PCB 的 3D 模型外观图(通常元件公司会提供 3D 模型库,用户直接导入即可)。

绘制 3D 模型有 4 种类型: Generic(一般)、Extruded(突出)、Cylinder(圆柱体)和 Sphere(球体)。

- Rotation:设置 X、Y、Z 方向的旋转角度。
- Standoff Height:设置元件距离板子高度。
- Overall Height:设置元件总高度。
- Radius:设置球形、圆柱形的半径。

本例中,选择 Extruded 类型,将 Overall Height 设置为 10mil,依次绘制矩形的 4个

第 3 章

PCB封装

点,如图 3-36 所示。

(11) 绘制封装物理边界。封装物理边界指 的是该封装所占用的实际尺寸,物理边界内不可 以放置其他封装。在 Mechanical 层上,选择 Place→Line 命令,绘制矩形轮廓,如图 3-37 所 示,在层管理器中可以添加物理层绘制焊盘。

(12) 单击 PCB Library 面板中 Footprints 栏中的 Edit 按钮,可以编辑该封装的属性,主要 有 Name (封装名)、Description (封装描述)、 Type(类型)、Height(高度)和 Area(所占用面 积)。本例中芯片高度为 0.1043 inch, 预留一部 分空间,设置为110mil,如图 3-38 所示。



图 3-36 绘制 3D 模型

0 sq.inch

ОК

Area



实际应用中,有些元件的封装尺寸不规则,无法使用向导创建,可以通过元件的数据 手册中实际参数尺寸进行手工绘制,用前面讲到的直线或者曲线绘制外形轮廓,然后添 加各个引脚对应的焊盘,添加1号引脚位置的标识即可。

## 实验4. 手工绘制不规则封装

绘制 PA85 的封装,如图 3-39 所示。

(1) 元件命名。打开 PCB 元件封装编辑器,选择 Tools→New Blank Footprint 命 令,也可以在 PCB Library 面板的 Footprint 区域右击,还可以直接单击 Footprints 栏中 的 Add 按钮,如图 3-40 和图 3-41 所示。

(2) 新建封装后, Footprint 区域会显示一个名为 PCBCOMPONENT 1 的元件, 双 击该元件,可以在弹出的对话框中设置元件的名称、描述等属性,如图 3-42 所示。



#### NOTES: Dimensions are inches & [mm]. Triangle printed on lid denotes pin 1. 1. 2.

图 3-39 PA85 封装尺寸

ools <u>R</u> eports <u>W</u> indow <u>H</u> elp	
New Blank Footprint	
IPC Compliant Footprint Wizard	
IPC Compliant Footprints Batch gene	rator
Eootprint Wizard	
Remove Footprint	
Footprint Properties	
Manage 3D Bodies for Library	
Manage 3D Bodies for Current Comp	onent
Extract 3D Models	
3D Body Placement	•
Convert	•
Update PCB With Current Footprint	
Update PCB With All Footprints	
Add Designators for Assembly Drawing	ng
Clear Server Links	
Library Splitter Wizard	
SVN Database Library Maker	
Layer Stack Manager	
Preferences	
Import Mechanical Layers	
Export Mechanical Layers	

.246 [6.25]

.161 [4.08]

-.161 [4.08]

-.246 [6.25]

.000



#### 图 3-40 在菜单栏中新建封装

## 图 3-41 在 PCB Library 中新建封装

Footprints				PCB Library Footprint	[mil]	×
Name	Pads	Primitiv				
PCBCOMPONENT_1		0	Name	PA85		
SOP16	16	22	Description	APEX-PA85-8Pin		
Place Add	Delete	Edit	Туре	Standard		
Footprint Primitives			Height	Omil	Area	0 sq.inch
Type Na A X-S	Size   Y-Siz	e Layer	·			OK Cancel

#### 图 3-42 设置元件封装属性

(3)单位设置。从图 3-39 中可以看出,数据手册的单位有 inches 和 mm 两种,用户可选择一种进行绘制。在 PCB 中可以通过选择 View→Toggle Units 命令在 mil 和 mm 间进行切换单位,也可以通过 Q 键切换单位。本例选用 mil 作为绘制的长度单位。

(4)确定焊盘位置。焊盘主要用于将元件引脚焊接固定在 PCB 上,并将引脚与 PCB 上的铜模导线连接起来,实现电气意义上的连接。由封装尺寸图可知,8 个焊盘中心在直 径为 500mil 的圆弧上,按顺时针排序,其中第一个焊盘与中心线夹角 140°,相邻焊盘间 的中心角为 40°。首先在 Top Overlay(顶层丝印层)绘制圆弧,选择 Place→Arc(Center) 命令,可先大致画出弧形的形状,如图 3-43 所示,再双击该弧线,在 Properties 面板中修 改弧形参数,如图 3-44 所示。



图 3-43 绘制弧形



图 3-44 修改弧形参数



在对应位置放置焊盘(注意十字交叉要重合)后,可双击焊盘修改该焊盘的属性,本例中只设置 Designator,将其属性设置为 8,如图 3-46 所示。



图 3-45 放置焊盘

图 3-46 修改焊盘参数

也可以在放置焊盘时,按Tab键修改属性,如图 3-47 所示,然后按回车键。



图 3-47 放置焊盘时修改参数

可调整弧线到合适的角度,依次放置其余焊盘。

焊盘有 Round(圆形)、Rectangular(矩形)、Octagonal(八边形)、Rounded Rectangle (圆角矩形)4种形状。

注意:焊盘编号要与原理图的引脚号保持一致,否则后续 PCB 工程中封装无法使用。

本例主要学习如何通过智能粘贴命令实现焊盘的放置。

复制焊盘 8 后,在菜单栏中选择 Edit→Paste Special 命令,系统弹出如图 3-48 所示的粘贴属性对话框,包括 Paste on current layer(粘贴到当前层)、Keep net name(保持网络标号)、Duplicate designator(复用元件标号)、Add to component class(添加元件类),

第3章

PCB封装

以及 Paste(粘贴)和 Paste Array(阵列粘贴)。

单击 Paste Array 按钮后,系统弹出图 3-49 所示的对话框。

- Placement Variables(放置变量): Item Count(粘贴数量)和 Text Increment(元 件标号增加步进值,注意:正数是逆时针编号,负数是顺时针编号,本例为-1)。
- Circular Array(圆形阵列): Rotate Item to Match (匹配旋转角度)、Spacing(degrees) (旋转角度值)。
- Linear Array(线性阵列): X-Spacing、Y-Spacing(粘贴对象 X、Y 轴距离)。

	Setup Paste Array		
	Placement Variables	Array Type	
Parto Special X	Item Count 8	Circular	
	Text Increment -1	Linear	
tributes	Circular Array	Linear Array	
ep net name	Rotate Item to Match	X-Spacing 1000mil	
ate designator	Spacing (degrees) 40.000	Y-Spacing Omil	
nponent class			
Paste Array Cancel		OK Cancel	
48 智能粘贴	图 3-49 粘	贴阵列设置	

参照图 3-49 参数设置后单击 OK 按钮,依次单击旋转中心(本例设置的原点)和旋转 对象(焊盘 1),即可生成如图 3-50 所示的焊盘。

(6)绘制外形轮廓,即该元件封装在电路板占用的空间尺寸,根据参数手册实际大小和形状绘制,同样在 Top Overlay 绘制,可通过快捷键 Shift+空格键切换布线模式进行曲线的绘制。最终如图 3-51 所示。



#### 图 3-50 绘制焊盘



图 3-51 绘制外形轮廓

(7)设置封装参考点。参考点是每个 PCB 封装的几何原点,选中某个元件或者移动 该元件时,光标会自动跳到该参考点的位置,方便移动和对齐元件,通常 PCB 封装要设置 参考点。在菜单栏中选择 Edit→Set Reference 命令,可以设置参考点为 Pin1(焊盘 1)、 Center(封装中心)和 Location(在图中通过鼠标指定位置),本例选择 Center。

(8) 添加 3D 模型。在封装编辑环境中,选择 Place→3D Body 命令,打开 3D 模型导 入对话框,选择合适的. Step 后缀的文件。

注意: 3D 模型首先需要自己绘制 3D 图形,该步骤省略后不影响使用,但后续无法在 PCB 图中查看该元件的 3D 模型。

(9) 绘制 3D 模型。在封装编辑环境中,选择 Place→ Extruded 3D Body 命令,软件自动跳到 Mechanical 层, 并出现一个十字光标,按 Tab 键弹出参数设置,如图 3-52 所示。

3D 模型主要有 Generic(通用型)、Extruded(挤压型)、Cylinder(圆柱形)和 Sphere(球体形)四类,只需根据需要选择类型并设置其 Overall Height(总体高度)和 Standoff Height(相对于 PCB 表面的悬浮高度)即可。

(10) 保存封装。

元件封装向导适合一些引脚少的封装,若芯片的引 脚数目较多,可使用 IPC 封装向导绘制,IPC 封装向导是 根据各个不同规格自动计数引脚长度。

D Model Type	B			
Generic E	xtruded	Cylinder	Sphere	
Overall He	ight 10	)mil		
Standoff He	ight 0	0mil – +		
exture				
Texture	File			
Ce	nter Or	nil	0mil	
Size		nil	0mil	
nap Points				
Display				
Override C	olor			
Opa	acity 10	0%		

第

3章 PCB封装

图 3-52 3D 模型参数设置

## 实验 5: 创建 3D 元件封装

绘制 STM32F103C 芯片的封装,如图 3-53 所示。尺寸参数如表 3-4 所示。



图 3-53 STM32F103C 封装参数

Symbol	millimeters			inches		
Symbol	Min	Туре	Max	Min	Туре	Max
А			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
с	0.090		0.200	0.0035		0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3		5.500			0.2165	
е		0.500			0.0197	
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	—

#### 表 3-4 STM32F103C 尺寸参数

(1) 打开封装库文件,选择 Tools→New Blank Footprint 命令新建封装,选择 Tools→
 IPC® Compliant Footprint Wizard 命令,系统弹出 IPC 封装向导,如图 3-54 所示。



#### 图 3-54 IPC 封装向导

(2) 单击 Next 按钮,选择封装类型。本实验中绘制的封装为 LQFP,选择 PQFP 类型(LQFP 与 PQFP 封装仅厚度不同),如图 3-55 所示。

(3) 单击 Next 按钮进入封装外形尺寸设计,按照图 3-53 中指示和表 3-4 中的数据 依次填写,如图 3-56 所示。

	IPC® Compl	iant Footprint Wizard	
elect Compo	nent Type		
Select the fami	ily of components you wish to create.		
Component Ty	pes		
Name	Description	Included Packages	The selected component is PQFP.
BGA	Ball Grid Array	BGA, CGA	This will allow you to generate PQFP, PQFP Exposed Pad
BQFP	Bumpered Quad Flat Pack	BQFP	packages.
CAPAE	Electrolytic Aluminum Capacitor	CAPAE	
CFP	Ceramic Dual Flat Pack - Trimmed and formed Gullwing Leads	CFP	
Chip Array	Chip Array	Chip Array	
DFN	Dual Flat No-lead	DFN	
CHIP	Chip Components, 2-Pins	Capacitor, Inductor, Resistor	
CQFP	Ceramic Quad Flat Pack - Trimmed and formed Gullwing Leads	CQFP	
DPAK	Transistor Outline	DPAK	
LCC	Leadless Chip Carrier	LCC	the second se
LGA	Land Grid Array	LGA	
MELF	MELF Components, 2-Pins	Diode, Resistor	
MOLDED	Molded Components, 2-Pins	Capacitor, Inductor, Diode	
PLCC	Plastic Leaded Chip Carrier, Square - J Leads	PLCC	
PQFN	Pullback Quad Flat No-Lead	PQFN	
PQFP	Plastic Quad Flat Pack	PQFP, PQFP Exposed Pad	
PSON	Pullback Small Outline No-Lead	PSON	
QFN	Quad Flat No-Lead	QFN, LLP	
QFN-2ROW	Quad Flat No-Lead, 2 Rows, Square	Double Row QFN	▼

图 3-55 选择封装类型

		IPC® Compliant Footprint Wizard	×
PQFP Package Overall Dime Enter the required package values.	ensions		BORGOREN
Lead Span Range (E)	Minimum 8.8mm Maximum 9.2mm	T View	Preview
Lead Span Range (D)	Minimum 8.8mm Maximum 9.2mm		
Maximum Height (A) Minimum Standoff Height (A1)	1.6mm 0.05mm	side View	
Pin 1 Location Side of D Center of E			2D
Generate STEP Model Preview			Cancel Back Next Finish

#### 图 3-56 封装外形参数设置

其中 Generate STEP Model Preview 表示生成 STEP 模型。

(4) 单击 Next 按钮进入引脚尺寸设置界面,设置结果如图 3-57 所示。

(5) 单击 Next 按钮进入 Package Thermal Pad Dimensions(封装散热焊盘尺寸)设置,如图 3-58 所示。选中 Add Thermal Pad(添加散热板)复选框并填写散热焊盘尺寸,本例不需要散热焊盘,不设置。

第3章 PCB封装

		IPC® Compliant Footprint Wizard	×
<b>QFP Package Pin Dimens</b> nter the required package values.	ions		- BOBGOGDU
Lead Width Range (B)	Minimum 0.17mm Maximum 0.27mm		Preview
Lead Length Range (L)	Minimum 0.45mm Maximum 0.75mm	Top View	
Pitch (e) Body Width Range (E1)	0.5mm Minimum 6.8mm		
Body Length Range (D1)	Maximum 7.2mm Minimum 6.8mm		
Number of pins (E)	Maximum 7.2mm	Side View	and the second sec
Number of pins (D)	12		
This package has 56 leads		B, ⊣ € L,	
			2D
Generate STEP Model Preview			Cancel Back Next Finish
	 图 〔	3-57 封装引脚尺寸参数设置	2 I
	图:	3-57 封装引脚尺寸参数设置	i.
POEP Package Thermal P	图 〔	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	×
PQFP Package Thermal Pi Enter the required thermal pad val	ad Dimensions	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	
PQFP Package Thermal Pi Enter the required thermal pad vali Add Thermal Pad	ad Dimensions	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	× ROODCOUD Preview
PQFP Package Thermal Pa Enter the required thermal pad vali Add Thermal Pad Thermal Pad Range (E2)	ad Dimensions ues. Minimum Omm Maximum Omm	B-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard Bottom View	E BOBBODD Preview
PQFP Package Thermal Pi Enter the required thermal pad val Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Minimum Omm Maximum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	X COORDOOR Preview
PQFP Package Thermal Pa Enter the required thermal pad val Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Minimum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	Treview
PQFP Package Thermal Pr Enter the required thermal pad vali Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Minimum Omm Maximum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	E COORDER OF CONTRACT
PQFP Package Thermal Pa Enter the required thermal pad val Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Minimum Omm Maximum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	Teriev
PQFP Package Thermal P Enter the required thermal pad val Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Minimum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	Teview
PQFP Package Thermal P Enter the required thermal pad val Add Thermal Pad Thermal Pad Range (E2) Thermal Pad Range (D2)	ad Dimensions ues. Minimum Omm Maximum Omm Maximum Omm	3-57 封装引脚尺寸参数设置 IPC® Compliant Footprint Wizard	Preview

#### 图 3-58 封装散热焊盘尺寸参数设置

(6) 单击 Next 按钮进入 Package Heel Spacing(封装跟距尺寸)设置,指相对的两根 引脚之间根部的尺寸,如图 3-59 所示。一般默认选中 Use calculated values(使用系统计 算值),若取消选中该项,则可自定义输出尺寸大小。

(7) 单击 Next 按钮进入封装焊接片设置界面,同样选择 Use default values(使用系 统默认值),在 Board density Level(板装布线密度等级)中选择 Level B-Medium density



图 3-59 封装引脚跟距尺寸参数设置

(B级-中等密度),如图 3-60 所示。

IPC® Compliant Footprint Wizard	×
PQFP Solder Fillets Enter the required fillet values.	<b>DEREBUG</b>
Solder fillet refers to the shape of the solder joint between the component lead and the PCB pad. Adequate fillet is required to ensure both the strength and reliability of the solder joints. A solder joint may be described by three fillets to end side. Minimum values for solder fillets at the tote, hele and side of the component lead have been determined by IPC+, based on industry empirical knowledge and reliability testing. These values are displayed below, however they may be adjusted to suit specific conditions. Use default values Board density tevel [evel B - Medlum density] Toe Fillet (IT Min) 0.35mm Heel Fillet (IH Min) 0.35mm Side Fillet (JS Min) -0.02mm	Preview
Generate STEP Model Preview Cancel	Back Next Finish

## 图 3-60 封装焊接片参数设置

(8) 单击 Next 按钮进入 Component Tolerances(元件容差)设置界面,同理使用默认 设置 Use calculated component tolerances 计算,如图 3-61 所示。

(9) 单击 Next 按钮进入 IPC Tolerances(IPC 公差)设置界面,同样选择 Use Default Values(使用系统默认值)计算,如图 3-62 所示。

第3章 PCB封装

IPC® Compliant Footprint Wizar	rd ×
PQFP Component Tolerances Enter the required package values.	BBBBBBBB
Component manufacturers usually specify the minimum and maximum value for each package dimensio Component tolerance ranges are derived by subtracting the minimum value from the maximum. These r be adjusted based upon experience from suppliers. Three component tolerances are taken into considera	n. Preview arages may attion:
Use calculated component tolerances	
Tolerance on the overall width of the component, including leads Side D 0.4mm	Side E 0.4mm
Tolerance on the inner distance between the heels of the opposing Side D 0.5831mm	n Side E 0.5831mm
rows of leads Tolerance on the width of the component leads 0.1mm	
	Top View
	Top view
图 3-61 封装元件容差	ē参数设置 α×
PQFP IPC Tolerances Enter the required tolerance values.	
IPC® specifies certain tolerances for a number of standardized surface-mount package types. These toler by this wizard in order to calculate a corresponding PCB footprint. You can modify here the tolerances related to fabrication and placement. Such modification may result in non IPC® compliant PCB footprints.	rances are assumed Preview n the creation of
Use Default Values	
Fabrication Tolerance Assumption	
This allowance may be adjusted according to the accuracy of the PCB fabricator to reproduce the PCB footprint dimensions on the printed board.	0.1mm
Placement Tolerance Assumption	
This allowance may be adjusted according to the accuracy of the assembler to center the component on the PCB footprint.	0.1mm
Courtyard Excess	
The Courtyard of a PCB footprint defines the area required for electrical and mechanical clearance	0.25mm
of both the component and its footprint. The dimensions of the courtyard boundary are calculated by the addition of a courtyard excess to the maximum dimensions of the combined component and footprint. The value of the courtyard excess differs according to the density level of the printed circuit board.	2D

#### 图 3-62 封装 IPC 公差参数设置

Cancel

Back

Next

Finish

(10) 单击 Next 按钮进入焊盘位置和类型设置界面,如图 3-63 所示。

(11) 单击 Next 按钮进入 Silkscreen Dimensions(丝印层中轮廓尺寸)参数设置界面,如图 3-64 所示。

(12) 单击 Next 按钮进入 Courtyard、Assembly and Component Body Information (机械尺寸)参数设置界面,如图 3-65 所示,本例采用默认值。

Generate STEP Model Preview

	IPC® Compliant Footprint Wizard	×
<b>LFP Footprint Dimensions</b> e footprint dimensions can now be inferred from the package o u can review and modify them here.	dimensions.	BOGBGGGG
The footprint has 48 leads and a pitch (P) of 0.50mm. You	u can modify here the calculated dimensions of the footprint.	Preview
✓ Use calculated footprint values		
Pad Dimensions	Top View	
<b>x</b> 0.3mm		
Y 1.45mm		
Pads are trimmed to prevent from extending unde ad Spacing	er body	Aller.
C1 8.45mm		
C2 8.45mm	Эvк	
ad Shape		
Rounded		2D
nerate STEP Model Preview		Cancel Back Next Finish
nerate STEP Model Preview	图 3-63 焊盘位置和类型参数设置	Cancel Back Next Finish
inerate STEP Model Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard	Cancel Back Next Finish
Inerate STEP Model Preview QEP Silkscreen Dimensions e silicarcen dimensions can now be inferred from the packag u can review and modify them here.	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard	Cancel Back Next Finish
nerate STEP Model Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions. Iculated based on the above selection of package and dimensions.	Cancel Back Next Finish
Inerate STEP Model Preview  QFP Silkscreen Dimensions  e silkscreen dimensions can now be inferred from the packag u u an review and modify them here. The recommended silkscreen dimensions have been cal On this page you can further refine the silkscreen aspec silkscreen Line Width 0.2mm	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions. Iculated based on the above selection of package and dimensions. Iculated based on the above selection of package and dimensions.	Cancel Back Next Finish
Inerate STEP Model Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions. trubated based on the above selection of package and dimensions. t by defining the used line width and by modifying the calculated	Cancel Back Next Finish
Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions. trubated based on the above selection of package and dimensions. t by defining the used line width and by modifying the calculated	Cancel Back Next Finish
Period State STEP Model Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions. Inculated based on the above selection of package and dimensions. It by defining the used line width and by modifying the calculated	Cancel Back Next Finish
enerate STEP Model Preview	图 3-63 焊盘位置和类型参数设置 IPC® Compliant Footprint Wizard ge dimensions: Included based on the above selection of package and dimensions. Included based on the above selection of package and dimensions. Included based on the above selection of package and dimensions. Included based on the above selection of package and dimensions. Included based on the above selection of package and dimensions.	Cancel Back Next Finish

图 3-64 丝印层中轮廓尺寸参数设置

Cancel

Back

Next

Finish

Generate STEP Model Preview

(13) 单击 Next 按钮进入 Footprint Description(封装描述)设置界面,如图 3-66 所示。Name 项设置封装名称, Description 项设置封装描述。

(14) 单击 Next 按钮进入 Footprint Destination(封装路径)设置界面,如图 3-67 所示。

(15) 单击 Next 按钮进入封装制作完成界面,单击 Finish 按钮完成设置。

第3章 PCB封装

<form></form>			IPC® Complian	it Footprint Wizard	
Contracted where the diad Coupland and Assembly information to the component dawing. For each of the dawing will added, and the used line thickness, finally you can dick's whether or not to add a component body, which contains the volumetic information or more the walks meaning. For each of the dawing will added and the used line thickness. Finally you can dick's whether or not to add a component body, which contains the volumetic information or used with the final sequence dimensions.       If we walk information is the volumetic information is the wolumetic information is the wolumetic information is used with informatio	QFP Courtyar	rd, Assembly and Component	nt Body Information e package dimensions.		
<complex-block></complex-block>	ou can review and	modify them here.			
	Choose here wh IPC® calculated added, and the information cor	ether to add Courtyard and Assen I dimensions values, or enter the v used line thickness. Finally you car responding to the package dimen:	mbly information to the component values manually. You can also choos n decide whether or not to add a co sions.	drawing. For each of these, you can use either the e the mechanical layer on which the drawing will be omponent body, which contains the volumetric	Preview
Image: Step Model Preview       Cancel Back Next Fin         Cenerate STEP Model Preview       Cancel Back N	Add Court	vard Information		<b>T</b> 10	
Viewing       Line Width       0.5mm         Viewing       Line Width       0.5mm         Viewing       Line Width       0.1mm         B       Tmm       Line Width       0.1mm         B       Tmm       Line Width       0.1mm         Viewing       Line Width       0.1mm       Use of component Body Information       Use	Use calc	ulated values		Top View	
v2       v3.mm       Layer       Mechanical Layer 15         · Ad Assembly Information       · · · · · · · · · · · · · · · · · · ·	V1	10.4mm Line Width	0.05mm	< <u>└</u> ∨1 →	
Image: Add Assembly Information       Image: Add Assembly Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body Information       Image: Add Component Body Information         Image: Add Component Body	V2	10.4mm Layer	Mechanical Layer 15	$\uparrow$	•
Image: Transmission       Image: Transmission         Image: Transmission       Image: Transmission </td <td>Add Asser</td> <td>ably information</td> <td></td> <td></td> <td></td>	Add Asser	ably information			
Image: Step Model Preview       Cancel Back Next Fin         Cenerate STEP Model Preview       Cancel Back N	Use calc	ulated values		V2 +	The second
B       7mm       Layer       Mechanical Layer 13       」         Use calculated values       Use calculated values       」       」       」         Width 7mm       Layer       Mechanical Layer 13       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       」       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご       ご	A	7mm Line Width	0.1mm		100-Cur.
Image: Construction of the package dimensions.     Vide: Suggested values     Name     Sugsested values     Name	В	7mm Layer	Mechanical Layer 13		
Yada Camponent soay internation         Width ?mm         Length ?mm         Length ?mm         Length ?mm         Length ?mm         Cancel Back Next Fin         B 3-65 机械尺寸参数设置         IPC® Compliant Footprint Wizard         POPP Footprint Description         The footprint values can now be inferred from the package dimensions.         Vou can review and modify them here.         V Les suggested values         Name       ISQPP.900020000X160-48N         Description       TSQPP.48-Leads, Body 7.0007.00mm, Pitch 0.50mm, IPC Medium Density					
Width ?mm       Layer       Mechanical Layer 13       」       20         Generate STEP Model Preview       Cancel Back Next Fin         Cancel Back Next Fin         IPC® Compliant Footprint Wizard         POPP Footprint Description         Footprint Description         Test suggested values         Name       ISQPF.950029000X160-48N         Description         ISQPF.948-Leads, Body 7.00x7.00mm, Pitch 0.50mm, IPC Medium Density	Add Comp	culated values			
Length       Tmm       Length       Tmm       Cancel Back Next Fin         Generate STEP Model Preview       Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin	Width	7mm Laver	Mechanical Laver 13		2D
Cancel Preview       Cancel Back Next Fin         Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Image: Cancel Back Next Fin         Image: Cancel Back Next Fin       Ima	Length	7mm	· · · · · · · · · · · · · · · · · · ·		
IPC® Compliant Footprint Wizard         PQFP Footprint Description         The footprint values can now be inferred from the package dimensions.       Vou can review and modify them here.         Image: Im	Generate STEP M	odel Preview		Cancel	<u>B</u> ack <u>N</u> ext Fin
PQFP Footprint Description       Image: Construction of the package dimensions.         The footprint values can now be inferred from the package dimensions.       Image: Construction of the package dimensions.         Vou can review and modify them here.       Image: Construction of the package dimensions.         Image: Use suggested values       Image: Construction of the package dimensions.         Name       TSQFP50P900X900X160-48N         Description       TSQFP, 48-Leads, Body 7.00x7.00mm, Pitch 0.50mm, IPC Medium Density	Generate STEP M	lodel Preview	图 3-65 机	Cancel L械尺寸参数设置	Back Next Fin
Use suggested values           Name         TSQFP50P900X900X160-48N           Description         TSQFP, 48-Leads, Body 7.00x7.00mm, Pitch 0.50mm, IPC Medium Density	Generate STEP M	lodel Preview	图 3-65 初 IPC® Compliant	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin
Name         TSQFP50P900X900X160-48N           Description         TSQFP, 48-Leads, Body 7.00x7.00mm, Pitch 0.50mm, IPC Medium Density	Generate STEP M QFP Footprint ne footprint values ou can review and	t <b>Description</b> can now be inferred from the package modify them here.	图 3-65 初 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin
Description TSQFP, 48-Leads, Body 7.00x7.00mm, Pitch 0.50mm, IPC Medium Density	Generate STEP M QFP Footprint he footprint values su can review and Use sugges	todel Preview t Description can now be inferred from the package modify them here. ited values	图 3-65 机 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name	todel Preview t Description Can now be inferred from the package modify them here. Ited values TSQFPS0P900X900X160-48N	图 3-65 机 IPC® Compliant re dimensions.	Cancel U械尺寸参数设置 t Footprint Wizard	Back Next Fin
	Generate STEP M QFP Footprint te footprint values or an review angle Use sugges Name Description	todel Preview	图 3-65 初 IPC® Compliant re dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin
	Generate STEP M QFP Footprint he footprint values ucan review and Use sugges Name Description	t Description can now be inferred from the package modify them here. ited values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 初 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin
	Generate STEP M QFP Footprint he footprint values u can review and Use sugges Name Description	todel Preview	图 3-65 初 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and w Use sugges Name Description	t Description can now be inferred from the package modify them here. tted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 切 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 tFootprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. tted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 切 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 Footprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. tted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 机 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 Footprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. tted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 机 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 Footprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. tted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 切 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 Footprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. ted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 机 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 tFootprint Wizard	Back Next Fini
	Generate STEP M QFP Footprint he footprint values ou can review and Use sugges Name Description	t Description can now be inferred from the package modify them here. ted values TSQFP50P900X900X160-48N TSQFP, 48-Leads, Body 7.00x7.0	图 3-65 机 IPC® Compliant e dimensions.	Cancel L械尺寸参数设置 t Footprint Wizard	Back Next Fin

#### 图 3-66 封装描述设置

Cancel

Back

Next

Finish

前面新建的原理图符号和 PCB 封装都是单独存在的,使用时需要为每个原理图符 号单独添加 PCB 封装,可以创建集成库,更方便绘图。集成库就是把原理图符号、PCB 封装、仿真模型和信号完整性分析等某些部分集成在一起,方便用户使用,提高设计 效率。

✓ Generate STEP Model Preview

	IPC® Compliant Footprint Wiz	zard	>
otprint Destinatio	n		10
ect where to store the fin	ished footprint.		
Existing PcbLib File		<u>B</u> <sup>2</sup>	
New PcbLib File		.PcbLib	
Current PcbLib File	C:\Users\Public\Documents\Altium\Projects\电源设计\My.PcbLib		
Produce 3D/STEP	model		
ormat	STEP		
Embedded			
External File	C:\Users\57471\Documents\TSQFP50P900X900X160-48N.step	e <sup>r</sup>	

## 实验 6: 创建集成库

本实验以 IR2113 为例创建集成库。

(1)新建集成库。在工程面板下选择 File→New→Library→Integrated Library,如 图 3-68 所示,右击工程面板中的 Integrated Library1. LibPkg 可设置该集成库的名称,如 My. LibPkg,其中. LibPkg 为集成库的后缀名。

	New Library X							
LIBRARY TYPE Simple File-based Library								
- Workspace	The most basic definition of electronic components, stored in files locally. Learn more							
Database	✓ Basic and portable library ✓ Model reuse							
	✓ Centralized library storage ✓ Lifecycle management							
File File	✓ Version control with History ✓ Where-used							
	Component templates     Supply chain intelligence							
	<ul> <li>Integrated Library</li> <li>Image: Schematic Library</li> </ul>							
	Integrated Library includes all components and their models, pre-packed and pre- verified into a single, portable file.							
	Create Cancel							

图 3-68 新建集成库

第3章 PCB封装

(2)向集成库中添加原理图库。右击该集成库名,从弹出的快捷菜单中选择 Add New to Project→Schematic Library 命令,如图 3-69 所示,弹出新建原理图库窗口,绘制 原理图库见第 2 章。



图 3-69 添加新的原理图符号库

若已有原理图库,可选择下方的 Add Existing to Project,在弹出的对话框中选择文件目录(默认地址为C:\Users\Public\Documents\Altium)和文件类型(.schlib),例如选择之前创建的 My. SchLib 文件,如图 3-70 所示。

🗌 « 公用 > 公用文档 > Altium	~ C	₽ 搜索	索"Altium"
		≡	• 🔳 🔞
名称	修改日期		类型
History	2022/4/10 9:03		文件夹
Logs	2022/7/6 12:58		文件夹
Projects	2022/11/14 9:28	3	文件夹
	2022/4/9 16:44		Altium Scheme
牛名(N):	~ Schemat	tic library	(*.schlib;*.li

#### 图 3-70 选择已有的原理图符号文件

(3) 添加 PCB 封装库。右击该集成库名,从弹出的快捷菜单中选择 Add New to Project→PCB Library 命令,同理也可以添加已有的 PCB 库,右击,从弹出的快捷菜单中 选择 Add Existing to Project,例如在文档中选中之前创建的 My. PcbLib。

(4) 将原理图符号与封装关联。在 SCH Library 面板中选中元件 IR2113, 右击, 从 弹出的快捷菜单中选择 Model Manager 命令, 打开模型管理器, 如图 3-71 所示。在弹出 的对话框中单击 Add Footprint 后弹出如图 3-72 所示的对话框, 单击 Browse 按钮浏览 PCB 封装库, 弹出如图 3-73 所示的对话框, 选择 SOP16 的封装后, 单击 OK 按钮。

(5)编译集成库。在 Projects 面板中选择集成库 My. LibPkg, 右击, 从弹出的快捷 菜单中选择 Compile Integrated Library My. LibPkg, 如图 3-74 所示。在弹出的对话框 中单击 OK 按钮后, 可在 Components 面板中查看集成库。

			Model Manager		PCB Model	×
SCH Library Design Item ID  IDesign Item ID IR2113 IR21	the set of the se	Wy.PcbLib Ctrl+A Sheets Ctrl+C Ctrl+C Ctrl+X Ctrl+V Del	Model  Type Add Footprint	Footprint Model Name Description PCB Library Any Library name Library path Use footprint	Model Name Browse Footprint not found from component library *	Choose
				Selected Footprint		

#### 图 3-71 打开模型管理器

#### 图 3-72 向原理图符号添加 Footprint



#### 图 3-73 选择合适的封装



#### 图 3-74 编译集成库

(6)加载库文件。电路图是由元件连接而成的,元件是通过原理图库进行分类管理。 Altium Designer 22 默认安装的集成库(Miscellaneous Devices. IntLib 和 Miscellaneous Connectors. IntLib)用户可以直接使用,用户绘制的集成库加载安装后才能使用。单击 Components 面板图 3-75 所示框中的按钮后,选择 File-based Libraries Preferences 后 弹出如图 3-76 所示的对话框,选择文档路径后,单击 Install 按钮即可安装集成库 文件。 第

3章 PCB封装



Available File-based Libraries		Х
Project Installed Search Path		
Installed Libra Activat Path	Туре	
Miscellar     Devices.I     Miscellaneous Devices.IntLib	Integrated	
Miscellar Miscellaneous Connectors.IntLib	Integrated	
My.IntLit     C:\Ceter\App\AD21\Project Outputs     for My\My.IntLib	Integrated	
Library Path Relative To: (:\Users\Public\Documents\Altium\AD Move Up Move Down Install Edit	21\Library\ <u>R</u> emove	
	Clo	se

图 3-75 添加集成库

#### 图 3-76 安装集成库

## 3.4 输出报表

元件封装库中可输出的报表主要有 Component(封装信息报表)、Library List(封装列表报表)和 Library Report(封装报告)和 Component Rule Check(封装规则检查)。

在 Projects 面板中选择封装后,单击菜单栏中的 Reports 可 依次查看上述几种报表,如图 3-77~图 3-81 所示。

 Reports
 Window
 Help

 Component
 Library List

 Library Report...
 Component Rule Check...

 Measure Distance
 Ctrl+M

 Measure Primitives
 Ctrl+M

图 3-77 报表

P	My.PcbLib My.CMP					
	Component : PA85					
	PCB Library : My.Pcb	Lib				
	Date : 2022/2	/28				
	Time : 21:56:	27				
0	Dimension : 1.562 x	1.033 in	Tracks (s)	Fill(s)	Arc(s)	Text(s)
0	паует (5)		11dCk5(5)		AIC(5)	
	Multi Layer	8	0	0	0	0
	Top Overlay	0	19	0	14	0
	Keep Out Layer	0	0	0	2	0
	Total	8	19	0	16	0



My.PcbLib My.REP My.CMP
PCB Library : My.PcbLib
Date : 2022/2/28
Time : 21:57:45
Component Count : 2
Component Name
PA85 SOP16

图 3-79 封装列表报表

# **Protel PCB Library Report**

Library File Name	C:\Users\Public\Documents\Altium\Projects\由 iUIMy.PcbLib					
Library File Date/Time	2022ī2പ28ü 9::	27:23				
Library File Size	115200					
Number of Components	2					
Component List	PA85, SOP16					
		Library Reference Description Height	PA85 APEX-PA85-8Pin Omil			
		Dimension Number of Pads	1561.181mil x 1033.622mil 8			
-0-0		Number of Primitives	43			
		Library Reference	SOP16			
2	15.	Height	Omil			
	14	Dimension	458mil x 410mil			
	19	Number of	16			
	12	Pads Number of	22			
	10 9 8 图 3-80	封装报告	•			
	Component F	Rule Check	×			
Duplicate						
Pads	✓ Primit	tives 🗸	Footprints			
Constraints						
Missing	Pad Names	S	horted Copper			
Mirrored Offset C	Component	nce 🗸 C	nconnected Copper heck All Components			
			OK Cancel			
	图 3-81	封装规则检	查			

## 习题 3

分别绘制元件 MB10M、OPA277、LM324、AMS1117、HCPL2201 和 TC4420 的封装,相关参数如图 3-82~图 3-87 所示(注意单位),绘制效果如图 3-88~图 3-93 所示。

从上述题中可以看出,某些元件的封装类型、尺寸几乎相同,在尺寸范围内可以相互 共用。 第3章 PCB封装

## Package Outline Dimensions (Unit: mm)



#### 图 3-82 MB10M 尺寸



1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches.

#### 图 3-83 OPA277 尺寸





#### 图 3-84 LM324 尺寸



#### 图 3-85 AMS1117 尺寸



8-Pin DIP Package with Gull Wing Surface Mount Option 300 (HCPL-2201/02/11/12/31/32)

NOTE: FLOATING LEAD PROTRUSION IS 0.25 mm (10 mils) MAX.

图 3-86 HCPL2201 尺寸







	Units	INCHES*			MILLIMETERS		
Dimension	Limits	MIN	NOM	MAX	MIN	NOM	MAX
Number of Pins	n		8			8	
Pitch	р		.050			1.27	
Overall Height	Α	.053	.061	.069	1.35	1.55	1.75
Molded Package Thickness	A2	.052	.056	.061	1.32	1.42	1.55
Standoff §	A1	.004	.007	.010	0.10	0.18	0.25
Overall Width	E	.228	.237	.244	5.79	6.02	6.20
Molded Package Width	E1	.146	.154	.157	3.71	3.91	3.99
Overall Length	D	.189	.193	.197	4.80	4.90	5.00
Chamfer Distance	h	.010	.015	.020	0.25	0.38	0.51
Foot Length	L	.019	.025	.030	0.48	0.62	0.76
Foot Angle	¢	0	4	8	0	4	8
Lead Thickness	с	.008	.009	.010	0.20	0.23	0.25
Lead Width	В	.013	.017	.020	0.33	0.42	0.51
Mold Draft Angle Top	α	0	12	15	0	12	15
Mold Draft Angle Bottom	β	0	12	15	0	12	15

## 图 3-87 (续)



图 3-88 MB10M 绘制效果



图 3-90 LM324 绘制效果



图 3-89 OPA277 绘制效果



图 3-91 AMS1117 绘制效果

第3章 PCB封装



图 3-92 HCPL2201 绘制效果



图 3-93 TC4420 绘制效果