

MCS-51 系列单片机的

结构及原理

MCS-51 单片机是 Intel 公司开发的一种非常成功的单片机类型,现在已普遍应用在工业控制、智能仪器仪表、嵌入式装置等领域中。由于其使用范围广、开发方便、用户众多,所以,目前已经有好几家公司生产与 MCS-51 系列单片机兼容的单片机芯片,如 8051、SST8051 等。有些兼容的 51 系列单片机具有更高的时钟频率(如 Atmel 公司的芯片产品 AT83C5111 的时钟频率为 66MHz)、更快的运行速度和更强的功能。由于 51 系列单片机在各个行业中被大量使用,未来的市场也很被看好,因此,很多厂商纷纷推出引脚与 51 系列兼容的单片机,以及支持 51 系列单片机的程序开发工具,为 51 系列单片机应用展现出美好的前景。

本章主要以 8051 为主,从整体上介绍 51 系列单片机的组成与结构特点、存储空间分配情况、单片机内部常用接口资源,以及 51 单片机工作时序等内容。通过本章学习,使读者对 51 系列单片机组成与结构特点有一个总体认识,为后续章节中具体学习有关内容奠定基础。

3.1 内部结构

MCS-51 系列单片机是双列直插封装形式的集成元器件,内部采用模块式结构,包含了一个独立的微型计算机硬件系统应具有的各个功能部件和一些重要的功能扩展部件,其结构框图如图 3-1 所示。从总体上看,MCS-51 单片机包括 CPU、存储器和外部端口等,也就是说,在一块芯片上集成了微型计算机主机的全部部件,因此称其为单片机。

下面对其组成部分进行简要的说明。

1. 微处理器

结构框图中的一个重要功能部件是微处理器,也称中央处理器,一般由运算器和控制器组成。

1) 运算器

人们常说计算机处理数据,“处理”的一个重要内容就是运算:一类是算术运算,另一类是逻辑运算。CPU 中完成这些运算的部件就是运算器,它还可以实现数据传送。运算器主要的单元和寄存器包括:算术逻辑单元 ALU;两个 8 位暂存器 TMP1 与 TMP2;8 位累加器 ACC,在指令系统中简写为 A,经常使用,是最繁忙的寄存器;寄存器 B;程序状态字 8 位寄存器。运算器的具体功能包括:加、减、乘、除算术运算;增量(加 1)、减量(减 1);十进制数调整;位的置 1、清 0 和取反;与、或、异或等逻辑操作。

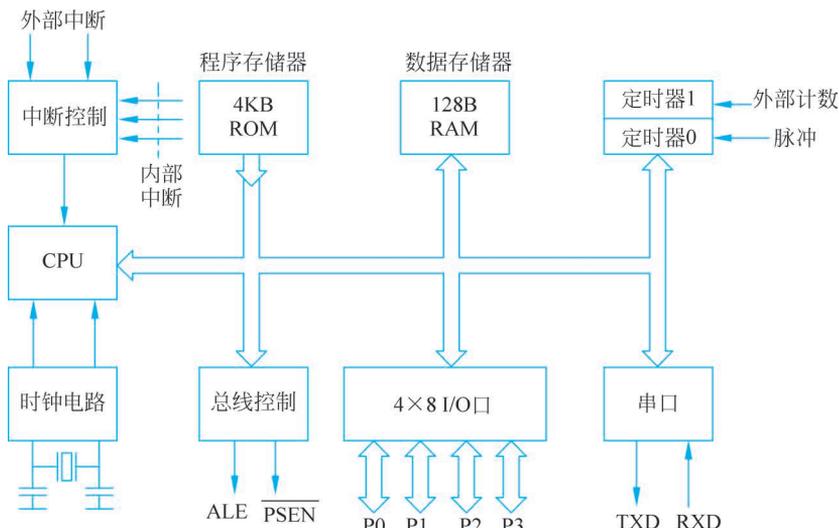


图 3-1 MCS-51 系列单片机结构框图

2) 控制器

如果要进行运算,例如“6+4”,事先应按 MCS-51 系列单片机指令系统的编程规则编好“6+4”的程序,存放于程序存储器中。计算机执行程序时,按程序的顺序取一个任务(指令),经寄存、译码,送入定时控制逻辑电路,产生定时信号和控制信号以完成这一任务;再取一个任务,再完成,不会有错,因为 CPU 内有个控制器,控制着整个单片机系统各操作部件有序工作。一次一次地取任务,这样会不会很慢呢?不会,控制器中的时钟发生器可产生一定序列的频率很高的脉冲,每秒可进行上万次、几十万次的操作。整个单片机便是在控制器发出的各种控制信号的控制下,统一协调地进行工作的。控制器包括时钟发生器、程序计数器(PC)、指令寄存器、指令译码器、存储器的地址/数据传送控制、定时控制逻辑电路等。

程序计数器是控制器中重要的寄存器,简称 PC 或 PC 指针,用于存放指令在程序存储器中的存储地址。8051 的程序计数器有 16 位,但用户不可对它进行读写操作,CPU 根据它提供的存储地址取指令并执行。当取出指令后,PC 自动加 1 就得到下一个存储单元的地址,PC 的新地址值就叫 PC 当前值。如果在执行程序时得到转移指令、子程序调用/返回等指令,那么 CPU 将转移地址送到 PC,并从新地址开始执行程序。就像邮递员挨家挨户送信,送完一家,再送下一家,一个接一个,如果他突然接到通知,必须到另一条街去送信,那么邮递员必须按命令转到另一条街挨家挨户地送信。

2. 程序存储器与数据存储器

要使单片机完成一些任务,必须先编好程序,这些用二进制码编成的程序通过键盘等输入设备,存放在存储器中。读/写的数据,如运算的中间结果、最终结果等也要放在存储器中。所以,存储器像个仓库,只不过这个仓库不存放物品,而存放用 0、1 表示的程序和数据。

存储器也有很多存储单元,8051 单片机的一个存储单元可存放 8 位二进制数。CPU 对某个存储单元进行数据读写操作时,为了区分存储单元,需要给每个单元编号,这就是存

储单元的地址。CPU 通过地址总线送出要寻找的存储单元地址。

根据用途,存储器可分为程序存储器和数据存储器。

1) 程序存储器

单片机内部的程序存储器按字节存放指令和原始数据,主要有以下几类:

(1) ROM 型单片机。这种单片机的程序存储器中的内容是固化的专用程序,不可改写,如 8051。

(2) EPROM 型单片机。其内容可由用户通过编程器写入,也可通过紫外线擦除器擦除,如 8751。

(3) Flash Memory 型单片机。内部含有快速的 Flash Memory 程序存储器,用户可用编程器对程序存储器进行反复擦除、写入,使用十分方便,如 89C51。

(4) 无程序存储器的单片机。这种单片机内部没有程序存储器,必须外接 EPROM 程序存储器,如 8031。

2) 数据存储器

数据存储器是用来存放数据的存储器,MCS-51 系列单片机内部有 RAM 和特殊功能寄存器两种数据存储器。

3. 并行输入/输出(I/O)端口

8051 单片机有 4 个并行输入/输出端口 P0~P3,每个端口都可进行 8 位输入或输出操作,这些端口是单片机与外部设备或元器件进行信息交换的主要通道,这种方式就是并行通信。并行通信速度快,适合近距离通信。如 P1 口(8 位)是一个并行接口,作为输出口时,CPU 将一个 8 位数据写入 P1,这 8 位数据在 P1 口的 8 个引脚上并行地输出到外部设备。

MCS-51 芯片内的 4 个并行输入/输出端口 P0~P3 的内部结构及使用将在 3.2 节中详细讲述。

4. 定时/计数器

单片机内部有两个 16 位定时/计数器,它既可设置成计数方式,用于计数;又可设置成定时方式,实现定时,并以定时或计数结果对单片机进行控制。

5. 中断源

MCS-51 系列单片机的中断功能很强,以满足控制的需要。8051 共有 5 个中断源,包括 2 个外部中断源和 3 个内部中断源(2 个定时/计数中断、1 个串行中断)。

6. 串口

数据以串行顺序传送,称为串行通信。8051 具有一个双工的串行接口,全双工的串行通信就是用两条线连接发送器和接收器,其中一条用于发送数据,另一条用于接收数据,这样每条线只负担一个方向的数据传送,这种通信适用于远距离通信。

7. 时钟电路

MCS-51 系列单片机的内部有时钟电路,外接石英晶体和微调电容,可振荡产生 1.2~12MHz 的时钟频率,8051 的频率多数为 12MHz,振荡周期为 $1/12\mu\text{s}$,一个振荡脉冲称为一个节拍,用 P 表示;振荡脉冲经过二分频就是单片机的时钟信号,把时钟信号的周期称为状态,用 S 表示。这样,一个时钟信号包含两个振荡脉冲,每两个振荡周期就组成一个状态周

期,即 $1/6\mu\text{s}$ 。状态周期是完成一种微型计算机操作的周期。机器周期包含 6 个状态周期,是指完成一种基本操作的周期,故机器周期为 $1\mu\text{s}$ 。

8. 总线

上述这些部件通过总线连接起来,从而构成一个完整的单片机系统。单片机的总线按功能可分为地址总线(AB)、数据总线(DB)、控制总线(CB)3种。系统的地址信号、数据信号和控制信号都是通过相应的总线传送的。总线结构减少了单片机的连线和引脚,提高了集成度和可靠性。总线在图中可以有两种表示方法:

(1) 用带箭头的空心线表示;

(2) 用一条带小斜杠的线段表示,斜杠边的数字表示总线的条数。

存储器存储单元的数量应与地址总线宽度相对应,如现有 8 个存储单元,就需有 3 条地址线,这样可形成 $2^3=8$ 个单元地址,所以存储器的存储容量决定了与之相连的地址总线的条数。MCS-51 系列单片机的内部数据存储器有 256 个单元,故应有 8 条地址总线。每个存储单元含有的位数决定了与之相连的数据总线的条数,若一个存储单元可存 8 位二进制数,就必须有 8 条数据线。

3.2 引脚及功能

3.1 节重点介绍了 MCS-51 系列单片机的内部总体结构,对 8051 的 CPU 和存储器有了基本了解。单片机发挥控制作用,其内部总要和外界进行通信,输入或输出信息。单片机的引脚即片内、片外联系的通道,用户只能使用引脚,即通过引脚组件控制系统,因此,熟悉引脚是学习单片机的重要内容。本节重点讲述 8051 单片机的引脚及功能。

8051 为 40 脚双列直插封装型元器件,其引脚图和逻辑符号如图 3-2 所示。

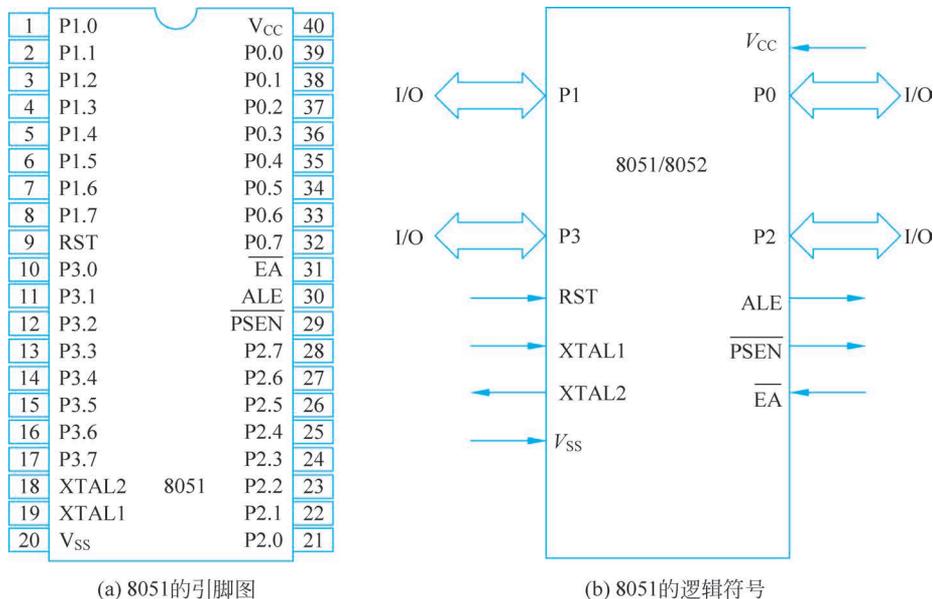


图 3-2 8051 的引脚图及逻辑符号

根据集成元器件引脚序列的有关规定,按图 3-2 所示的正面视图方向,缺口在上方,左上方为第 1 引脚。按逆时针方向依次标号,图 3-2(a)所示为各引脚的编号及名称(复用引脚只标第一功能),图 3-2(b)所示为 8051 的逻辑符号,带箭头的空心线段表示总线,箭头方向表示信号流向,双向箭头表示既可输入,又可输出。

40 个引脚大致可分为电源、时钟、复位、I/O 口、控制总线等部分,下面具体分析它们的功能。

1. 电源引脚

V_{CC} (40 脚): 8051 工作电源接线,接 +5V 直流。

V_{SS} (20 脚): 8051 接地端。

2. 时钟振荡电路引脚 XTAL1(19 脚)和 XTAL2(18 脚)

XTAL1 和 XTAL2 是时钟电路的引脚,时钟振荡电路的接法有两种,如图 3-3(a)和图 3-3(b)所示。图 3-3(a)是外接石英晶体和微调电容,与内部电路构成振荡电路,其振荡频率就是石英晶体固有频率,振荡信号送至内部时钟电路产生时钟脉冲信号。图 3-3(b)是 XTAL1 与 XTAL2 的另一种接法,XTAL1 接地,XTAL2 接外部时钟电路,由外部时钟电路向片内输入时钟脉冲信号。

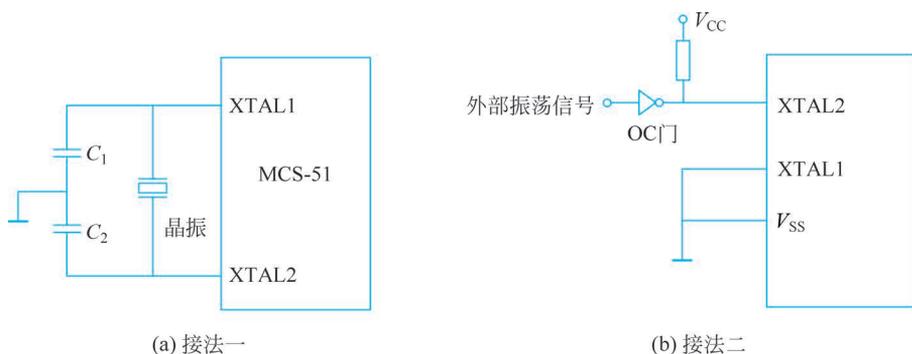


图 3-3 时钟振荡电路的接法

3. 复位引脚 RST(9 脚)

单片机在启动运行时都需要复位,复位可使 CPU 和系统中的其他部件处于一个确定的初始状态,并从这个初始状态开始工作。当复位引脚 RST 上出现高电平并持续一定时间(约两个机器周期)时,系统就复位,内部寄存器处于初始状态;若保持高电平,则单片机循环复位;RST 从高电平变为低电平后,CPU 从初始化状态开始工作。单片机的复位方式有两种。

1) 上电自动复位电路

上电自动复位电路如图 3-4 所示,其复位是依靠 RC 充电来实现的。加电瞬间, $V_{RST} = 5V$ (高电平),电容充电, V_{RST} 下降,RC 越大,则充电越慢, V_{RST} 下降越慢,保持一定时间高电平即可以可靠复位。若复位电路失效,加电后 CPU 不能正常工作。

2) 人工复位

人工复位如图 3-5 所示,将一个按钮开关并联于上电自动复位电路,按一下按钮,在 RST 端口出现一段时间的高电平,使单片机复位。

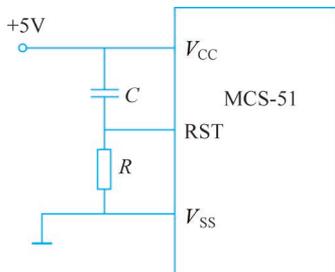


图 3-4 上电自动复位电路

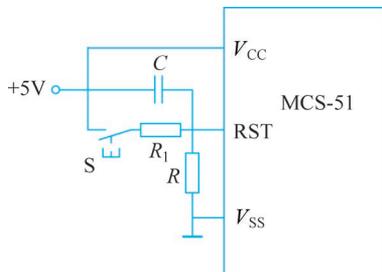


图 3-5 人工复位

4. 控制信号线

1) ALE(30 脚)

低 8 位地址锁存控制信号。在计算机系统中,为了减少 CPU 芯片引脚数目,常采用地址/数据分时复用同一引脚的方法。MCS-51 系列单片机读/写外部存储器时,P0 口先输出低 8 位地址信息,待地址信息稳定并可靠锁存后,P0 口作为数据总线使用,实现低位地址和数据的分时传送。因此,当这类 CPU 与外部存储器相连时,作为地址/数据分时复用引脚,需要通过锁存器,如 74LS373,与存储器地址线相连,同时 CPU 也必须提供地址锁存信号 ALE。

在访问外部程序存储器的周期内,ALE 信号有效两次;而在访问外部数据存储器的周期内,ALE 信号有效一次。

2) $\overline{\text{PSEN}}$ (29 脚)

外部程序存储器读选通信号,低电平有效。在访问外部程序存储器时,此引脚定时输出负脉冲作为读取外部程序存储器的信号,在一个机器周期内两次有效,但访问内部 ROM 和外部 RAM 时,不会产生 $\overline{\text{PSEN}}$ 信号。

3) $\overline{\text{EA}}$ (31 脚)

程序存储器控制信号。 $\overline{\text{EA}}=1$ 时,CPU 访问程序存储器,有两种情况:

- (1) 当访问地址在 0~4KB 时,CPU 访问片内程序存储器。
- (2) 当访问地址超出 4KB 时,CPU 自动访问外部程序存储器。

$\overline{\text{EA}}=0$ 时,CPU 只访问外部程序存储器 ROM。

5. I/O 端口引脚

51 系列单片机 I/O 端口的个数依据封装、引脚不同而不同,40 脚封装的芯片共有 4 个 8 位端口,分别是 P0、P1、P2、P3,这些端口大多为复用功能,分别说明如下。

P0 口(32~39 脚): 端口 P0 共有 8 根引脚,分别表示为 P0.0, P0.1, ..., P0.7。P0 口是一个漏极开路的 8 位准双向 I/O 端口,作为漏极开路的输出端口,每位可以驱动 8 个 LS 型 TTL 负载。

P0 口有两种使用方式: 第一种是作为普通并口使用,可以直接连接外部设备或外设接口,如连接 LED 驱动电路,作为普通并口时的端口地址为 80H; 第二种是当单片机需要外

接片外存储器时,作为总线使用。作总线使用时,P0口采用分时工作,用作低8位地址或8位数据复用总线。

P1口(1~8脚): P1口也有8根引脚,记为P1.0,P1.1,⋯,P1.7。P1口是一个带内部上拉电阻的8位准双向I/O端口,P1口的每位能驱动4个LS型TTL负载。在P1口用作输入口时,应先向口锁存器(地址90H)写入全1,此时,端口引脚由内部上拉电阻上拉成高电平。

P2口(21~28脚): P2口的8根引脚记为P2.0,P2.1,⋯,P2.7。P2口也是一个带内部上拉电阻的8位准双向I/O端口。P2口的每位也可以驱动4个LS型TTL负载。P2口也有两种使用方式:一是作为普通并口使用,作为普通并口时的端口地址为A0H;二是单片机需要外接片外存储器时,P2口要作为地址总线使用,作地址总线使用时,P2口用作高8位地址总线。

P3口(10~17脚): P3口也是8根引脚,记为P3.0,P3.1,⋯,P3.7。P3口也是一个带内部上拉电阻的8位26双向I/O端口,P3口的每位能驱动4个LS型TTL负载,端口地址为B0H。

P3口与其他I/O端口最大的区别在于它除作为一般准双向I/O端口外,P3口的每个引脚还具有专门的第二功能,也就是说,P3口也有两种应用方式:一是作为普通并口使用,二是作为特殊功能引脚(也称为第二功能),其特殊功能规定与说明如表3-1所示。

表 3-1 P3 口的特殊功能规定与说明

P3 口	P3 口特殊功能说明
P3.0	RXD(串口输入)
P3.1	TXD(串口输出)
P3.2	$\overline{\text{INT0}}$ (外部中断0输入)
P3.3	$\overline{\text{INT1}}$ (外部中断1输入)
P3.4	T_0 (Timer0的外部输入)
P3.5	T_1 (定时器1的外部输入)
P3.6	$\overline{\text{WR}}$ (片外数据存储器写选通控制输出)
P3.7	$\overline{\text{RD}}$ (片外数据存储器读选通控制输出)

3.3 存储结构

MCS-51系列单片机的存储器在物理结构上分为只读存储器(Read Only Memory,ROM)和随机存储器(Random Access Memory, RAM),共有4个存储空间,分别为片内程序存储器、片外程序存储器、片内数据存储器和片外数据存储器。程序存储器与数据存储器各自独立编址,其存储结构如图3-6所示。

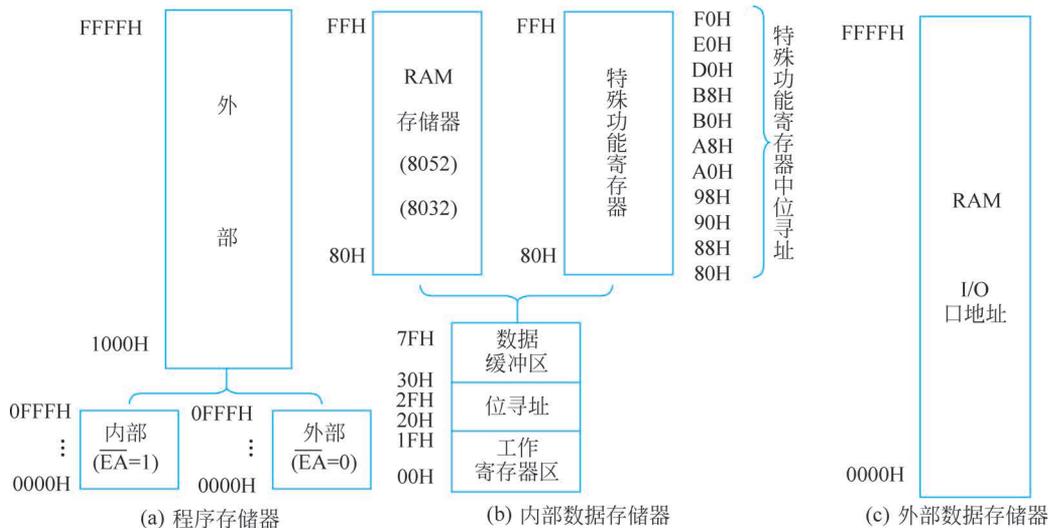


图 3-6 MCS-51 单片机存储结构

3.3.1 程序存储器

1. 编址与访问

计算机工作时,不断地从存储器中取指令,执行指令,取下一条指令,执行指令……这样依次执行一条条指令。因此,为了能在当前指令执行后准确地找到下一条指令,设有一个专用寄存器,用来存放将要执行的指令地址,称为程序计数器(PC)。另外,它还具有计数的功能,即每取出指令的一字节,其内容自行加1,指向下一字节的地址,以便依次自程序存储器取指令、执行指令,完成程序的运行。

PC是一个16位寄存器,程序存储器的编址可自0000H开始,最大可至FFFFH,即程序存储器的寻址范围可以达到64KB。

MCS-51单片机有的片内有掩模只读存储器(如8051),有的片内有EPROM(如8751),有的片内没有程序存储器(如8031、8032)。片内有程序存储器的芯片,其片内程序存储器的容量也远小于64KB,如需要扩展程序存储器,可外接存储器芯片,其容量可扩展到64KB。

对8051、8052、8751来说,片内有程序存储器,如果外接扩展程序存储芯片,那么程序存储器的编址有两种情况。

(1) 当单片机的 \overline{EA} 引脚接高电平时,片内、片外程序存储单元统一编址,先片内、后片外,片内、片外地址连续。单片机复位后,先从片内0000H单元开始执行程序存储器中的程序,当PC中的内容超过片内程序存储器的范围时,将自动转去执行片外程序存储器中的程序。

(2) 当 \overline{EA} 引脚接低电平时,则片内程序存储器不起作用。外部扩展程序存储器存储单元从0000H单元开始编址,单片机只执行片外程序存储器中的程序。这种情况经常在调试程序时使用,片外程序存储器中存放调试程序,一旦调试正确,就将程序写入片内程序存储器,并将 \overline{EA} 引脚接高电平。

对于片内无程序存储器的 8031、8032,单片机的 \overline{EA} 引脚应保持低电平,使程序计数器能正确地访问片外程序存储器。

2. 程序存储器中的 6 个特殊存储器

8031 最多可外扩 64KB 程序存储器,其中 6 个单元地址具有特殊的用途,是保留给系统使用的。0000 是 PC 的地址,一般在该单元中存放一条绝对跳转指令。0003H、000BH、0013H、001BH 和 0023H 对应 5 种中断源的中断服务入口地址。

3.3.2 内部数据存储器

MCS-51 单片机片内 RM 的配置如图 3-6(b)所示。片内 RAM 为 256B,地址范围为 00H~FFH,分为两大部分:低 128B(00H~7FH)为真正的 RAM 区;高 128B(80H~FFH)为特殊功能寄存器区 SFR。

1. 低 128B RAM

在低 128B RAM 中,00H~1FH 共 32 个单元是 4 个通用工作寄存器组。每一个组有 8 个通用寄存器 R0~R7。通用工作寄存器和 RAM 地址的对应关系如表 3-2 所示。

表 3-2 通用工作寄存器和 RAM 地址的对应关系

RS1	RS0	寄存器组	片内 RAM 的地址	通用寄存器名称
0	0	0 组	00H~07H	R0~R7
0	1	1 组	08H~0FH	R0~R7
1	0	2 组	10H~17H	R0~R7
0	1	3 组	18H~1FH	R0~R7

20H~2FH 单元是位寻址区,共 16 个单元,该区的每一位都赋予位地址,RAM 中的位寻址区地址如表 3-3 所示。位地址为 00H~7FH,显然,位地址与数据存储区字节地址的范围相同,用不同的指令和寻址方式加以区别,即访问 128 个位地址用位寻址方式,访问低 128B 单元用字节操作指令,这样就可以区分开 00H~7FH 是表示位地址还是表示字节地址。

有了位地址就可以用位寻址方式对特定体进行操作,如置 1、清 0、判断是否为 1、判断是否为 0、位内容的传送,可用作软件标志位或用于布尔处理器,这是一般微型计算机所没有的。这种位寻址能力是 MCS-51 的一个重要特点,给编程带来了很大方便。

表 3-3 RAM 中的位寻址区地址

RAM 的地址	D7	D6	D5	D4	D3	D2	D1	D0
20H	07H	06H	05H	04H	03H	02H	01H	00H
21H	0FH	0EH	0DH	0CH	0BH	0AH	09H	08H
22H	17H	16H	15H	14H	13H	12H	11H	10H
23H	1FH	1EH	1DH	1CH	1BH	1AH	19H	18H
24H	27H	26H	25H	24H	23H	22H	21H	20H
25H	2FH	2EH	2DH	2CH	2BH	2AH	29H	28H
26H	37H	36H	35H	34H	33H	32H	31H	30H
27H	3FH	3EH	3DH	3CH	3BH	3AH	39H	38H

续表

RAM 的地址	D7	D6	D5	D4	D3	D2	D1	D0
28H	47H	46H	45H	44H	43H	42H	41H	40H
29H	4FH	4EH	4DH	4CH	4BH	4AH	49H	48H
2AH	57H	56H	55H	54H	53H	52H	51H	50H
2BH	5FH	5EH	5DH	5CH	5BH	5AH	59H	58H
2CH	67H	66H	65H	64H	63H	62H	61H	60H
2DH	6FH	6EH	6DH	6CH	6BH	6AH	69H	68H
2EH	77H	76H	75H	74H	73H	72H	71H	70H
2FH	7FH	7EH	7DH	7CH	7BH	7AH	79H	78H

30H~7FH 是数据缓冲区,即用户 RAM 区,共 80 个单元。工作寄存器区、位寻址区、数据缓冲区统一编址,可使用同样的指令访问。这 3 个区的单元既有自己独特的功能,又可统一调度使用。工作寄存器区和位寻址区未用的单元也可作为一般的用户 RAM 单元,使容量较小的片内 RAM 得以充分利用。

片内 RAM 的单元还可以用作堆栈。堆栈是在单片机片内 RAM 中专门开辟的一个数据保护区,数据的存取以“先进后出,后进先出”的方式处理。这经常用于在 CPU 处理中断事件、子程序调用过程中保存程序断点和现场。堆栈有两种操作:一种是保存数据,称作压入(PUSH);另一种称作弹出(POP)。8051 单片机内有一个 8 位的堆栈指针寄存器 SP,专用于指出当前堆栈区栈顶部是片内 RAM 的哪一个单元。8051 单片机系统复位后 SP 的初值为 07H,也就是说,系统复位后,将从 08H 单元开始堆放数据和信息。但是,可以通过软件改变 SP 寄存器的值以变动栈区。为了避开工作寄存器区和位寻址区,SP 的初值可设定为 2FH 或更大的地址值。当数据压入堆栈时,SP 的值自动加 1,指出当前栈顶的位置;弹出数据时,SP 的值自动减 1。在堆栈区中,从栈顶到栈底之间的所有数据都是被保护的對象。

2. 高 128B RAM

高 128B RAM 为特殊功能寄存器。特殊功能寄存器也叫专用寄存器(SFR),专用于控制、管理片内算术逻辑部件、并行 I/O 口、串行 I/O 口、定时器计数器、中断系统等功能模块的工作,用户在编程时可以设定不同的值,控制相应功能部件的工作,却不能另作他用。在 8051 系列单片机中,将各专用寄存器(PC 例外)与片内 RAM 统一编址,且作为直接寻址字节,可以直接寻址。8051 单片机特殊功能寄存器的说明如表 3-4 所示。

表 3-4 8051 单片机特殊功能寄存器的说明

SFR 符号	存储器名称	字节地址	位地址/位名								复位值
ACC	累加器	E0H	E7	E6	E5	E4	E3	E2	E1	E0	00H
B	B 寄存器	F0H	F7	F6	F5	F4	F3	F2	F1	F0	00H
DPH	数据指针寄存器 (DPTR)	83H	—								00H
DPL		82H									00H
IE	中断允许寄存器	A8H	AF	AE	AD	AC	AB	AA	A9	A8	0XX00000B
			EA	—	—	ES	ET1	EX1	ET0	EX0	

续表

SFR 符号	存储器名称	字节 地址	位地址/位名								复位值
			BF	BE	BD	BC	BB	BA	B9	B8	
IP	中断优先级 寄存器	88H	BF	BE	BD	BC	BB	BA	B9	B8	XXX00000B
			—	—	—	PS	PT1	PX1	PT0	PX0	
P0	P0 锁存器	80H	87	86	85	84	83	82	81	80	FFH
			P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	
P1	P1 锁存器	90H	97	96	95	94	93	92	91	90	FFH
			P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	
P2	P2 锁存器	A0H	A7	A6	A5	A4	A3	A2	A1	A0	FFH
			P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0	
P3	P3 锁存器	B0H	B7	B6	B5	B4	B3	B2	B1	B0	FFH
			P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0	
PCON	电源控制寄存器	87H	SMOD	—	—	—	GF1	GF0	PD	IDL	0XXX000B
PSW	程序状态字 寄存器	D0H	D7	D6	D5	D4	D3	D2	D1	D0	00H
			CY	AC	F0	RS1	RS0	OV	F1	P	
SBUF	串口数据缓冲器	99H	—								07H
SCON	串口控制寄存器	98H	9F	9E	9D	9C	9B	9A	99	98	00H
			SM0	SM1	SM2	REN	TB8	RB8	T1	R1	
SP	堆栈指针	81H	—								07H
TCON	定时器/计数器 控制寄存器	88H	8F	8E	8D	8C	8B	8A	89	88	00H
			TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	
TL0	定时器/计数器 0 低 8 位	8AH	—								00H
TH0	定时器/计数器 0 高 8 位	8CH	—								00H
TL1	定时器/计数器 1 低 8 位	8BH	—								00H
TH1	定时器/计数器 1 高 8 位	8DH	—								00H
TMOD	定时器/计数器 工作方式寄存器	89H	—								00H

部分特殊功能寄存器的说明如下。

1) 累加器：符号 ACC(或 A)

MCS-51 单片机采用的是面向累加器的设计结构，因而累加器是使用最频繁的专用寄存器。大多指令都需要累加器参与，用来存放参加运算的操作数和运算结果。在指令中，累加器用 A 表示。

2) B 寄存器：符号 B

B 寄存器是 CPU 中的一个工作寄存器。在乘法、除法指令中用于存放一个操作数和运算结果的一部分，也可作为一般寄存器使用。

3) 程序状态字寄存器：符号 PSW

程序状态字寄存器包含了当前程序执行的各种状态信息。各位定义如下。

- CY: 最高位向更高位是否有进位。0 表示无进位,1 表示有进位。
- AC: 辅助进位标志,表示低 4 位向高 4 位有无进位或借位。
- F0: 通用标志位。供用户使用的软件标志,可由软件置位或清除。
- RS1,RS0: 选择工作寄存器组,具体如表 3-2 所示。
- OV: 溢出标志位,又称硬件置位或清除,常用于加法和减法对有符号数的运算。当 OV 为 1 时,表示运算结果超出了目的寄存器所能表示的有符号数的范围。
- F1: 通用标志位。供用户使用的软件标志,可由软件置位或清除。
- P: 累加器奇偶标志位。若累加器中 1 的个数为偶数个,则 P=0; 否则,P=1。该位在指令周期后由硬件自动置位或清除。

4) 堆栈指针：符号 SP

堆栈操作是在内存 RAM 区专门开辟出来的按照“先进后出”原则进行数据存取的一种工作方式,主要用于子程序调用及返回和中断处理断点的保护及返回,它在完成子程序嵌套和多重中断处理中是必不可少的。为保证逐级正确返回,进入栈区的“断点”数据应遵循“先进后出”的原则。SP 用来指示堆栈所处的位置,在进行操作之前,先用指令给 SP 赋值,以规定栈区在 RAM 区的起始地址(栈底层)。当数据压入栈区后,SP 的值也自动随之变化。系统复位后,SP 初始化为 07H。

5) 程序计数器：符号 PC

PC 用于存放 CPU 下一条要执行的指令地址,是一个 16 位的专用寄存器,可寻址范围是 0000H~FFFFH,共 64KB。程序中的每条指令存放在 ROM 区的某一单元,并都有自己的存放地址。CPU 要执行哪条指令,就把该条指令所在单元的地址送上地址总线。在顺序执行程序中,当 PC 的内容被送到地址总线后,又指向 CPU 下一条要执行的指令地址。

6) 数据指针寄存器：符号 DPTR

数据指针 DPTR 是一个 16 位的专用寄存器,其高位字节寄存器用 DPH 表示,低位字节寄存器用 DPL 表示。既可作为 16 位寄存器 DPTR 来处理,也可作为两个独立的 8 位寄存器 DPH 和 DPL 来处理。DPTR 主要用来存放 16 位地址,当对 64KB 外部数据存储单元寻址时,作为间址寄存器使用。在访问程序存储器时,用作基址寄存器。

3.3.3 外部数据存储器

外部数据存储器一般由静态 RAM 构成,其容量大小由用户根据需要确定,最大可扩展到 64KB RAM,地址是 0000H~FFFFH。CPU 通过 MOVX 指令访问外部数据存储器,用间接寻址方式,R0、R2 和 DPTR 都可作间址寄存器。注意,外部 RAM 和扩展的 I/O 接口是统一编址的,所有的外扩 I/O 口都要占用 64KB 中的地址单元。

3.3.4 8051 的低功耗设计

在很多情况下,单片机要工作在供电困难的场合。如野外、井下和空中等,对于便携式仪器要求用电池供电,这时都希望单片机应用系统能低功耗运行。以 CHMOS 工艺制造的 80C31/8051/87C51 型单片机提供了空闲工作方式。

空闲工作方式(通常也指待机工作方式)是指 CPU 在不执行程序时停止工作,以取代不停地执行空操作或原地踏步等待操作,以达到减小功耗的目的。

空闲工作方式是通过设置电源控制寄存器 PCON 中的 IDL 位来实现的。

用软件将 IDL 位置 1,系统进入空闲工作方式。这时,送往 CPU 的时钟信号被封锁,CPU 停止工作,但中断控制电路、定时器/计数器和串行接口继续工作,CPU 内部状态如堆栈指针 SP、程序计数器 PC、程序状态字寄存器 PSW、累加器 ACC 及其他寄存器的状态被完全保留下来。

在空闲方式下,8051 消耗的电流可由正常的 24mA 降为 3mA。

单片机退出空闲状态有以下两种方法。

第一种是中断退出。由于在空闲方式下,中断系统还在工作,所以任何中断响应都可以使 IDL 位由硬件清 0,而退出空闲工作方式,单片机就进入中断服务程序。

第二种是硬件复位退出。复位时,各个专用寄存器都恢复默认状态,电源控制寄存器 PCON 也不例外,复位使 IDL 位清 0,退出空闲工作方式。

MCS-51 系列单片机的掉电保护也是一种节电工作方式,它和空闲工作方式一起构成了低功耗工作方式。一旦用户检测到掉电发生,在 V_{CC} 下降之前写一字节到 PCON,使 PD=1,单片机进入掉电工作方式。在这种方式下,片内振荡器被封锁,一切功能都停止,只有片内 RAM 的 00H~7FH 单元的内容被保留。

在掉电方式下, V_{CC} 可降至 2V,使片内 RAM 处于 $50\mu\text{A}$ 左右的“饿电流”供电状态,以最小的耗电保存信息, V_{CC} 恢复正常之前,不可进行复位;当 V_{CC} 正常后,硬件复位 10ms 即能使单片机退出掉电方式。

在设计低功耗应用系统时,外围扩展电路也应选择低功耗元器件,这样才能达到低功耗的目的。

3.4 MCS-51 掉电保护

在单片机工作时,供电电源如果发生停电或瞬间停电,将会使单片机停止工作。待电源恢复时,单片机重新进入复位状态。停电后 RAM 中的数据全部丢失。这种现象对于一些重要的单片机应用系统是不允许发生的。在这种情况下,需要进行掉电保护处理。

掉电保护具体操作过程:单片机应用系统的电压检测电路检测到电源电压下降时,触发外部中断(INT0 或 INT1),在中断服务子程序中将外部 RAM 中的有用数据送入内部 RAM 保存。因单片机电源入口的滤波电容的蓄能作用,所以有足够时间完成中断操作。备用电源自动切换电路。备用电源自动切换电路属于单片机内部电路,由两个二极管组成。

备用电源只为单片机内部 RAM 和专用寄存器提供维持电流,这时单片机外部的全部电路因停电而停止工作。由于时钟电路停止工作,CPU 因无时钟也不工作。

当电源恢复时,备用电源还会继续供电一段时间,大约 10ms,以保证外部电路达到稳定状态。在结束掉电保护状态时,首要的工作是将被保护的数据从内部 RAM 中恢复过来。

本章小结

本章介绍了 MCS-51 系列单片机的基本结构及其工作原理。

MCS-51 系列单片机内部集成一个 8 位 CPU, 一个片内振荡器及时钟电路, 4KB ROM 程序存储器, 128B RAM 数据存储器, 两个 16 位定时器/计数器, 可寻址 64KB 外部数据存储器, 64KB 外部程序存储器空间的控制电路, 32 条可编程的 I/O 线(4 个 8 位并行 I/O 端口), 一个可编程全双工串口。

MCS-51 系列单片机的 ROM 存储空间共 64KB, 分布在片内和片外(8031 全在片外)。片内与片外统一在一套地址空间中, 由 \overline{EA} 引脚决定是先寻址片内还是直接寻址片外。当 $\overline{EA}=1$ 时先寻址片内, 超过 4KB(52 系列为 8KB) 地址后再寻址片外; 当 $\overline{EA}=0$ 时只寻址片外。

MCS-51 系列单片机的 RAM 存储空间分成片内和片外两个独立空间。片内 RAM 区又可以划分为 3 个区, 即通用寄存器区、位地址区和通用 RAM 区。片外 RAM 空间共有 64KB, 可用于外部扩展存储器和外设端口。

MCS-51 系列单片机有 4 个并口 P3、P2、P1、P0。其中 P2 口、P0 口可以用作总线, 也可以用作普通并口。当用作总线方式时, P2 口为地址总线的高 8 位, P0 口为地址总线的低 8 位, 同时 P0 口也分时用作 8 位数据总线。由于 P0 口为地址数据复用, 所以一定外接地址锁存器。

MCS-51 系列单片机有两个 16 位定时器/计数器 T_0 和 T_1 , 它们可以用作定时器, 也可以用作计数器。定时计数据的核心部分是一个加法计数据。可以用软件完成其工作方式设置。

MCS-51 系列单片机加电或出现运行问题时需要复位。复位电路应该保证在单片机上电后 RST 引脚上持续至少保持两个机器周期(24 个振荡周期)的高电平。系统复位后, PC 初值为 0H, SP 初值为 07H, 所有并口 P0~P3 均被设为 FFH, 其余寄存器的值为 00H。

MCS-51 系列单片机有一个全双工的串口, 用于数据的串行发送与接收。串口组成主要包括发送与接收缓冲器 SBUF 和相关控制逻辑。串口有 4 种工作方式。

思考题与习题

- 3-1 51 单片机内部包含哪些主要的逻辑功能部件?
- 3-2 MCS-51 引脚中有多少 I/O 总线? 它们和单片机对外的地址总线 and 数据总线有什么关系? 地址总线 and 数据总线各是几条?
- 3-3 51 单片机 \overline{EA} 、 \overline{ALE} 、 \overline{PSEN} 信号的功能分别是什么?
- 3-4 51 系列单片机的堆栈与通用微型计算机中的堆栈有何异同? 在程序设计时, 为什么要对堆栈指针 SP 重新赋值?
- 3-5 定时器/计数器定时与计数的内部工作有何异同?
- 3-6 使单片机复位有几种方式? 复位后单片机的初始状态如何?
- 3-7 51 单片机串口有几种工作方式? 这几种工作方式有何不同? 各用于什么场合?